УДК 681.3

СПЕЦІАЛІЗОВАНИЙ КОНТРОЛЕР ОБРОБЛЕННЯ АУДІО ДАНИХ

Шевчук Р.П.[1)], Шевчук М.А.[2)]
Тернопільський національний економічний університет
[1)] к.т.н., доцент; [2)] магістрант

I. Вступ

Сьогодні спостерігається широке впровадження мультимедіа систем в різноманітні сфери діяльності людини. Такі системи є інтерактивними, робота всіх вузлів і оброблення даних відбувається в режимі реального часу, що ставить додаткові вимоги до швидкості оброблення потоків даних за складними алгоритмами.

Одним із найважливіших компонентів мультимедіа систем є аудіо контролер, функціями якого є введення та виведення цифрового аудіо з метою його оброблення чи відтворення. Однак, невисока продуктивність роботи програмованих процесорів, ресурси яких використовуються для реалізації функцій аудіо контролера, зменшують продуктивність мультимедійних систем, побудованих на основі універсальних процесорів. У зв'язку з цим особливої актуальності набуває проблема створення апаратно-орієнтованих контролерів аудіо даних, які можна легко адаптувати до вимог конкретних застосувань, забезпечивши високу продуктивність використання обладнання в реальному масштабі часу.

II. Мета роботи

Метою роботи є підвищення продуктивності оброблення аудіо потоків в реальному масштабі часу.

III. Реалізація спеціалізованого контролера оброблення аудіо даних

Контролер оброблення аудіо даних призначений для оброблення та відтворення цифрового аудіо. Контролер підтримує обмін даними з аудіо ЦАП та АЦП, забезпечує можливість конфігурації розрядності даних та частоти роботи пристрою. Структурна схема аудіо контролера наведена на рисунку 1.

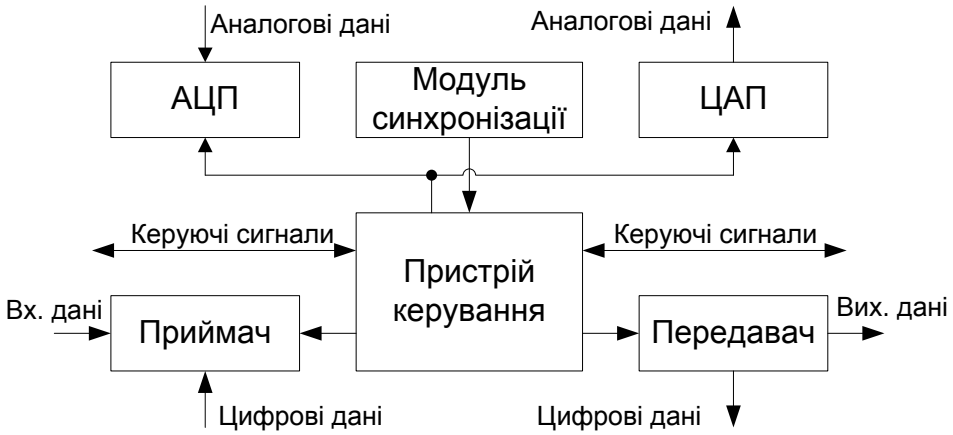

Рисунок 1 - Структурна схема аудіо контролера

Схема аудіо контролера складається з:

- приймача, який виконує прийом даних по протоколу I2S та може працювати як з шиною даних так і отримувати дані з виходів АЦП;
- передавача, який виконує передачу даних по протоколу I2S та може працювати як з шиною даних так і передавати дані на входи ЦАП;
- пристрою керування, який виконує формування сигналів керування для шини I2S (у випадку, коли контролер працює в режимі мастера) та для всіх решти блоків контролера;
- модуля синхронізації, який виконує синхронізацію імпульсів для всіх блоків контролера;

- ЦАП – цифро-аналогового перетворювача, який здійснює формування аналогових сигналів для відтворення аудіо сигналу зовнішніми динаміками чи іншим зовнішнім пристроєм мультимедіа;
- АЦП – аналогово-цифровий перетворювач, який приймає аудіо сигнал в аналоговій формі та виконує його перетворення у цифрову форму.

Приймач та передавач розробленого аудіо контролера складається з регістру зсуву, розрядність якого визначає розмір слова даних контролера. Керуюча частина аудіо контролера складається з лічильника бітів та двох автоматів станів. Початкове значення, яке приймає лічильник рівне періоду сигналу вибору каналу.

При передачі даних, слово даних для кожного із каналів завантажується в зсувний регістр, використовуючи вхід паралельного завантаження, та на кожному наступному спадаючому такті сигналу синхронізації послідовно зсувається на вихід починаючи старшим бітом. На основі виходу лічильника бітів обчислюється значення керуючого слова, яке становить ’0’ для лівого та ’1’ для правого каналів. Це значення передається на керуючий вхід буферів лівого та правого каналів.

При прийомі даних вхідна послідовність по зростаючому фронту тактової частоти надходить на послідовний вхід регістру зсуву та зсувається, починаючи старшим бітом. При рівності значення лічильника половині періоду сигналу WS значення регістру зсуву містить значення семплу даних для одного із каналів. Керуючий автомат формує сигнали готовності даних, або сигнали дозволу роботи для вихідних буферів, призначених для збереження даних для кожного із каналів.

Розроблений контролер може працювати одночасно в двох напрямках обміну даними – передавач та приймач. Проте ця властивість накладає обмеження на розрядність даних, тобто період сигналу вибору каналів повинен бути однаковим як для передавача так і для приймача. Передавач та приймач розробленого контролер можуть бути або обидва мастером або обидва слейвом.

Кожен із напрямів обміну даними має окремий вхід дозволу роботи. При надходженні сигналу рівному логарифмічному нулю вважається, що відповідна частина контролера є заблокована. В цьому випадку передавач буде формувати на виході даних значення логарифмічний нуль, а приймач буде ігнорувати вхідну послідовність.

Для підтримки аналогових входів/виходів використовуються аудіо ЦАП та АЦП. Ці вузли мають підтримку I2S інтерфейсу та не вимагають додаткової керуючої логіки з боку розробленого контролера.

Ядро контролера, що містить пристрій керування, приймач та передавач, реалізоване на ПЛІС FPGA Xilinx сімейства Spartan-II D3 XC2S30-6-TQ144C. Перевірка розробленого ядра була проведена з використанням тестового стенду у якому для емуляції передачі даних з боку шини використано зворотній зв'язок, що з’єдную вихід передавача з входом приймача. Порівняння отриманих та переданих даних дозволило перевірити функціональність розробленого аудіо контролера.

Висновок

У роботі розроблено спеціалізований контролер, який складається з двох частин – передавача та приймача аудіо даних, що поступають по протоколу I2S. Подано структуру схему спеціалізованого аудіо контролера, ядро якого реалізоване на ПЛІС FPGA Xilinx сімейства Spartan-II D3 XC2S30-6-TQ144C.

Список використаних джерел

1. Philips Semiconductor. I2S bus specification
2. Xilinx Data Sheet. Spartan-II 2.5V FPGA Family: Complete Data Sheet.
3. Xilinx Data Sheet. XC18V00 Series In-System Programmable Configuration PROMs.
4. Зотов В.Ю. Проектирование цифровых устройств на основе ПЛИС фирмы Xilinx в САПР WebPack ISE. – М.: Горячая линия – Телеком, 2003.