



МІНІСТЕРСТВО
ЕКОНОМІЧНОГО
РОЗВИТКУ І ТОРГІВЛІ
УКРАЇНИ

УКРАЇНА

(19) **UA** (11) **116176** (13) **C2**
(51) МПК
Н03М 1/38 (2006.01)

(12) ОПИС ДО ПАТЕНТУ НА ВИНАХІД

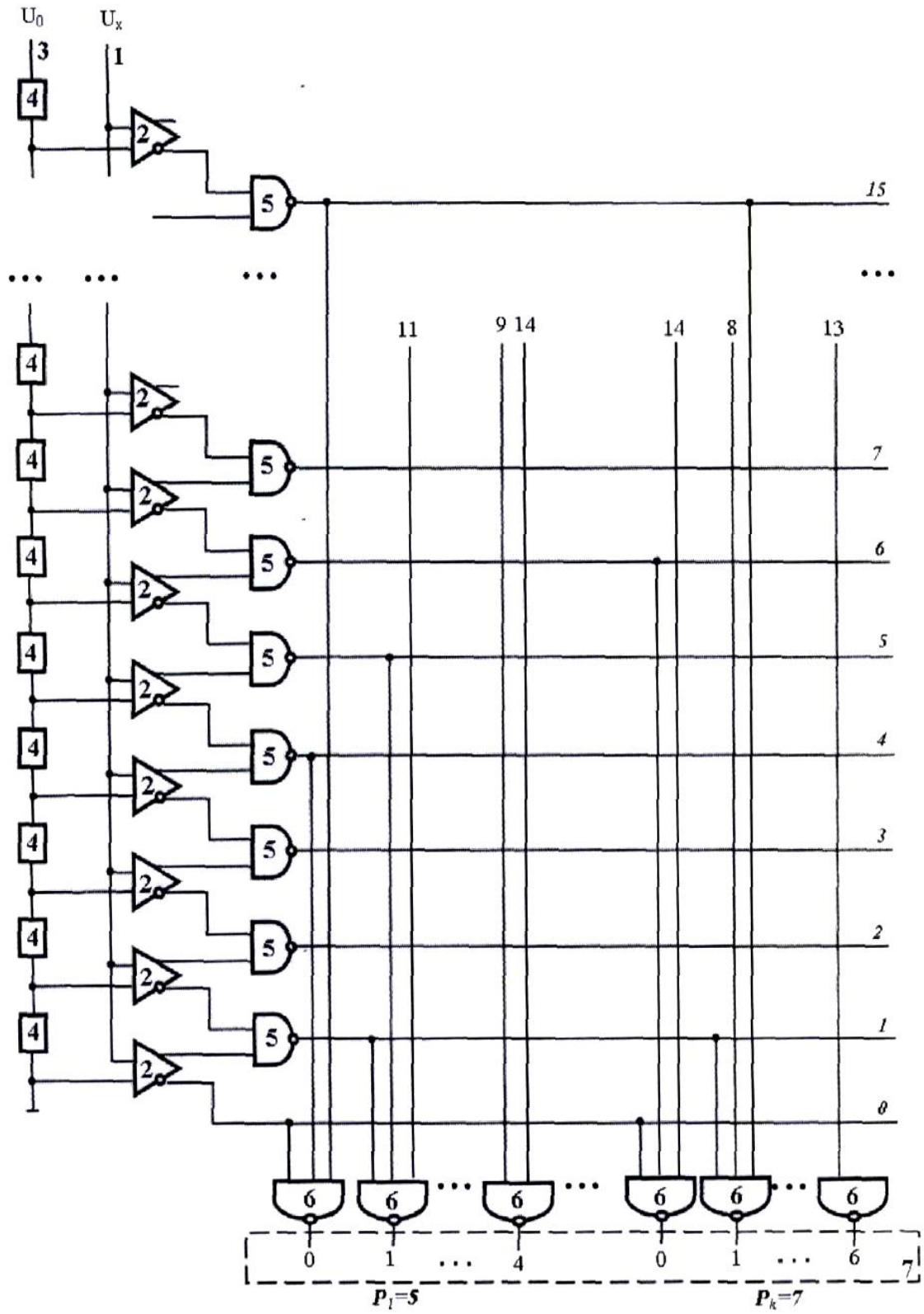
<p>(21) Номер заявки: а 2016 12016</p> <p>(22) Дата подання заявки: 28.11.2016</p> <p>(24) Дата, з якої є чинними права на винахід: 12.02.2018</p> <p>(41) Публікація відомостей про заяву: 10.05.2017, Бюл.№ 9</p> <p>(46) Публікація відомостей про видачу патенту: 12.02.2018, Бюл.№ 3</p>	<p>(72) Винахідник(и): Возна Наталія Ярославівна (UA), Круліковський Борис Борисович (UA), Николайчук Ярослав Миколайович (UA), Грига Володимир Михайлович (UA), Піх Володимир Ярославович (UA)</p> <p>(73) Власник(и): Возна Наталія Ярославівна, вул. Київська, 11-б, кв. 21, м. Тернопіль, 46016 (UA), Круліковський Борис Борисович, вул. Соборна, 11, м. Рівне, 33028 (UA), Николайчук Ярослав Миколайович, вул. В. Великого, 14-а, м. Надвірна, Івано- Франківська обл., 78400 (UA), Грига Володимир Михайлович, пров. І. Богуна, 12, м. Надвірна, Івано- Франківська обл., 78400 (UA), Піх Володимир Ярославович, вул. Центральна, 64, с. Ковалівка, Монастирський р-н, Тернопільська обл., 48322 (UA)</p> <p>(56) Перелік документів, взятих до уваги експертизою: UA 76622 U, 10.01.2013 SU 1411974 A1, 23.07.1988 UA 9071 U, 15.09.2005 SU 1615885 A1, 23.12.1990 GB 1382027 A, 29.01.1975 JP S60127820 A, 08.07.1985 US 2012056770 A1, 08.03.2012 US 5184131 A, 02.02.1993 WO 2013085506 A1, 13.06.2013</p>
--	--

(54) АНАЛОГО-ЦИФРОВИЙ ПЕРЕТВОРЮВАЧ

(57) Реферат:

Винахід належить до обчислювальної техніки. Аналого-цифровий перетворювач (АЦП) містить першу шину вводу вхідного аналогового потенціалу, яка з'єднана з першими входами лінійки компараторів. Передбачений шифратор паралельного унітарного коду у паралельний код Хаара-Крестенсона, що містить логічні елементи І-НІ. Як компаратори застосовані компаратори з парафазними виходами. Перші прямі виходи і-тих компараторів додатково з'єднані з першими входами і-тих логічних елементів І-НІ, другі входи яких додатково з'єднані інверсними виходами і+1-их компараторів, а виходи з'єднані з відповідними входами логічних елементів І-НІ. Виходи останніх є виходами АЦП у паралельному розрядно-позиційному коді Хаара-Крестенсона системи залишкових класів. Технічним результатом є зменшення апаратної складності при одночасному підвищенні швидкодії.

UA 116176 C2



Аналого-цифровий перетворювач (АЦП) належить до засобів обчислювальної техніки та перетворювачів форми інформації і може бути використаний як компонент швидкодіючих спецпроцесорів кореляційного, спектрального та ентропійного опрацювання сигналів.

Відомий аналог: аналого-цифровий перетворювач паралельного типу [http://radiomaster.ru/articles/view/100/], який містить першу шину вводу вхідного аналогового потенціалу, яка з'єднана з першими входами лінійки компараторів, другу вхідну шину еталонного потенціалу, з'єднану з першим входом послідовно з'єднаних взірцевих резисторів, відповідні і-ті виходи яких з'єднані з відповідними другими входами і-тих компараторів, однофазні виходи яких з'єднані з першими входами і-тих та другими входами і+1-их логічних елементів "Виключаюче АБО", виходи яких з'єднані з відповідними входами діодного дешифратора, виходи якого є виходами аналого-цифрового перетворювача у паралельному двійковому коді теоретико-числового базису (ТЧБ) Радемахера.

У структурі такого паралельного ЛЦП вхідний аналоговий сигнал на виходах компараторів перетворюється у прямий паралельний код унітарного ТЧБ, який на виходах лінійки логічних елементів ВИКЛЮЧНЕ АБО перетворюється у прямий розрядно-позиційний код ТЧБ Хаара, який на виході діодного шифратора перетворюється у прямий позиційний двійковий код ТЧБ Радемахера.

Недоліком такого АЦП є висока апаратна складність та низька швидкодія, обумовлена наявністю великого числа (2^k , де k - розрядність АЦП) структурно-складних елементів ВИКЛЮЧНЕ АБО, які містять 4-5 логічних елементів І, АБО, НІ [Шило В.Л. Популярні цифрові мікросхеми: Справочник. – М.: Радио и связь, 1988 г, ст. 57, рис. 1.35], в яких не менше трьох логічних елементів з'єднані послідовно, тому вихідний сигнал формується не менше, як за три мікротакти переключення логічних вентилів. Тобто апаратна та часова складність лінійки логічних елементів ВИКЛЮЧНОГО АБО у такому АЦП відповідає оцінкам:

$$A_1 = 2^k(4 \div 5)V; \tau_1 = 3v,$$

де V - апаратна складність одного мікроелектронного вентиля, а v - тривалість мікротакту його переключення.

Велика апаратна складність такого АЦП обумовлена також великим числом вентиляльних діодів у шифраторі розрядно-позиційного коду ТЧБ Хаара у вихідний двійковий код ТЧБ Радемахера, кількість яких складає $2^k \times k/2$.

Наприклад, для 10-бітного АЦП відомого аналога, число елементів у лінійці логічних елементів ВИКЛЮЧНЕ АБО складає $1024(4 \div 5) = 4096 \div 5120$ логічних вентилів, а діодних вентилів у шифраторі двійкових кодів $1024 \cdot 5 = 5120$.

Відомий аналог: аналого-цифровий перетворювач [http://refdb.ru/look/2134312-pall.html (рис. 29)], який містить першу вхідну шину аналогового потенціалу, яка з'єднана з першими входами лінійки парафазних компараторів, другу вхідну шину еталонного потенціалу, з'єднану з першим входом послідовно-з'єднаних взірцевих резисторів, останній з яких з'єднаний з нульовим потенціалом, а відповідні і-ті виходи лінійки взірцевих резисторів з'єднані з відповідними другими входами і-тих компараторів, парафазні виходи яких з'єднані з першими входами відповідних і-тих та і+1-х логічних елементів І, виходи яких з'єднані з відповідними і діодного шифратора, виходи якого є виходами аналого-цифрового перетворювача у паралельному двійковому коді ТЧБ Радемахера.

Недоліком такого АЦП є велика апаратна та структурна складність, обумовлена наявністю діодного шифратора з великим числом вентиляльно-діодних елементів та складною структурою.

Загальним недоліком відомих аналогів є обмежені функціональні можливості, обумовлені формуванням вихідних двійкових кодів ТЧБ Радемахера, які ускладнюють структуру пристроїв та знижують швидкодію виконання операцій додавання та перемноження кодів у процесорах кореляційного, спектрального та ентропійного опрацювання сигналів за рахунок наявності наскрізних переносів між розрядами в арифметиці двійкових кодів.

Відомий найближчий аналог: аналого-цифровий перетворювач (АЦП), який є компонентом цифрового автокорелятора [Албанський І.Б., Николайчук Я.М., Волинський О.І. Цифровий автокорелятор. Патент України на корисну модель № 76622, бюл. № 1, 2013, фіг. 2], який містить першу шину вводу вхідного аналогового потенціалу, яка з'єднана з першими входами лінійки компараторів, другу вхідну шину еталонного потенціалу, з'єднану з входом послідовно з'єднаних взірцевих резисторів, відповідні і-ті виходи яких з'єднані з відповідними входами шифратора, який перетворює паралельний унітарний код у паралельний розрядно-позиційний код ТЧБ Хаара та паралельний розрядно-позиційний код ТЧБ Хаара-Крестенсона системи числення залишкових класів.

Недоліком такого АЦП є велика апаратна складність та низька швидкодія, яка обумовлена реалізацією шифратора паралельного унітарного коду у паралельний код Хаара-Крестенсона на основі лінійних логічних елементів ВИКЛЮЧНЕ АБО та матриці з великою кількістю діодних вентилів.

5 При розрядності даного АЦП, рівній K , апаратна складність шифратора на вентильних діодних повторювачах буде рівна:

$$A_{\text{ш}} = \left[2^k (4 \div 5) + 2^k \left(\sum_{i=1}^n P_i \right) \right] V,$$

де перший доданок визначає апаратну складність лінійки логічних елементів ВИКЛЮЧНЕ АБО, а другий доданок - число вентилів діодної матриці, яке розраховується згідно з набором взаємно простих модулів $(P_1, P_2, \dots, P_i, \dots, P_n)$ системи залишкових класів ТЧБ Крестенсона, виходячи з умов однозначного кодування даних у двійкових кодах та кодах системи залишкових класів згідно з виразами:

$$\prod_{i=1}^n P_i > 2^k; \quad \sum_{i=1}^n \hat{E}[\log_2 P_i] \geq k + 1,$$

де $\hat{E}[\cdot]$ - цілочисельна функція з округленням до більшого цілого, яка визначає двійкову розрядність модулів P_i , m - число взаємно простих модулів.

Тобто, числове значення добутку модулів повинно перевищувати число рівнів квантування АЦП 2^k , а сума розрядностей двійкових кодів P_i повинна бути не менша $k+1$.

Наприклад: такій першій умові, при $k=10$ біт відповідає набір модулів та їх добуток: $P_1=32$, $P_2=33$; $P_1 \cdot P_2=1056 > 1024$, а другій умові - $(6+6)=12$ біт.

20 Оскільки у ТЧБ Хаара-Крестенсона вихідні коди модульних залишків представляються P_i -розрядними кодами Хаара, то число вентилів у шифраторі відомого прототипу для $k=10$ буде рівним $1024 \cdot (32+33)=6560 V$, загальне число вентилів з врахуванням апаратної складності лінійки логічних елементів ВИКЛЮЧНЕ АБО буде становити: $1024 \cdot (4 \div 5) + 66560 = 70656 \div 71680 + 66565 = 137221 \div 138245$.

25 При застосуванні набору модулів $P_1=7$, $P_2=12$, $P_3=13$ їх добуток буде рівний $1092 > 1024$, сума розрядів двійкових модулів $3+4+4=11$, а сума P_i -розрядних кодів Хаара $(7+12+13)=32$.

Отже, для такого набору модулів АЦП з вихідним кодом Хаара-Крестенсона згідно з структурою прототипу, апаратна складність шифратора становитиме:

$$A_{\text{ш}} = \left[2^{10} \cdot (4 \div 5) + 2^{10} (7 + 12 + 13) \right] = 1024 \cdot (4 \div 5) + 1024 \cdot 32 =$$

$$= 70656 \div 71680 + 32768 = 103424 \div 104448 V$$

30 В основу винаходу поставлена задача вдосконалення АЦП зменшення апаратної складності та підвищення швидкодії шляхом додаткового введення парафазних компараторів, заміною апаратно складних та низькошвидкодіючих логічних елементів ВИКЛЮЧНЕ АБО відповідними логічними елементами I-NI, на виході яких додатково формується інверсний розрядно-позиційний паралельний 2^k -розрядний код Хаара та зменшення апаратної складності шифратора кодів Хаара-Крестенсона його виконанням на багатовходових логічних елементах I-NI.

40 Поставлена задача вирішується тим, що в пристрої, який містить першу шину вводу вхідного аналогового потенціалу, яка з'єднана з першими входами лінійки компараторів, другу вхідну шину еталонного потенціалу, з'єднану з першим входом послідовно з'єднаних взірцевих резисторів, відповідні i -ті виходи яких з'єднані з відповідними другими входами i -тих компараторів, шифратор паралельного унітарного коду у паралельний код Хаара-Крестенсона, виходи якого є виходами АЦП, додатково введені компаратори з парафазними виходами, перші прямі виходи i -тих компараторів додатково з'єднані з першими входами перших додатково введених i -тих логічних елементів I-NI, другі входи яких додатково з'єднані інверсними виходами $i+1$ -их компараторів, а виходи - з'єднані з відповідними входами других додатково введених логічних елементів I-NI, виходи яких є виходами АЦП у паралельному розрядно-позиційному кодї Хаара-Крестенсона системи залишкових класів.

Удосконалений АЦП ілюструється кресленням, де показано структурну схему АЦП.

50 АЦП включає в себе: 1 - вхідна шина аналогового потенціалу; 2 - парафазні компаратори; 3 - вхідна шина еталонного потенціалу; 4 - взірцеві резистори; 5 - перші логічні елементи I-NI; 6 - другі логічні елементи I-NI, 7 - вихідна шина АЦП.

АЦП працює наступним чином: вхідний аналоговий потенціал $U(x)$ подається на першу вхідну шину 1, яка з'єднана з першими входами парафазних компараторів 2; еталонний потенціал U_0 подається на вхід другої шини 3, яка з'єднана з входом лінійки взірцевих резисторів 4, на виходах яких формуються квантовані значення взірцевого потенціалу, які у компараторах 2 порівнюються з потенціалом $U(x)$ першої вхідної шини. При цьому на прямих виходах компараторів формується прямий паралельний унітарний код Хаара, а на інверсних виходах компараторів формується зворотний паралельний унітарний код Хаара, який відповідає вимірюваному цифровому значенню вхідного потенціалу $U(x)$, а на виходах перших логічних елементів І-НІ відповідно формується зворотний паралельний код Хаара, який надходить на відповідні входи других логічних елементів І-НІ, на виходах яких формується прямий паралельний код Хаара-Крестенсона системи залишкових класів

Апаратна складність АЦП прототипу розраховується згідно з виразом:

$$A_1 = 2^k [(A_{k_1} + A_{ЛЕ_1}) + (p_1 + p_2 + \dots + p_n)V],$$

де k - розрядність АЦП;

A_{k_1} - апаратна складність компаратора з однофазним виходом ($A_{k_1} = 3$);

$A_{ЛЕ_1}$ - апаратна складність логічного елемента ВИКЛЮЧНЕ АБО ($A_{ЛЕ_1} = 1$);

$p_1 + p_2 + \dots + p_n$ - взаємно прості модулі системи залишкових класів.

Апаратна складність удосконаленого АЦП розраховується згідно з виразом:

$$A_2 = 2^k (A_{k_2} + A_{ЛЕ_2}) + (p_1 + p_2 + \dots + p_n)ЛЕ_3,$$

де A_{k_2} - апаратна складність компаратора з парафазними виходами ($A_{k_2} = 4$);

$A_{ЛЕ_2}$ - апаратна складність двовходового логічного елемента І-НІ ($A_{ЛЕ_2} = 1$);

$A_{ЛЕ_3}$ - апаратна складність багатовходового логічного елемента І-НІ ($A_{ЛЕ_3} = 2$).

При розрахунках апаратної складності прототипу та удосконаленого АЦП враховується, що апаратна складність парафазного компаратора [<http://lib.chipdip.ru/033/DOC001033770.pdf>, ст. 4] на 25 % вища за апаратну складність однофазного компаратора, оскільки його структурна схема додатково містить інверсний вихід, а апаратна складність багатовходового логічного елемента І-НІ у два рази перевищує відповідну складність двовходового елемента І-НІ ($A_{ЛЕ_3} = 2 \cdot A_{ЛЕ_2}$) при їх реалізації на ЕЗЛ мікроелектронній технології.

При $k=10$ та наборі модулів $P_1=32$, $P_2=33$ оцінки апаратної складності відомого прототипу та вдосконаленого АЦП наступні:

$$A_1 = 1024 \cdot [3 + (4 \div 5) + 65] = 1024 \cdot (72 \div 73) = 73728 \div 74752 V.$$

$$A_2 = 1024 \cdot (4 + 1) + 65 \cdot 2 = 5120 + 130 = 5250 V.$$

При $k=10$ та наборі модулів $P_1=7$, $P_2=12$, $P_3=13$ оцінки апаратної складності відомого прототипу та вдосконаленого АЦП наступні:

$$A_1 = 1024 \cdot [3 + (4 \div 5) + 32] = 1024 \cdot (39 \div 40) = 39936 \div 40960 V.$$

$$A_2 = 1024 \cdot (4 + 1) + 32 \cdot 2 = 5120 + 64 = 5184 V.$$

Отже, апаратна складність вдосконаленого АЦП розрядністю 10 біт у порівнянні з прототипом аналогічної розрядності при наборі модулів вихідного коду Хаара-Крестенсона ($P_1=32$, $P_2=33$) зменшується у 14 разів, а при наборі модулів ($P_1=7$, $P_2=12$, $P_3=13$) - майже у 8 разів.

Швидкодія АЦП - прототипу оцінюється згідно з виразом:

$$\tau_{АЦП_1} = \tau_{k_1} + \tau_{ЛЕ_1} + \tau_{ЛV},$$

де $\tau_{k_1} = 5$ - тривалість переключення однофазного компаратора;

$$\tau_{ЛЕ_1} = (3)\nu - \text{тривалість переключення логічного елемента ВИКЛЮЧНЕ АБО};$$

$\tau_{ЛV} = 1\nu$ - тривалість переключення діодного вентиля.

Тобто, швидкодія АЦП - прототипу визначається сумарною затримкою сигналів:

$$\tau_{АЦП_1} = (5 + 3 + 1)\nu = 9 \text{ мікротактів}.$$

Швидкодія удосконаленого АЦП оцінюється згідно з виразом:

$$\tau_{АЦП_2} = \tau_{k_2} + \tau_{ЛЕ_2} + \tau_{ЛЕ_3},$$

де $\tau_{k_2} = 2\nu$ - тривалість переключення парафазного компаратора;

$\tau_{ЛЕ_2} = 1\tau$ - тривалість переключення двовходового логічного елемента І-НІ;

$\tau_{ЛЕ_3} = 1\tau$ - тривалість переключення багатовходового логічного елемента І-НІ.

Тобто швидкодія удосконаленого АЦП визначається сумарною затримкою сигналів:

$\tau_{АЦП_2} = (2 + 1 + 1)\tau = 4$ мікротакти.

5 При розрахунках часової складності компонентів АЦП враховано, що тривалість переключення парафазного компаратора у 2,5 разу менша у порівнянні з однофазним за рахунок позитивного тригерного зворотного зв'язку між прямим та інверсним виходами [<http://www.ti.com/lit/ds/symlink/lmh7324.pdf> (рис. 29)].

10 Таким чином досягнуто підвищення швидкодії удосконаленого АЦП у 2 рази у порівнянні з відомим АЦП, який формує вихідні паралельні коди Хаара-Крестенсона.

ФОРМУЛА ВИНАХОДУ

15 Аналого-цифровий перетворювач (АЦП), який містить першу шину вводу вхідного аналогового потенціалу, яка з'єднана з першими входами лінійки компараторів, другу вхідну шину еталонного потенціалу, з'єднану з першим входом послідовно з'єднаних взірцевих резисторів, відповідні і-ті виходи яких з'єднані з відповідними другими входами і-тих компараторів, шифратор паралельного унітарного коду у паралельний код Хаара-Крестенсона, виходи якого є виходами АЦП, який **відрізняється** тим, що як компаратори застосовані компаратори з

20 парафазними виходами, а зазначений шифратор містить логічні елементи І-НІ, причому перші прямі виходи і-тих компараторів додатково з'єднані з першими входами і-тих логічних елементів І-НІ, другі входи яких додатково з'єднані інверсними виходами і+1-их компараторів, а виходи з'єднані з відповідними входами логічних елементів І-НІ, виходи яких є виходами АЦП у паралельному розрядно-позиційному коді Хаара-Крестенсона системи залишкових класів.

