



УКРАЇНА

(19) **UA** (11) **83756** (13) **U**  
(51) МПК (2013.01)  
**G06F 1/00**

ДЕРЖАВНА СЛУЖБА  
ІНТЕЛЕКТУАЛЬНОЇ  
ВЛАСНОСТІ  
УКРАЇНИ

**(12) ОПИС ДО ПАТЕНТУ НА КОРИСНУ МОДЕЛЬ**

|  |  |
|--|--|
| <p>(21) Номер заявки: <b>u 2013 04683</b></p> <p>(22) Дата подання заявки: <b>15.04.2013</b></p> <p>(24) Дата, з якої є чинними права на корисну модель: <b>25.09.2013</b></p> <p>(46) Публікація відомостей про видачу патенту: <b>25.09.2013, Бюл.№ 18</b></p> | <p>(72) Винахідник(и):<br/><b>Гуменний Петро Володимирович (UA),<br/>Николайчук Ярослав Миколайович (UA)</b></p> <p>(73) Власник(и):<br/><b>Гуменний Петро Володимирович,<br/>вул. С. Петлюри, 7/39, м. Тернопіль, 46023 (UA),<br/>Николайчук Ярослав Миколайович,<br/>вул. В. Великого, 14-а, м. Надвірна, Івано-Франківська обл., 78400 (UA)</b></p> |
|--|--|

**(54) СПОСІБ ПАРАПЕЛЬНОГО ДОСТУПУ ДО ПАМ'ЯТІ КОЛЕКТИВНОГО КОРИСТУВАННЯ**

**(57) Реферат:**

Спосіб паралельного доступу до пам'яті колективного користування полягає у тому, що на початку циклу багатопортовий адресний дешифратор Галуа паралельно генерує всі еталонні ідентифікаційні коди, попередньо внесені через адміністративну шину в адреси абонентських скриньок вводу даних у кільцеві реєстри, які порівнюються шляхом логічної операції "XOR" з кодами запитів обслуговування всіх абонентів. При цьому абонентам надається дозвіл запису даних у власну абонентську скриньку та дозвіл зчитування з будь-якого замовленого адресного простору пам'яті колективного користування при співпаданні адресів замовлених сторінок з кодами сторінкового генератора Галуа.

**UA 83756 U**



Корисна модель є способом доступу до пам'яті колективного користування, що забезпечує у розподілених комп'ютерних системах дистанційний паралельний доступ багатьох абонентів або процесорів до багатопортової пам'яті колективного користування, та належить до області обчислювальної техніки і може бути використана для реалізації оперативної пам'яті в мікропроцесорних системах.

Відомий спосіб зчитування та запису даних на основі двопортової пам'яті з паралельним доступом [патент РФ заяв. № 2008148899/09. Двухпортовая ячейка оперативной памяти, 12.12.2008 г.]. Суть способу полягає в тому, що два віддалені процесори або абоненти в режимі розділеного часу можуть зчитувати або записувати інформацію в одну комірку пам'яті.

Такий спосіб характеризується обмеженими функціональними можливостями, оскільки зчитування або запис інформації не може відбуватися одночасно, так як при цьому виникають конфлікти, які потребують використання семафорів та інших засобів їх виключення, а також обмежене число одночасних користувачів, яке не перевищує двох. При зростанні числа портів різко зростає апаратна складність дешифраторів, яка еквівалентна зростанню довжини коду адреси на один знак на додатковий порт.

Також відомий спосіб паралельного доступу до пам'яті колективного користування за допомогою багатопортової пам'яті [В.А. Лементуев, "Многопортовая память микропроцессорных систем", Институт системного анализа РАН, Информационные технологии и вычислительные системы № 2, 2009. - С. 97, рис. 1], яка містить RS-тригери і дешифратори на багатовходових елементах "1", а також регістри зберігання адрес і команд з обробкою черги вибірки.

Недоліком такого способу є те, що при зростанні числа портів різко зростає апаратна складність дешифраторів, яка еквівалентна зростанню довжини коду адреси на один знак на додатковий порт. Іншим недоліком такого способу є неможливість одночасно зчитувати інформацію при співпаданні адрес.

Найбільш близьким за технічною суттю до способу, що заявляється, є спосіб та пристрій, який його реалізує, у якому паралельний доступ М абонентів до пам'яті колективного користування на основі багатопортової пам'яті здійснюється на основі комутації банків пам'яті та розмежування адресних кодів даних, які одночасно дублюються у багатьох банках пам'яті [US Patent № 4,930,066 Multiport Memory System від 29.05.1990]. Суть відомого способу полягає в тому, що доступ до даних реалізується на основі системи багатопортової пам'яті, яка має багато вхідних/вихідних портів даних для надання адреси тільки один раз на сторінці. У банках пам'яті для зберігання даних кожна сторінка зберігається у всіх зазначених банках пам'яті, а зчитування даних виконується сторінка за сторінкою з використанням адрес для можливості розпаралелення введення/виведення даних та розмежування у портах введення/виведення у кожному з банків пам'яті, в тому числі згідно з паралельною адресацією доступу до всіх даних у межах кожної сторінки та комутаційної мережі, яка з'єднана з вхідними/вихідними даними портів. У банках пам'яті з послідовним перемиканням лінії передачі даних згідно з адресою сторінок вибраних портів вводу/виводу, коли сторінка доступу ініціюється для передачі вибраного банку даних для вказаних портів введення/виведення інформації.

Недоліком відомого способу є велика надлишковість інформації, оскільки відбувається дублювання інформації сторінок в усіх банках пам'яті, низька швидкодія, обумовлена необхідністю комутації, оскільки зчитування виконується з затримкою шляхом послідовного з'єднання між портом і кожним банком пам'яті через комутаційну мережу. Такий спосіб не дозволяє реалізувати паралельний запис та одночасне колективне зчитування даних з будь-яких комірок одночасно при великому числі користувачів. Внаслідок кодування адрес двійковими числами базису Радемахера це призводить до квадратичної складності реалізації способу пристроями з адресними дешифраторами комірок пам'яті. Даний спосіб має обмежені функціональні можливості і велику апаратну складність адресних дешифраторів при великому числі користувачів.

Другим недоліком відомого способу є відсутність захисту від несанкціонованого доступу та вводу/виводу даних автентично не ідентифікованим абонентом в окремі банки даних, якими можуть бути поштові скриньки абонентів та конфіденційна інформація.

В основу корисної моделі поставлена задача розробки нового способу паралельного доступу до пам'яті колективного користування шляхом кодування ідентифікаційної службової та адресної інформації користувачів кодами поля Галуа, що дозволяє здійснити паралельний запис даних в абонентські поштові ящики багатопортової пам'яті, а також здійснити одночасне паралельне зчитування з будь-якого адресованого масиву сторінки даних багатопортової пам'яті колективного користування.

Поставлена задача вирішується завдяки способу паралельного доступу до пам'яті колективного користування, при якому додатково ідентифікаційні фрейми користувачів

представляють кодами поля Галуа, на початку циклу паралельного запису та зчитування даних всі абоненти, які у повному об'ємі представили свої коди запитів у буферному регістрі, одночасно дістають право вводу/виводу даних з будь-яких адресних масивів, а в кінці зчитування ідентифікаційних кодів Галуа користувачів дозвіл в адреси доступу до багатопортової пам'яті на ввід даних надається тільки правильно ідентифікованим, згідно з порівнянням Галуа кодонів їх запитів відповідно до еталонів, які зберігаються в багатопортовому адресному дешифраторі пам'яті колективного користування.

Суть способу пояснюється тим, що на початку циклу доступу до пам'яті колективного користування багатопортовий адресний дешифратор Галуа паралельно генерує всі еталонні ідентифікаційні коди, попередньо внесені через адміністративну шину в адреси абонентських скриньок вводу даних у кільцеві регістри, які порівнюються шляхом логічної операції "XOR" з кодами запитів обслуговування всіх абонентів. При цьому абонентам надається дозвіл запису даних у власну абонентську скриньку та дозвіл зчитування з будь-якого замовленого адресного простору пам'яті колективного користування при співпаданні адрес замовлених сторінок з кодами сторінкового генератора Галуа.

Корисна модель ілюструється кресленнями, де на фіг. 1 представлена послідовність виконання операцій пропонованого способу паралельного доступу до пам'яті колективного користування (ПКК), яка реалізується послідовністю функціоналів  $F_1 \rightarrow F_4$ , у процесі виконання яких виконуються наступні операції:

$F_1$  - віддалені абоненти  $A_1 - A_n$  в асинхронному режимі передають коди запитів до ПКК, які накопичуються у буферних регістрах контролерів комунікаційної мережі;

$F_2$  - в момент старту доступу до пам'яті всім абонентам надається право доступу до ПКК, при цьому абонентам, які представили коди своїх запитів у повному об'ємі, надається право зчитування ідентифікаційних і адресних даних (на фіг. 1 абоненти  $A_2, A_n$ );

$F_3$  - абоненти, яким надано право доступу до ПКК синхронно з адресним генератором коду Галуа генерують свої запити згідно з структурою фрейму, яка представлена на фіг. 2, де:

$A_{БП}$  - адреса банку пам'яті, до якого сформований запит  $A_j$  абонента,  $I_d$  - таємний ідентифікаційний код  $A_j$  абонента, занесений в регістр банку пам'яті адміністратором ПКК по адміністративній шині,  $a_{start}, a_{stop}$  - відповідно адресні коди діапазону сторінок вводу/виводу даних, які формуються контролером буферного регістра абонента і порівнюються з кодами адресного генератора Галуа,  $W/R$  - біт запиту для вводу/виводу даних;

$F_4$  - здійснюється ідентифікаційно дозволений ввід даних в початкову скриньку  $A_j$  абонента або паралельний вивід даних будь-яким абонентом з будь-якого банку пам'яті у діапазоні замовлених сторінок  $a_{start} - a_{stop}$ .

На фіг. 3 показана формалізована функціональна структура пристрою, яка реалізує відомий спосіб, де 1 - 0-M-1 портів вводу/виводу ПКК; 2 - комутаційна мережа; 3 - контролер комутаційної мережі; 4 - 0-N-1 банків пам'яті; 5 - діапазон адресації сторінок.

На фіг. 4 зображена функціональна структура, яка реалізує запропонований спосіб доступу до ПКК, що складається: 1 - порти вводу/виводу ПКК; 2 - комутаційна мережа; 3 - контролери комутаційної мережі; 4 - банки пам'яті; 5 - ідентифікаційно адресні модулі абонентів; 6 - генератор імпульсів синхронізації; 7 - Галуа кодонний адресний генератор банків пам'яті.

На фіг. 5 показаний приклад реалізації ідентифікаційного адресного модуля абонентів - 5, який містить: 5.1 - мультиплексор; 5.2, 5.4, 5.9, 5.17 - тригери; 5.5, 5.10 - логічний елемент "I"; 5.3 - логічний елемент "XOR"; 5.7 - кільцевий регістр; 5.8, 5.13, 5.16 - схеми порівняння.

Спосіб здійснюється таким чином.

Через порти вводу виводу - 1 ПКК кожен з M-1 абонентів асинхронно вводить в регістр контролера комутаційної мережі - 3 код запиту, згідно з представленою структурою фрейму на фіг. 2. По сигналу Start у кожному з банків пам'яті всі з виходів мультиплексора - 5.1 у D-тригер ( $T_{AM}$ ) - 5.2 зчитується адресний біт коду Галуа  $G_i$ , а всі інші тригери, включаючи тригери регістрів 5.6, 5.11, 5.12, 5.14, 5.15, скидаються в "0" і запускається робота генератора імпульсів синхронізації - 6, при цьому синхронно тактуються зсуви в регістрах контролера комутаційної мережі - 3, та зсуви адресного регістра на D-тригер ( $T_{AM}$ ) - 5.2, у результаті на виході елемента "XOR" - 5.3 порівнюються адресні кодони Галуа номерів банків пам'яті з бітами адрес, вибраних  $A_j$  абонентами, у випадку, коли ці коди співпадають, то у відповідному банку пам'яті - 4, тригер ( $T_{Ai}$ ) - 5.4 залишається в стані "0", інверсний вихід якого дозволяє подальше зчитування ідентифікаційних кодів абонента сигналом дозволу з логічного елемента "I" - 5.5. При не

співпаданні цих кодів тригер - 5.4 по S-входу з виходу елемента "XOR" - 5.3 переключиться в стан "1", що приводить до заборони доступу даного абонента до цього банку пам'яті. При співпаданні кодів абонента і адресного генератора Галуа - 7 виконується порівняння на схемі - 5.8 ідентифікаційного автентичного коду абонента з регістра - 5.6 з його еталоном записаним в кільцевому регістрі - 5.7, у випадку співпадання цього коду з ідентифікаційним кодом цього абонента на виході схеми порівняння - 5.8 в одиничний стан встановлюється тригер - 5.9, який через логічний елемент "I" - 5.10 дозволяє ввід адресної інформації діапазону сторінок  $a_{start}$  -  $a_{stop}$  до відповідних банків пам'яті, а всім іншим абонентам забороняє вивід інформації з заданого банку пам'яті.

Після вводу адресної інформації сторінок банку пам'яті в регістрах - 5.6-5.7 і установки тригера - 5.9 у відповідний стан виводу, стартує Галуа кодонний адресний генератор ( $G_a$ ) - 7 банків пам'яті. У процесі генерації вказаних адрес відбувається порівняння кодонів Галуа з адресами сторінок, записаних у регістрах - 5.11, 5.12 у схемі порівняння - 5.13 та у регістрах - 5.14, 5.15 у схемі порівняння - 5.16. У результаті при співпаданні стартових адресів у регістрах - 5.11, 5.12 на виходах схеми порівняння - 5.13, а також порівняння - 5.14, 5.15 на виходах схеми порівняння - 5.16 формуються імпульси, які встановлюють тригер - 5.17 у відповідний стан "1" та "0", що забезпечує зчитування відповідного абонента керованих ключів -  $2_j$  комунікаційної мережі - 2 і вивід замовленого масиву даних через контролер - 3 комунікаційної мережі відповідним абонентам.

Таким чином забезпечуються здійснення паралельного доступу до пам'яті колективного користування великого числа користувачів шляхом надання можливості паралельного вводу інформації у власні абонентські скриньки та паралельного виводу абонентом з будь-якого адресного простору пам'яті колективного користування.

На фіг. 6 показано приклад реалізації способу, коли число банків пам'яті рівно 16, а число абонентів довільне. Код Галуа, який використовується в даному прикладі, формується на основі рекурентного виразу:

$$G_{i+1} = G_i \oplus \bar{G}_{i-n}, \quad (1)$$

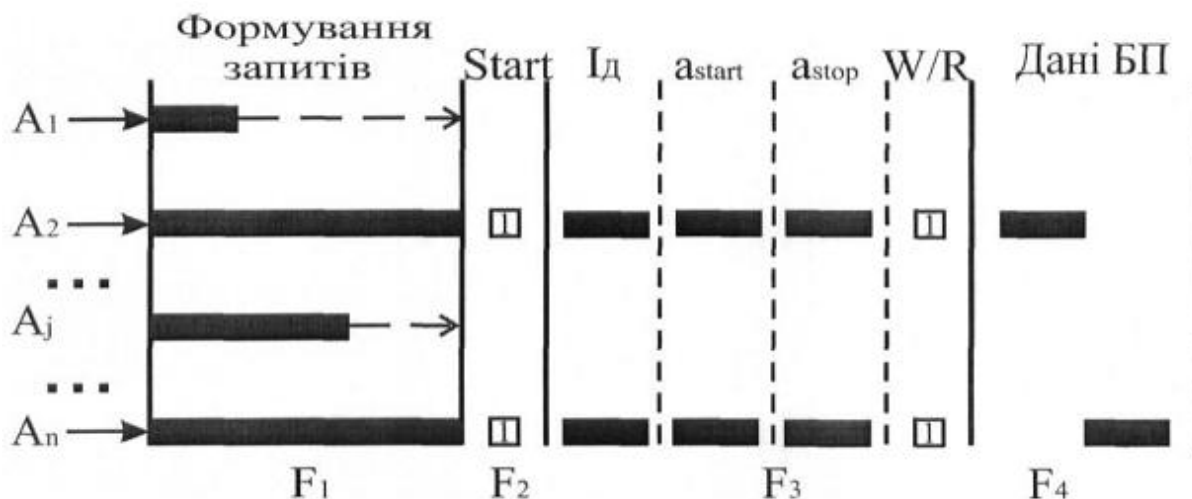
де  $n=4$ , та має вигляд послідовності елементів 1111010110010000, яка формується згідно з ключем незвідного полінома  $X^4 \oplus X^1$  коду Галуа, які кодують числа 0, 1, 2, ..., 15. По сигналу Start у кожному з 16-ти банків пам'яті всі з виходів мультиплектора - 5.1 у D-тригер ( $T_{AM}$ ) - 5.2 зчитується адресний біт коду Галуа  $G_i$  (у 1-му виділеному штрихпунктиром банку даний біт рівний "1", а в 14-му банку - рівний "0"), коди і відповідаючи їм кодони Галуа решти банків пам'яті представлено на фіг. 7, всі інші тригери, включаючи тригери регістрів 5.6, 5.11, 5.12, 5.14, 5.15, скидаються в "0" і запускається робота генератора імпульсів синхронізації - 6, при цьому синхронно тактуються зсуви в регістрах контролера комутаційної мережі - 3, та зсуви адресного регістра на D-тригер ( $T_{AM}$ ) - 5.2, у результаті на виході елемента "XOR" - 5.3 порівнюються адресні кодони Галуа номерів банків пам'яті з бітами адрес, вибраних  $A_j$  абонентами, у випадку, коли ці коди співпадають, то у відповідному банку пам'яті-4, тригер ( $T_{A_j}$ ) - 5.4 залишається в стані "0", інверсний вихід якого дозволяє подальше зчитування ідентифікаційних кодів абонента сигналом дозволу з логічного елемента "I" - 5.5. При не співпаданні цих кодів тригер - 5.4 по S-входу з виходу елемента "XOR" - 5.3 переключиться в стан "1", що приводить до заборони доступу даного абонента до цього банку пам'яті. При співпаданні кодів абонента і адресного генератора Галуа - 7 виконується порівняння на схемі - 5.8 ідентифікаційного автентичного коду абонента з регістра - 5.6 з його еталоном записаним в кільцевому регістрі - 5.7, у випадку співпадання цього коду з ідентифікаційним кодом цього абонента на виході схеми порівняння-5.8 в одиничний стан встановлюється тригер - 5.9, який через логічний елемент "I" - 5.10 дозволяє ввід адресної інформації діапазону сторінок  $a_{start} - a_{stop}$  до відповідних банків пам'яті, а всім іншим абонентам забороняє вивід інформації з заданого банку пам'яті. Після вводу адресної інформації сторінок банку пам'яті в регістрах - 5.6-5.7 і установки тригера - 5.9 у відповідний стан виводу стартує Галуа кодонний адресний генератор ( $G_a$ ) - 7 банків пам'яті. У процесі генерації вказаних адрес відбувається порівняння кодонів Галуа з адресами сторінок, записаних у регістрах - 5.11, 5.12 у схемі порівняння - 5.13 та у регістрах - 5.14, 5.15 у схемі порівняння - 5.16. У результаті при співпаданні стартових адресів у регістрах - 5.11, 5.12 на виходах схеми порівняння - 5.13, а також порівняння - 5.14, 5.15 на виходах схеми порівняння - 5.16 формуються імпульси, які встановлюють тригер - 5.17 у відповідний стан "1" та "0", що забезпечує зчитування відповідного абонента керованих ключів -  $2_j$  комунікаційної мережі - 2 і

вивід замовленого масиву даних через контролер - 3 комунікаційної мережі відповідним абонентам.

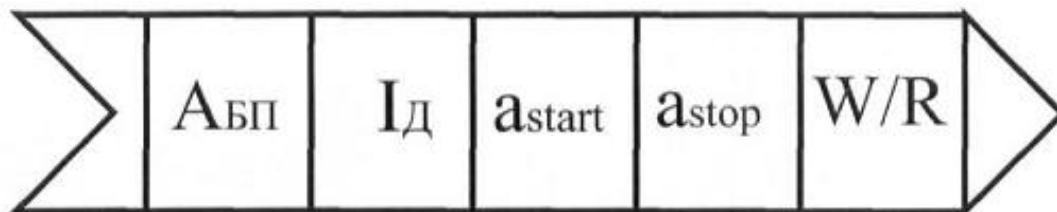
Для реалізації запропонованого способу компоненти ПКК виконуються на відомих мікроелектронних схемах: мікроелектронних вентильних елементів, ПЛМ у вигляді  
 5 одноканальних або багатоканальних чипів для кожного банку пам'яті на основі кристалів флеш пам'яті. Операція паралельного вводу/виводу даних можна організувати біт-орієнтовано, або байт-орієнтовано, залежно від типів кристалів флеш пам'яті. При тактовій частоті генератора синхроімпульсів 2100 МГц затримка вводу виводу інформації флеш пам'яті не залежить від  
 10 числа абонентів та числа банків пам'яті. При об'ємі пам'яті 8 Гб коди діапазону адресації складають - 72 біт, ідентифікаційний ключ - 512 біт, що дозволяє зчитувати інформацію з затримкою 4 мс.

ФОРМУЛА КОРИСНОЇ МОДЕЛІ

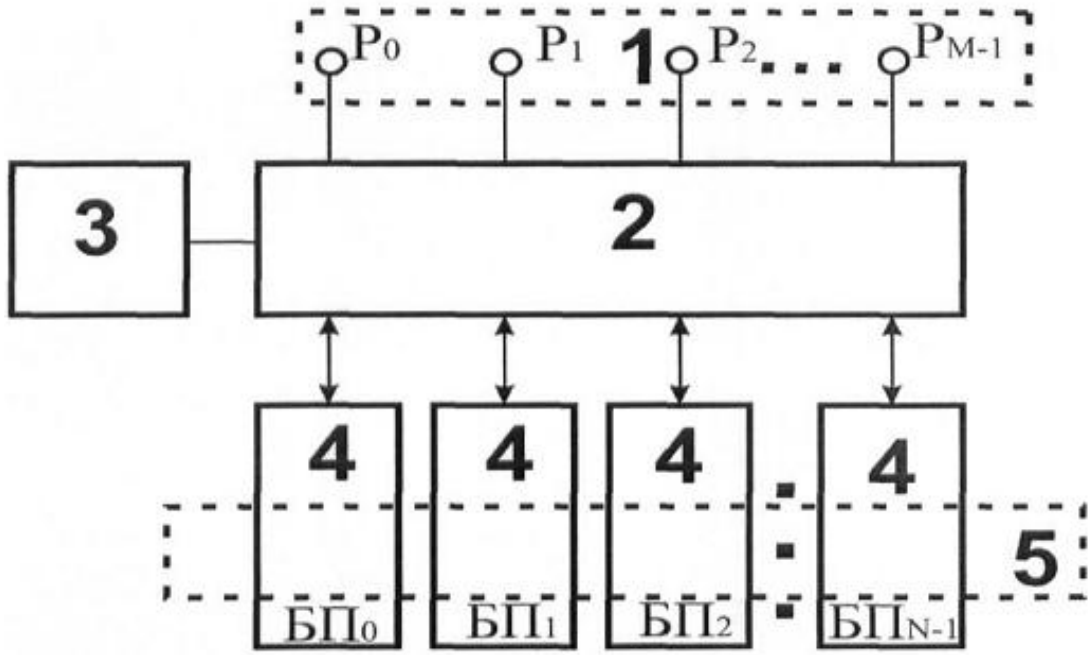
15 Спосіб паралельного доступу до пам'яті колективного користування, в якому M абонентів через N портів виконують паралельний ввід/вивід даних через контролер комутаційної мережі та комутаційну мережу, з будь-якої адресної зони банків пам'яті, який **відрізняється** тим, що всі абоненти в асинхронному режимі записують свої запити у буферні реєстри контролерів комутаційної мережі, багатопортовий адресний дешифратор Галуа паралельно генерує всі  
 20 еталонні ідентифікаційні коди, попередньо внесені через адміністративну шину в адреси абонентських скриньок вводу даних у кільцеві реєстри, які порівнюються шляхом логічної операції "XOR" з кодами запитів обслуговування всіх абонентів, яким надається дозвіл запису даних у власну абонентську скриньку та дозвіл зчитування з будь-якого замовленого адресного простору пам'яті колективного користування при співпаданні адресів замовлених сторінок з  
 25 кодами сторінкового генератора Галуа.



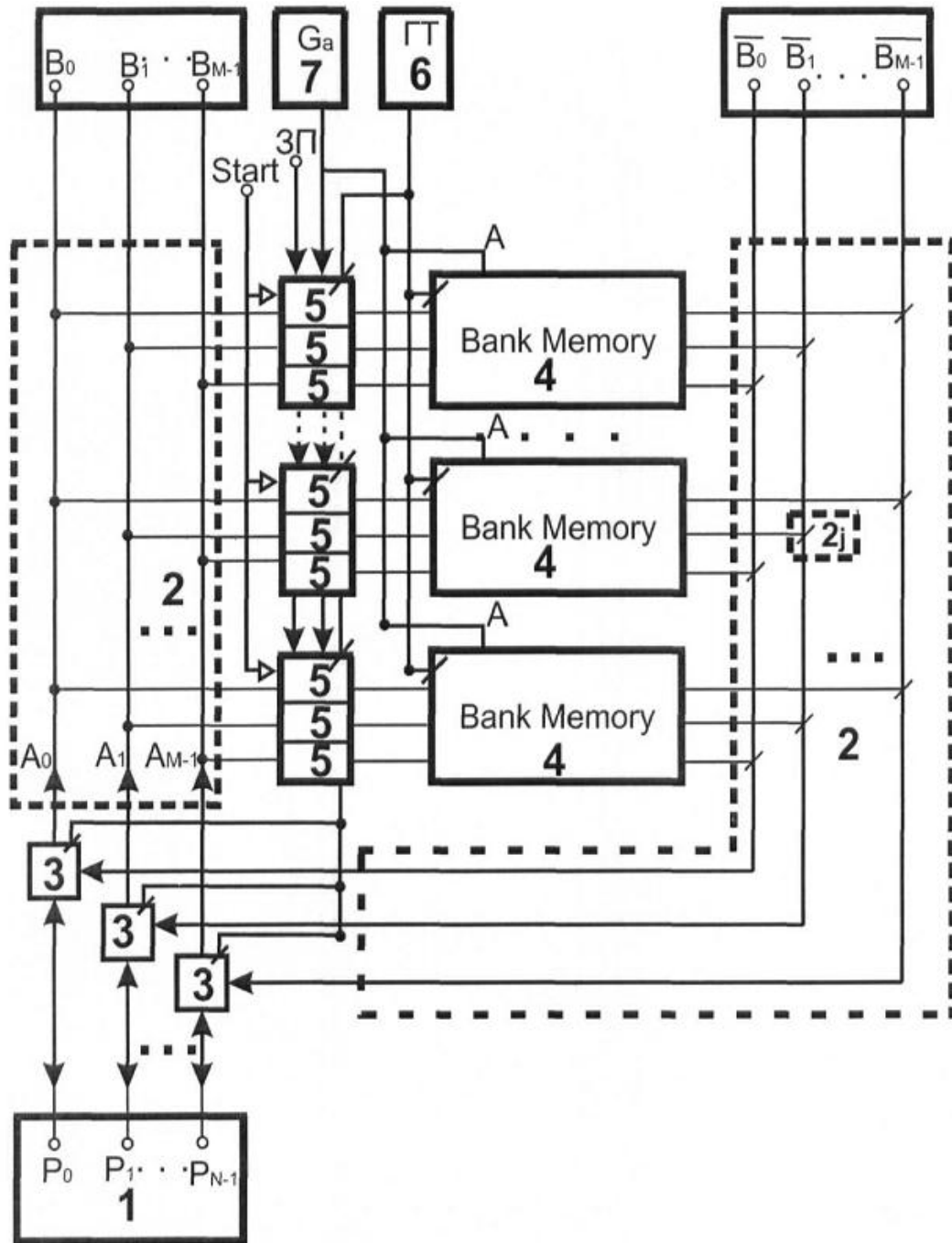
Фиг. 1



Фиг. 2

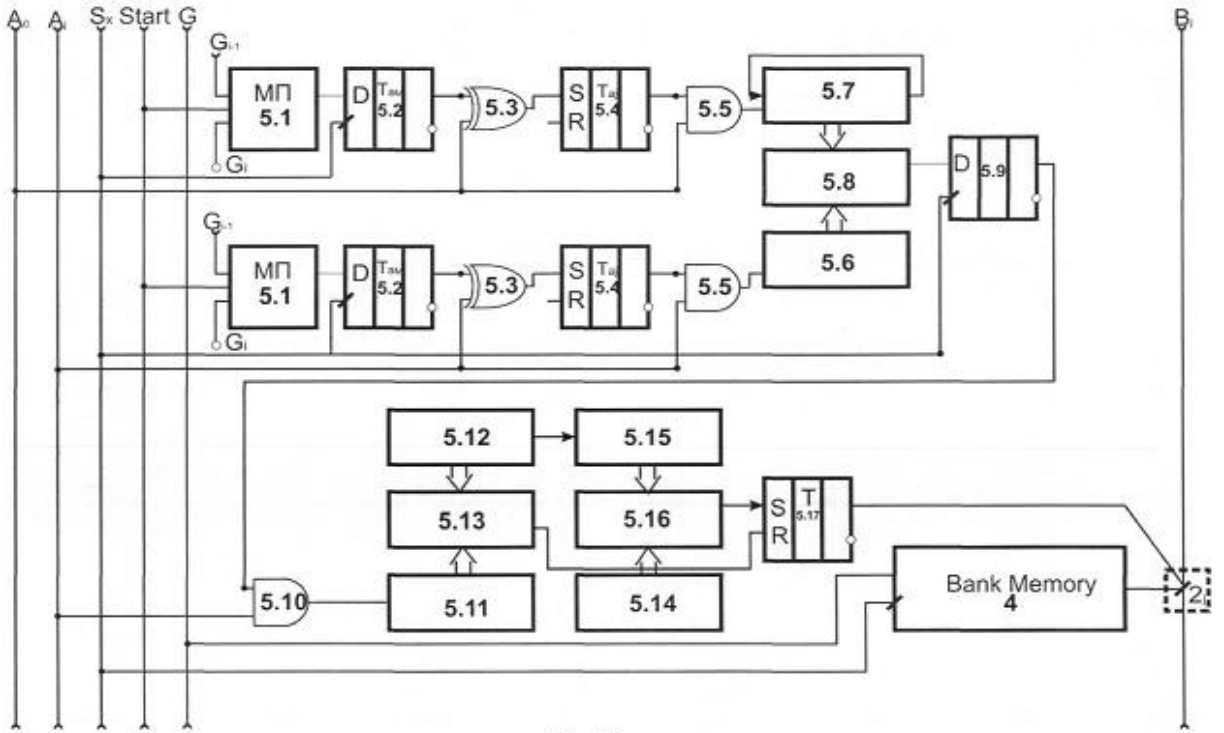


Фиг. 3

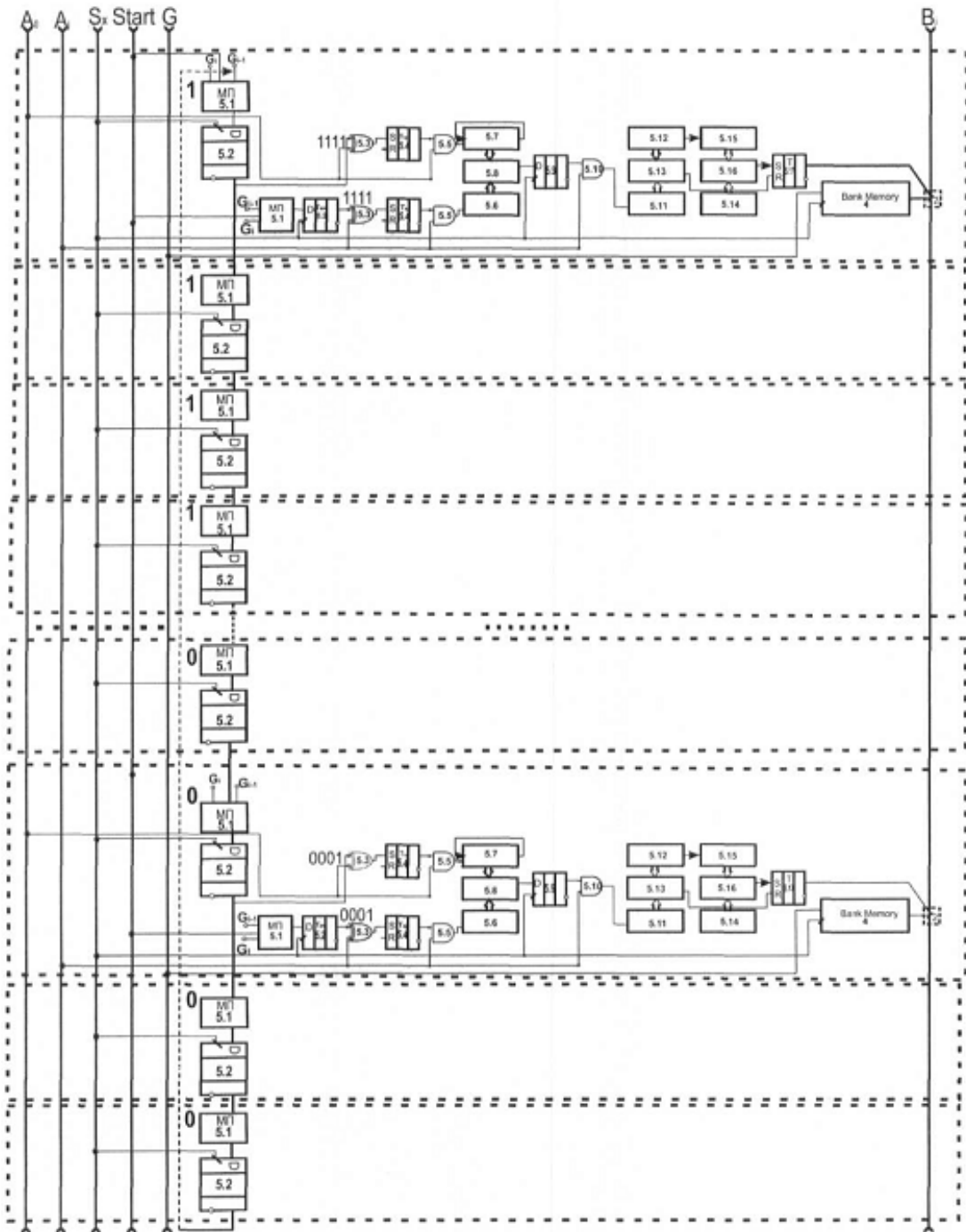


Фиг. 4





Фиг. 5



Фиг. 6

| Десяткове значення | Біторієнтований Код Галуа | Кодони Галуа |
|--------------------|---------------------------|--------------|
| 0                  | 1                         | 1111         |
| 1                  | 1                         | 1110         |
| 2                  | 1                         | 1101         |
| 3                  | 1                         | 1010         |
| 4                  | 0                         | 0101         |
| 5                  | 1                         | 1011         |
| 6                  | 0                         | 0110         |
| 7                  | 1                         | 1100         |
| 8                  | 1                         | 1001         |
| 9                  | 0                         | 0010         |
| 10                 | 0                         | 0100         |
| 11                 | 1                         | 1000         |
| 12                 | 0                         | 0000         |
| 13                 | 0                         | 0001         |
| 14                 | 0                         | 0011         |
| 15                 | 0                         | 0111         |

Фіг. 7

---

Комп'ютерна верстка А. Крулевський

---

Державна служба інтелектуальної власності України, вул. Урицького, 45, м. Київ, МСП, 03680, Україна

---

ДП "Український інститут промислової власності", вул. Глазунова, 1, м. Київ – 42, 01601