



ДЕРЖАВНА СЛУЖБА
ІНТЕЛЕКТУАЛЬНОЇ
ВЛАСНОСТІ
УКРАЇНИ

УКРАЇНА

(19) **UA** (11) **77037** (13) **U**
(51) МПК
НОЗМ 1/38 (2006.01)

(12) ОПИС ДО ПАТЕНТУ НА КОРИСНУ МОДЕЛЬ

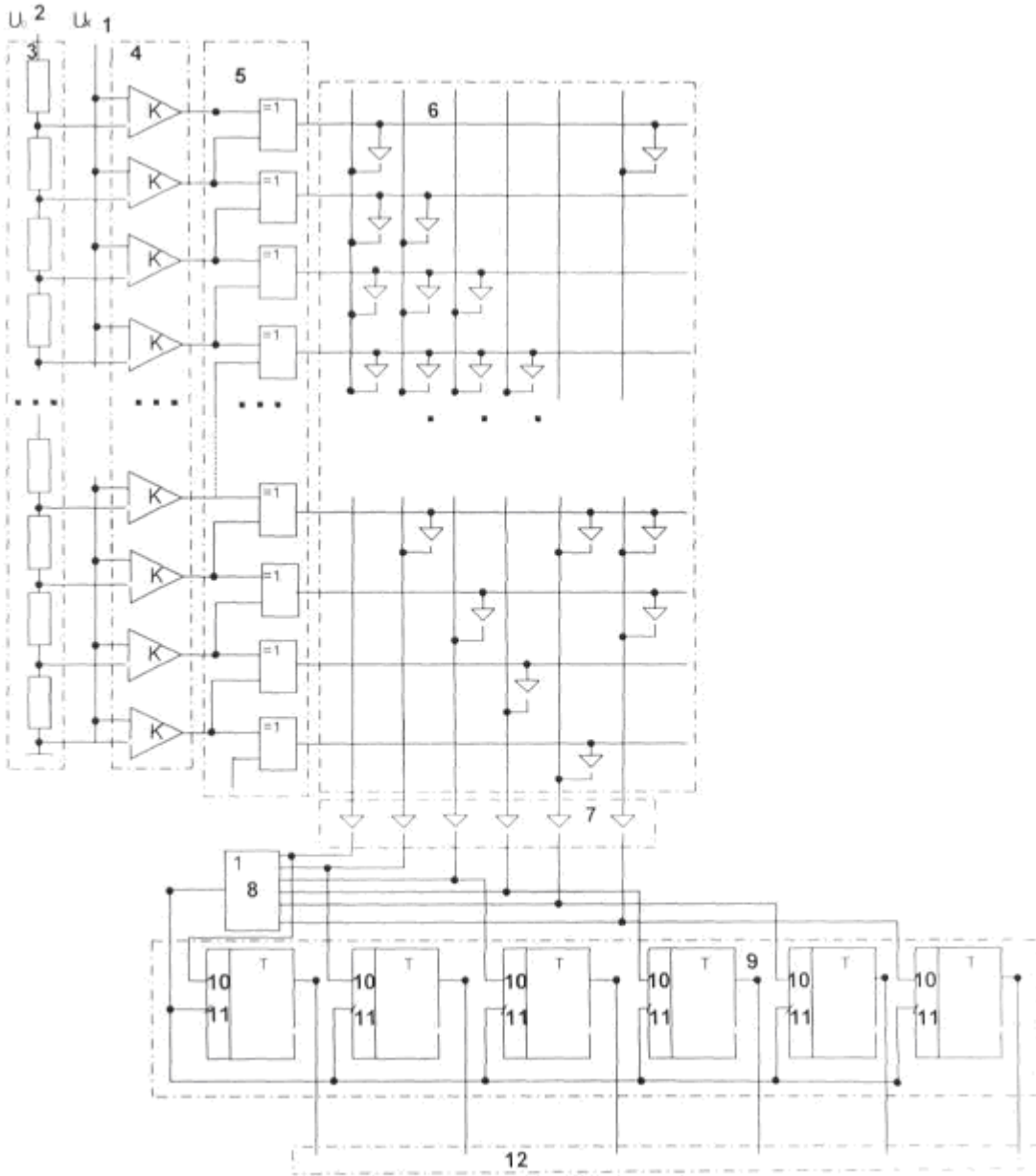
(21) Номер заявки: u 2012 08608	(72) Винахідник(и): Николайчук Ярослав Миколайович (UA), Гуменний Петро Володимирович (UA)
(22) Дата подання заявки: 11.07.2012	(73) Власник(и): Николайчук Ярослав Миколайович, вул. В. Великого, 14-а, м. Надвірна, Івано- Франківська обл., 78400 (UA), Гуменний Петро Володимирович, вул. С. Петлюри, 7/39, м. Тернопіль, 46023 (UA)
(24) Дата, з якої є чинними права на корисну модель: 25.01.2013	
(46) Публікація відомостей про видачу патенту: 25.01.2013, Бюл.№ 2	

(54) АНАЛОГО-ЦИФРОВИЙ ПЕРЕТВОРЮВАЧ

(57) Реферат:

Аналого-цифровий перетворювач містить: дільник напруги, групу імпульсних компараторів, перші входи яких об'єднані і є вхідною шиною, а другі входи підключені до відповідних виходів дільника напруги, вхід якого є шиною опорної напруги, виходи компараторів підключені до входів пріоритетного шифратора на елементах "ВИКЛЮЧНЕ АБО", виходи якого підключені до перших входів регістра пам'яті, виходи якого є виходом пристрою. Пріоритетний шифратор додатково містить матрицю вентильних елементів, які перетворюють вхідний код в код поля Галуа, а його виходи з'єднані з виходами логічного елемента АБО, вихід якого з'єднаний з виходами синхронізації регістра пам'яті, на виходах якого формується паралельний код Галуа.

UA 77037 U



Аналого-цифровий перетворювач стосується автоматики та обчислювальної техніки, а саме перетворювачів форми інформації, а також може бути використаний як вхідні перетворювачі сигнальних мультибазисних співпроцесорів, що працюють у теоретико-числовому базисі Галуа.

Відомий аналог - аналого-цифровий перетворювач (авторське свідоцтво СРСР № 1462477, Н 03 М 1/38, 7/00 Бюл. № 8, 1989 рік), який містить: вхідну шину, групу компараторів, дільник напруги, шину опірної напруги, групу елементів ВИКЛЮЧНЕ АБО, шифратор Галуа, кільцевий реєстр зсуву, управляючі входи група елементів І-НЕ, вихідна шина коду поля Галуа.

Недоліком аналога є низька швидкодія, обумовлена послідовним формуванням k -бітів Галуа.

Відомий прототип - двійковий паралельний аналого-цифровий перетворювач (МАХ1151), який містить: вхідну шину, дільник напруги, шину опірної напруги, групу компараторів, пріоритетний шифратор, реєстр на D-тригерах, вихідні шини.

Недоліком прототипу є обмежені функціональні можливості, обумовлені тим, що він генерує вихідні коди в базисі Радемахера (двійкова система числення), та можливість виникнення гонок мікроелектронних елементів при подачі сигналів синхронізації на входи реєстра пам'яті.

В основу корисної моделі поставлена задача вдосконалення аналого-цифрового перетворення шляхом введення в пріоритетний шифратор матриці вентильних елементів, що дозволяє розширити функціональні можливості і підвищити рівень захисту від помилок, уникнути гонок мікроелектронних елементів при подачі сигналів синхронізації на входи реєстра пам'яті.

Поставлена задача вирішується завдяки тому, що аналого-цифровий перетворювач, який містить: дільник напруги, групу імпульсних компараторів, перші входи яких об'єднані і є вхідною шиною, а другі входи підключені до відповідних виходів дільника напруги, вхід якою є шиною опорної напруги, виходи компараторів підключені до входів пріоритетного шифратора і побудовані на елементах виключне АБО, виходи якого підключені до перших входів реєстра пам'яті виходи якого є виходом пристрою, згідно з корисною моделлю вводиться пріоритетний шифратор, що містить матрицю вентильних елементів, які перетворюють вхідний код в код поля Галуа, а його виходи з'єднані з виходами логічного елемента АБО, вихід якого з'єднаний з виходами синхронізації реєстра пам'яті, на виходах якого формується паралельний код Галуа.

Корисна модель ілюструється кресленнями фіг. 1 і таблицею 1 де на фіг. 1 показана структурна схема аналого-цифрового перетворювача: 1 - вхідна шина, 2 - шину напруги, 3 - дільник напруги, 4 - групу компараторів, 5 - група елементів ВИКЛЮЧАЮЧИ АБО, 6 - пріоритетний шифратор Галуа, 7 - група інверторів, 8 - логічний елемент АБО, 9 - реєстр на D тригерах, 10 - вхід синхронізації D реєстра 11 - інформаційний вхід D реєстра 12 вихідні шини.

На таблиці 1 сформована матриця теоретико-числового базису (ТЧБ) Галуа, яка вироджується у вектор. Дана матриця формується на основі неприводимих поліномів з ключем x^4+x+1 , яка формує k -розрядний код Галуа, для чотирьох розрядного АЦП, також додатково містяться m перевірочних бітів. Кодони Галуа формуються на основі $k+m$ бітів $k=4$, $m=2$.

Пристрій працює наступним чином.

Перетворена вхідна напруга по вхідній шині 1 подається на перші входи всіх компараторів 4, на другі входи яких подається опірна напруга, знята з відповідних виходів дільника напруги 3, в результаті порівняння вхідної і опірної напруги на виходах компараторів 4, в наступному режимі формується унітарно-паралельний код вхідної величини, який надходить на входи елементів "виключне АБО" 5, на виходах яких формується одинично-позиційний код вхідної величини і надходить на входи пріоритетного шифратора Галуа 6, а виходи підключені до групи інверторів 7, виходи з яких надходять на входи логічного елемента АБО 8 і на інформаційні входи 11 реєстра 9, вихід логічного елемента АБО подається на вхід синхронізації 10 реєстра 9 на виходах 12 формується вихідний код поля Галуа.

Основною перевагою корисної моделі щодо прототипу є використання теоретико-числового базису Галуа, який може виправляти одиничні помилки та уникати гонок мікроелектронних елементів при подачі сигналів синхронізації на входи реєстра пам'яті.

Формування бітів Галуа

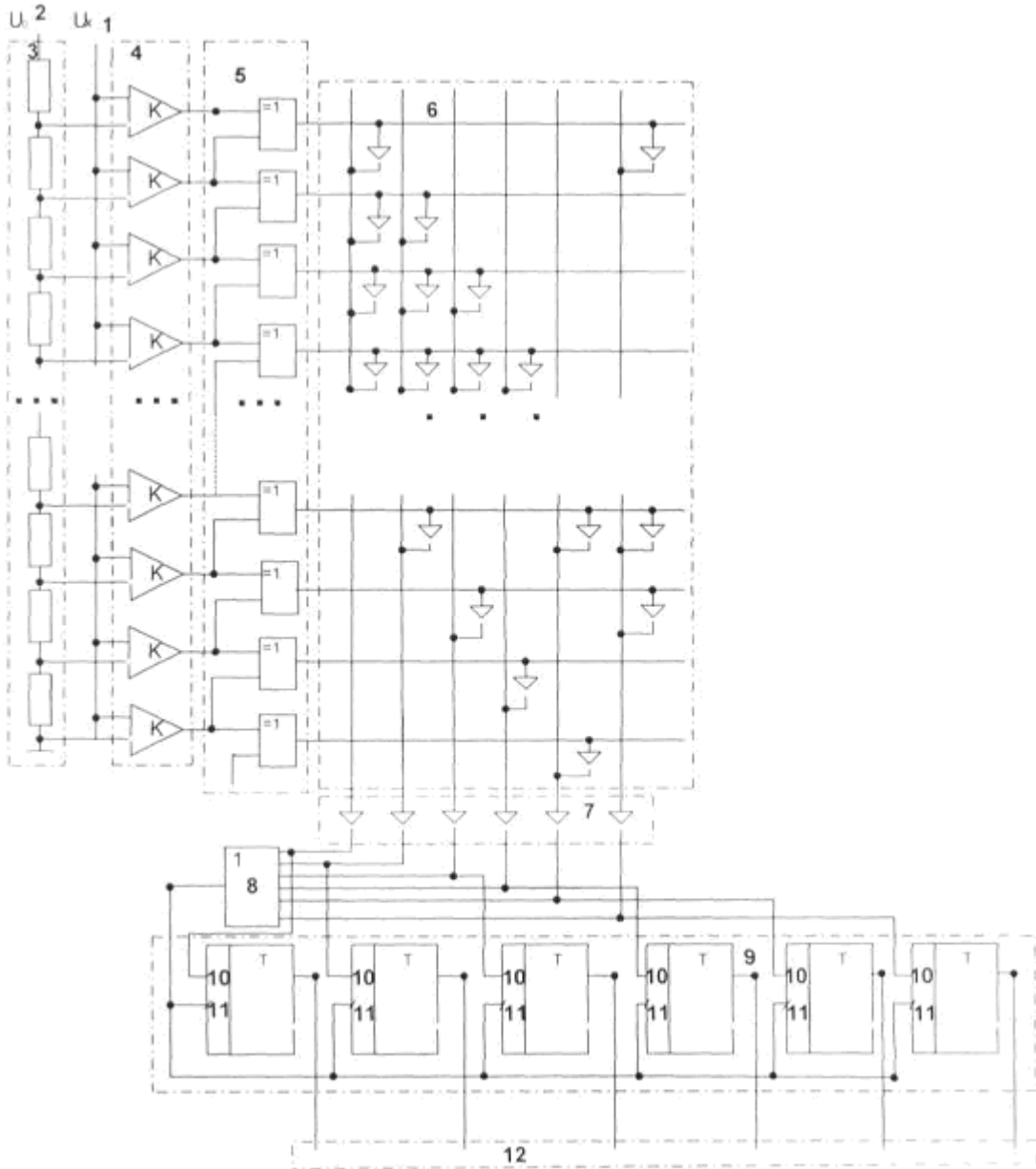
№	Вектор бітів Галуа	Кодони Галуа k+m
0	0	000010
1	0	000100
2	0	001001
3	0	010011
4	1	100110
5	0	001101
6	0	011010
7	1	110101
	1	101011
9	0	010111
10	1	101111
11	0	011110
12	1	111100
13	1	111000
14	1	110000
15	1	100001

ФОРМУЛА КОРИСНОЇ МОДЕЛІ

5

Аналого-цифровий перетворювач, який містить: дільник напруги, групу імпульсних компараторів, перші входи яких об'єднані і є вхідною шиною, а другі входи підключені до відповідних виходів дільника напруги, вхід якого є шиною опорної напруги, виходи компараторів підключені до входів пріоритетного шифратора на елементах "ВИКЛЮЧНЕ АБО", виходи якого підключені до перших входів регістра пам'яті, виходи якого є виходом пристрою, який **відрізняється** тим, що пріоритетний шифратор додатково містить матрицю вентиляльних елементів, які перетворюють вхідний код в код поля Галуа, а його виходи з'єднані з виходами логічного елемента АБО, вихід якого з'єднаний з входами синхронізації регістра пам'яті, на виходах якого формується паралельний код Галуа.

10



Комп'ютерна верстка І. Мироненко

Державна служба інтелектуальної власності України, вул. Урицького, 45, м. Київ, МСП, 03680, Україна

ДП "Український інститут промислової власності", вул. Глазунова, 1, м. Київ – 42, 01601