## МІНІСТЕРСТВО ОСВІТИ І НАУКИ УКРАЇНИ ІВАНОФРАНКІВСЬКИЙ НАЦІОНАЛЬНИЙ ТЕХНІЧНИЙ УНІВЕРСИТЕТ НАФТИ І ГАЗУ

На правах рукопису

Піх Володимир Ярославович

УДК 681.325

# ПРОЦЕСОРИ СПЕКТРАЛЬНОГО КОСИНУСНОГО ПЕРЕТВОРЕННЯ ФУР'Є НА ОСНОВІ РІЗНИХ КОРЕЛЯЦІЙНИХ ФУНКЦІЙ ТА ТЕОРЕТИКО-ЧИСЛОВИХ БАЗИСІВ

Спеціальність 05.13.05 - Комп'ютерні системи та компоненти

Дисертація на здобуття наукового ступеня кандидата технічних наук

Іденшитсність всіх примірший дисертації Засвідтури: Влений секретар спеціалізованої вленої спеціаліја ради К 58.082.02 Довани в В. В. / EPCTBO пьський, Арано-Франківськ 2016 р.

Науковий керівник доктор технічних наук, професор Николайчук Ярослав Миколайович

# 3MICT

ПЕРЕЛІК УМОВНИХ СКОРОЧЕНЬ	5
ВСТУП	6
РОЗДІЛ 1	
ТЕОРЕТИЧНІ ЗАСАДИ ТА СИСТЕМНІ ХАРАКТЕРИСТИКИ	
СПЕЦПРОЦЕСОРІВ СПЕКТРАЛЬНОГО ОПРАЦЮВАННЯ ЦИФРОВИХ	
ДАНИХ	
1.1. Аналіз сфери застосування цифрових спектроаналізаторів в	
інформаційних системах	15
1.2. Теоретичні засади спектрального аналізу на основі інтегрального	
та дискретного перетворення Фур'є	21
1.2.1 Фундаментальна теорія косинусного перетворення Фур'є	22
1.2.2 Дискретне перетворення Фур'є	24
1.3 Структура кореляторів як компонентів спектральних	
спецпроцесорів косинусного перетворення Фур'є	28
1.4 Дискретні кореляційні функції, їх аналітика, та системні	
властивості	38
1.5 Теоретико-числові базиси та перспективи вдосконалення	
кореляційних спецпроцесорів на їх основі, постановка задачі	
досліджень	40
ВИСНОВКИ ПО ПЕРШОМУ РОЗДІЛІ	46
РОЗДІЛ 2	
РОЗРОБКА МЕТОДУ ТА ТЕОРЕТИЧНИХ ЗАСАД ПОБУДОВАИ	
КОМПОНЕНТІВ СПЕЦПРОЦЕСОРА ДИСКРЕТНОГО КОСИНУСНОГО	
ПЕРЕТВОРЕННЯ ФУРЄ	
2.1. Теоретичні основи побудови та дослідження асимптотики	
дискретних автокореляційних функцій	47

2.2.1 Дослідження апаратної та часової складності аналого-51 цифрового перетворювача у різних теоретико-числових базисах ..... 2.2.2 Розробка методу побудови структури швидкодіючого аналого-цифрового перетворювача Хаара-Крестенсона на основі компараторів із парафазними виходами..... 58 2.2.3. Дослідження часової та апаратної складності реалізації багаторозрядних регістрів зсуву у базисах Радемахера та Хаара-68 Крестенсона ..... 2.3. Структура та системні характеристики операційних пристроїв модульного матричного перемноження кодів у різних теоретикочислових базисах ..... 75 2.4. Реалізація та системні характеристики накопичуючих суматорів.... 86 ВИСНОВКИ ПО ДРУГОМУ РОЗДІЛІ..... 93

## РОЗДІЛ З

# РОЗРОБКА ТА ДОСЛІДЖЕННЯ АЛГОРИТМІВ РЕАЛІЗАЦІЇ ДИСКРЕТНОГО КОСИНУСНОГО ПЕРЕТВОРЕННЯ ФУР'Є НА ОСНОВІ РІЗНИХ АВТОКОРЕЛЯЦІЙНИХ ФУНКЦІЙ

перетворення сигналів у базисі Хаара-Крестенсона..... 108

# РОЗДІЛ 4

# РОЗРОБКА СХЕМОТЕХНІЧНИХ РІШЕНЬ ТА РЕАЛІЗАЦІЯ СПЕКТРАЛЬНИХ СПЕЦ ПРОЦЕСОРІВ

4.1. Розробка структури та мікроелектронних компонентів швидкодіючого аналого-цифрового перетворювача у базисі Хаара-Крестенсона..... 112 4.2 Розробка та оцінка системних характеристик швидкодіючого спецпроцесора обчислення спектру у різних теоретико-числових базисах ..... 114 4.3. Розробка програмного продукту для розрахунку наборів модулів спектрального спецпроцесора різної взаємопростих розрядності ..... 118 4.4. Розробка програмного забезпечення синтезу мікроелектронної реалізації компонентів спектрального спецпроцесора на програмованих логічних інтегральних схемах ..... 132 ВИСНОВКИ ПО ЧЕТВЕРТОМУ РОЗДІЛІ..... 138 ЗАГАЛЬНІ ВИСНОВКИ ПО РОБОТІ..... 140 СПИСОК ВИКОРИСТАНИХ ДЖЕРЕЛ..... 143 ДОДАТК А Лістинг програми розрахунку модулів та їх параметрів для спецпроцесорів різної розрядності ..... 159 ДОДАТК Б Лістинг коду програмованого спектрального спецпроцесора.... 163 ДОДАТОК В Акти про впровадження дисертаційної роботи 167

# ПЕРЕЛІК УМОВНИХ СКОРОЧЕНЬ

- АЦП аналого-цифровий перетворювач
- ЦАП цифро-аналоговий перетворювач
- АКФ автокореляційна функція
- ЦКП цифровий кореляційний процесор
- БРЗ багаторозрядний регістр зсуву
- К компаратор
- КСП кореляційний спецпроцесор
- КФ кореляційна функція
- ПК персональний комп'ютер
- СЗК система залишкових класів
- СП спеціалізований процесор
- ТЧБ теоретико-числовий базис
- ПЛІС програмовані логічні інтегральні схеми
- СКП $\Phi$  спектральне косинусне перетворення  $\Phi$ ур'є
- ДКП дискретне косинусне претворення
- ШП $\Phi$  швидке перетворення  $\Phi$ ур'є
- ДКП $\Phi$  дискретне косинусне перетворення  $\Phi$ ур'є
- АОФ адаптовані ортогональні функції
- СКС спеціалізовані комп'ютерні системи

#### ВСТУП

Сучасні досягнення в області мікроелектроніки, мікропроцесорної техніки та розвитку фундаментальних досліджень у теорії та розробці алгоритмів опрацювання інформаційних потоків у різних теоретико-числових базисах (ТЧБ) [1 – 5] створюють сприятливі умови для відповідного вдосконалення та покращення системних характеристик високопродуктивних кореляційних та спектральних процесорів[5].

При цьому успішно вирішуються задачі підвищення ефективності формування, передавання та опрацювання інформації в розподілених та спеціалізованих комп'ютерних системах [6].

Важливою науковою задачею при створенні впровадженні та високопродуктивних спектральних процесорів є проблемна орієнтація їх системних характеристик на виконання арифметико-логічних та модульних операцій при цифровому опрацюванні сигналів у комп'ютерних мережах. Актуальним також є підвищення швидкодії рішення задач цифрової томографії, опрацювання оптичних голограм, побудови цифрових фільтрів, моніторингу спектральних характеристик маніпульованих сигналів у системах передавання даних, а також діагностування вібрацій та спектральних характеристик промислового обладнання нафтогазової та інших галузей промисловості.

У багатьох українських та зарубіжних наукових школах даний клас наукових та прикладних задач традиційно вирішується на основі двійкової системи числення ТЧБ Радемахера[9 – 12], що в значній мірі обмежує функціональні можливості процесорів при зростанні алгоритмічної складності обчислювальних задач та підвищенні швидкодії опрацювання інформаційних потоків та сигналів.

Успішне вирішення названого класу задач може бути досягнуто за рахунок розробки математичного апарату опрацювання інформації та створення відповідної архітектури процесорів та алгоритмів опрацювання цифрових даних на основі ТЧБ Хаара, Радемахера, Крестенсона, Уолша та Галуа. [1 – 3].

Успішне застосування базису Крестенсона та системи числення залишкових класів досягнуто при реалізації високопродуктивних процесорів у проблемноорієнтованих комп'ютерних системах [15], які були реалізовані та впроваджені в системах реального часу на об'єктах нафтогазової, атомної, енергетичної та інших галузях промисловості.

Досвід ефективного застосування базису Крестенсона при рішенні широкого класу задач цифрового опрацювання сигналів та цифрових даних обґрунтовує значну актуальність наукової задачі створення високопродуктивних процесорів у названому базисі. Цьому сприяють сучасні можливості технологій їх проектування на основі програмованих логічних матриць (ПЛМ), а також на мікропроцесорних платформах відомих фірм Analog Device, Dallas Semiconductor, MAXIM, Altera, Xilinx Intel, Texas Instruments, Motorola та інших [13, 14, 16, 17].

Перспективним підходом вдосконалення методів побудови високопродуктивних процесорів є використання системи числення ТЧБ Крестенсона [18], що базується на використанні цілочисельної форми системи залишкових класів (СЗК).

Основоположниками теорії спектрального аналізу сигналів є відомі зарубіжні вчені: Л. Ейлер, Ш. Фур'є, О. Хінчин, М. Батт, Л. А. Залманзон, Н. Ахмад, К. Рао та інші. Серед українських вчених вагомий вклад у розвиток теорії та методів швидкого спектрального перетворення внесли: А. О. Мельник, Я.М. Николайчук, у тому числі у радіотехнічних системах Пастух О. А. атакож на основі оптико-електронних перетворювачів В.П. Кожемяко та інші. [26-31].

#### Актуальність теми

Розвиток теорії універсальних та спеціалізованих процесорів тісно пов'язаний з відповідним розвитком двійкової системи числення, тобто теоретикочислового базису Радемахера [31].

Зростаючі жорсткі вимоги до швидкодії процесорів стимулювали дослідження у застосуванні інших ТЧБ відмінних від базису Радемахера. Наприклад, відомі успішні застосування базису Крестенсона, математичною основою якого є розширені поля Галуа, для побудови високопродуктивних спецпроцесорів системи залишкових класів [5, 26, 30], а також базису Уолша, який використовується при створенні комунікаційних та сигнальних процесорів у комп'ютерних мережах [2, 36]. Однак, в даних дослідженнях мало уваги приділено вдосконаленню теорії та алгоритмів реалізації спектральних перетворень при опрацюванні сигналів, що особливо актуально при створенні високопродуктивних спектральних спецпроцесорів.

Таким чином, розробка високопродуктивних процесорів спектрального опрацювання на основі ТЧБ Крестенсона є актуальною науковою задачею, яка дозволяє вирішити завдання покращення системних характеристик обчислювальних засобів, як компонентів сучасних розподілених систем, підвищення ефективності передавання та захисту інформації в комп'ютерних мережах, а також побудови швидкодіючих спецпроцесорів кореляційного, спектрального та інших застосувань опрацювання інформації.

#### Зв'язок роботи з науковими програмами, планами і темами.

Представлені в дисертаційній роботі результати досліджень виконані в рамках плану наукових досліджень Інституту інформаційних технологій та кафедри комп'ютерних систем та мереж Івано-Франківського національного технічного університету нафти і газу: «Синтез комп'ютерних систем і мереж для об'єктів нафтогазового комплексу і контролю за навколишнім середовищем» (номер державної реєстрації № 31202005В76А); «Синтез комп'ютерних систем та розробка програмного забезпечення для об'єктів нафтогазового комплексу» (номер державної реєстрації № 0111U005890); а також кафедри спеціалізованих комп'ютерних систем Тернопільського національного економічного університету: НДР «Розробка теоретичних засад та алгоритмів ідентифікації запусків потужних електроприводів у високовольтних ЛЕП на основі теорії розпізнавання образів» (номер державної реєстрації 0115U002340).

Усі вказані дослідження проводились за безпосередньою участю автора.

**Мета і завдання дослідження.** Метою роботи є вдосконалення методів цифрового опрацювання сигналів та розробка високопродуктивних спецпроцесорів спектрального перетворення Фур'є у базисі Хаара-Крестенсона.

Для досягнення поставленої мети необхідно вирішити наступні задачі:

1) проаналізувати існуючий стан побудови та застосування спектральних спецпроцесорів в інформаційних системах;

2) систематизувати структури, дослідити асимптотику та системні характеристики дискретних автокореляційних функцій, як базових компонентів процесорів косинусного перетворення Фур'є;

3) провести аналіз характеристик кодових матриць ТЧБ: унітарного, Хаара, Радемахера та Крестенсона;

4) розробити метод швидкодіючого аналого-цифрового перетворення сигналів у ТЧБ Хаара-Крестенсона;

5) розробити метод дискретного косинусного перетворення Фур'є на основі адаптації характеристик ортогональних базисних функцій до експериментальної реалізації коваріаційної функції автокореляції;

6) розробити метод генерування ортогональних функцій різних ТЧБ, адаптованих до характеристик функцій кореляції;

7) розробити структуру та мікроелектронні компоненти швидкодіючого АЦП у базисі Хаара-Крестенсона;

8) розробити структуру швидкодіючого спектрального спецпроцесора з розширеними функціональними можливостями у базисі Хаара-Крестенсона;

9) розробити програмне забезпечення для розрахунку наборів взаємопростих модулів спектральних спецпроцесорів у базисі Хаара-Крестенсона різної розрядності та синтезу компонентів на ПЛІС.

Об'єкт дослідження – процеси цифрового опрацювання сигналів спеціалізованими процесорами спектрального перетворення у базисі Хаара-Крестенсона. **Предмет дослідження** – методи та засоби опрацювання сигналів на основі дискретних спектральних перетворень на основі різних кореляційних функцій та теоретико-числових базисів.

Методи дослідження базуються на використанні теорії інформації, теорії чисел та кодування сигналів, теорії комп'ютерної логіки та теорії опрацювання цифрових даних, комп'ютерного моделювання та схемотехнічного проектування мікроелектронних засобів на кристалі.

Наукова новизна одержаних результатів полягає в розвитку методів та програмно-апаратних засобів для цифрового спектрального опрацювання сигналів у системі числення залишкових класів теоретико-числового базису Хаара-Крестенсона.

Основні результати і положення, що виносяться на захист, спрямовані на створення нових методів та програмно-апаратних засобів спектрального опрацювання цифрових даних у базисі Хаара-Крестенсона.

#### 1. Вперше розроблено:

1.1 метод швидкодіючого аналого-цифрового перетворення сигналів у кодовій системі Хаара-Крестенсона, який, у порівнянні з відомими аналогами, дозволяє розпаралелити формування кодів залишків у базисі Хаара згідно набору взаємо-простих модулів і не потребує додаткових міжбазисних перетворень Радемахера-Крестенсона для високопродуктивної реалізації модульних операцій множення та додавання цифрових даних у базовому кореляційному модулі спектрального спецпроцесора;

1.2 метод дискретного косинусного перетворення Фур'є на основі адаптації характеристик ортогональних базисних функцій до експериментальної реалізації коваріаційної функції автокореляції що, у порівнянні з відомими методами, дозволило зменшити кількість та спростити складність обчислювальних операцій алгоритму спектрального опрацювання сигналів;

1.3 метод генерування ортогональних функцій різних теоретико-числових базисів, адаптованих до характеристик функцій автокореляції, що дозволило реалізувати їх зберігання табличним способом та вибірку згідно параметрів

дисперсії, математичного сподівання та ступеня затухання енергії функції автоковаріації, що дозволило вилучити одну з трьох операцій множення в алгоритмі спектрального перетворення Фур'є.

2. Удосконалено метод формування цифрових значень ортогональних базисних функцій перетворення Фур'є шляхом переставлення їх кодів у системі залишкових класів, що спростило алгоритм спектрального перетворення та підвищило його швидкодію.

3. Отримав подальший розвиток метод обчислення значення спектру для однієї базисної функції шляхом розпаралелення виконання операцій множення діючих та затриманих у часі залишків цифрових відліків вхідного процесу у системі взаємо-простих модулів, множення отриманих залишків добутків на залишки відповідної ортогональної базисної функції та їх накопичуюче додавання на виході однієї точки спектру, що дозволило, у порівнянні з виконанням аналогічних операцій над двійковими кодами у базисі Радемахера, розпаралелити обчислювальні процеси та підвищити швидкодію визначення спектру.

## Практичне значення отриманих результатів.

Розроблена структура швидкодіючого аналого-цифрового перетворювача (АЦП) сигналів на основі кодів Хаара-Крестенсона, який, у порівнянні з відомими аналогами, забезпечує відповідне зменшення часової складності у 2 рази, а апаратної складності у 1.5 рази по відношенню до АЦП паралельного типу у базисі Радемахера.

Розроблена структурна схема спецпроцесора для обчислення спектрального косинусного перетворення Фур'є в системі залишкових класах, який відрізняється від відомих підвищеною на 1-2 порядки швидкодією.

Реалізована та впроваджена у промисловість схемотехнічна структура високопродуктивного спецпроцесора спектрального опрацювання даних, орієнтована на мікроелектронне виконання на кристалі.

Практичні результати роботи використано та впроваджено:

1) у Тернопільському конструкторському бюро радіозв'язку «СТРІЛА» при реалізації програмно-апаратних засобів моніторингу спектральних характеристик

маніпульованих сигналів у спеціалізованих низових комп'ютерних мережах (акт від 30.11.2015р.);

3) на кафедрі програмного забезпечення автоматизованих систем Інституту інформаційних технологій Івано-Франківського національного технічного університету нафти і газу при викладанні дисципліни «Алгоритми та структура даних» для студентів спеціальності 6.050103 - "Програмна інженерія" (акт від 02.12.2015р.);

4) на кафедрі спеціалізованих комп'ютерних систем Тернопільського національного економічного університету при виконанні НДР «Розробка теоретичних засад та алгоритмів ідентифікації запусків потужних електроприводів у високовольтних ЛЕП на основі теорії розпізнавання образів» державний реєстраційний номер 0115U002340 (акт від 05.12.2015р.).

Особистий внесок здобувача. Основний зміст роботи, наукові положення та результати сформульовано та вирішено автором самостійно. Особистий внесок здобувача полягає в аналізі сучасного стану рішення науково-технічної задачі, розробці основних ідей, методик досліджень, структурних, принципових та алгоритмічних рішень, організації експериментів, програмного моделювання функцій спектрального спецпроцесора косинусного перетворення Фур'є, а також у розробці необхідного для дослідження програмного забезпечення. У публікаціях, написаних у співавторстві, здобувачеві належить: [109] – обґрунтовано необхідність визначення спектральних характеристик об'єкту управління; [110] – запропоновано метод розрахунку спектру на основі обчислення коефіцієнту взаємокореляції з базисною функцією конкретного ТЧБ; [111] – вперше запропонований новий метод дискретного косинусного перетворення Фур'є на основі кодових матриць ТЧБ та аналітики різних кореляційних функцій; [112] – запропоновано функціональні структури процесорів спектрального перетворення Фур'є; [113] – запропоновано метод формалізації дискретного косинусного перетворення Фур'є у системі залишкових класів; [114] – розроблено набір аналітичних виразів косинусного перетворення Фур'є на основі різних кореляційних та базисних функцій; [115] – розраховані набори модулів системи

класів спецпроцесорів базису Крестенсона; [116] залишкових для запропонований спосіб зберігання та формування кодів базисних ортогональних функцій у пам'яті; [117] – викладені аналітичні вирази та проаналізована характеристика структур кореляційних обчислювачів; [111] – систематизовані теоретико-числові базиси систем ортогональних функцій, які використовуються для розрахунку спектрів сигналів; [116] – запропоновано функціональне структури пристрою на основі генераторів кодів залишків розширення ортогональних функцій у базисі Хаара-Крестенсона; [117] –викладені теоретичні основи спектрального косинусного перетворення Фур'є на основі оцінок різних кореляційних функцій та їх застосування для обчислення спектрів, обґрунтована реалізація такого класу процесорів на мікроелектронних кристалах.

Основні результати дисертації доповідались та обговорювались на: Міжнародній проблемно-науковій міжгалузевій конференції «Інформаційні проблеми комп'ютерних систем, юриспруденції, енергетики, економіки, моделювання та управління». – Бучач-Східниця, 2010; XI-th International conference «The experience of designing and application of CAD systems in micro-electronics». – Lviv- Polyana, 2011, 2015; Міжнародній молодіжній математичній школі «Питання оптимізації обчислень» (ПОО-XXXVII) – Київ, 2011; Проблемно-науковій міжгалузевій конференції «Юриспруденція та проблеми інформаційного суспільства», (ЮПІС – 2011). - Яремча, 2011; Всеукраїнській науково-практичній конференції «Інформаційні технології в освіті, техніці та промисловості» Ів.-Франківськ, 2013; Міжнародній координаційній нараді ISCM-2014. – Тернопіль, 2014; Міжнародній конференції «Modern Problems of Radio Engineering, Telecommunications and Computer Science», TCSET - 2014. – Львів-Славске, 2014; VII-й Міжнародній школі-семінарі «Теорія прийняття рішень». – Ужгород, 2014; ІІ-й Всеукраїнській науково-практичній конференції молодих учених і студентів -Івано-Франківськ, 2015.

Публікації. За матеріалами дисертації опубліковано 15 друкованих праць, серед яких 4 статті (з них 2 одноосібні), з них 4 у фахових наукових виданнях України, один патент України на корисну модель, співавтор однієї монографії на англійській мові. 9 робіт опубліковано у збірниках матеріалів конференцій, в.т.ч. міжнародних, 2 публікації індексовані наукометричною базою Index Copernicus.

Структура та обсяг дисертації. Дисертація складається зі вступу, чотирьох розділів, висновків та додатків (170 с.). Основний зміст дисертаційної роботи викладений на 142 сторінках. Дисертація містить 65 рисунків, 29 таблиць та 157 посилання на джерела.

# РОЗДІЛ 1

# ТЕОРЕТИЧНІ ЗАСАДИ ТА СИСТЕМНІ ХАРАКТЕРИСТИКИ СПЕЦПРОЦЕСОРІВ СПЕКТРАЛЬНОГО ОПРАЦЮВАННЯ ЦИФРОВИХ ДАНИХ

1.1 Аналіз сфери застосування цифрових спектроаналізаторів в інформаційних системах

Аналіз світового досвіду розробки сучасного та практичного застосування спецпроцесорів спектральної обробки сигналів, які застосовуються в системах обробки інформації провідними фірмами: Ubiquiti, Rohde&Schwarz, РФ Explorer, ATTEN, UNI-T, NWT (Табл. 1.1.).

	1 1	0	•	•	1 •
		<b>- (</b> <sup>'</sup> Π	ектроацацізатори		d 1nM
гаолиця	1.1	- Un	CRIPOLIAIISLIOPH	провідних	ψipm
			1 1	<b>1</b> ' '	<b>T T</b>

Назва фірми та модель	Характеристика
Компанія Rohde&Schwarz пропунує	Зокрема - Advantest серії U37xx
спектроаналізатори.	(моделі з діапазоном частот до 3, 8, 31.8 та
	43 ГГц). РФ. Г. 1. 20 С. 1. 15 2700. Г.
	PΦ Explorer-3G Combo 15-2700 MI ц
	Ручний цифровий анализатор спектру ЖК-
	дисплей 15-2700 мГц 112 кГц-600 мГц
A	113*70*25 мм
ATTEN	АТ5005 призначений для аналізу
Щ. Ш.,	сигналу в лабораторних умовах у діапазоні
	частот 0.15 500 мГц

Spectrum Analyzer	Діапазон частот:150 кГц 500 мГц (-
	3dB).
	Центральна частота ± 100 кГц
UNI-T	UTS1030 6.5 "жк-9 кГц ~ 2 ГГц
	Ручний аналізатор спектру
UNI-T UTS1030	
NWT 4000	Тип: NWT4000
31.18	Діапазон частот: 138 мГц-4.4 ГГц (без
	перерви), Крок 1 кГц
thank Buyer com	- Діапазон частот: 138 мГц-4.4 ГГц
H-45 Compact	Спектроаналізатор
	+MPEG4+CI+DVBT2+Оптика SEL-CWDM
AC-6400	Память для зберігання спектрів - 1,2 Мб;
	Спектральних ліній : 400, 800, 1600, 3200; частотний діапазон 10- 2500 Гц;



Перші аналізатори спектру поділяли сигнал на частотні смуги за допомогою набору аналогових фільтрів. Дисплей такого аналізатора (рис. 1.1) показує рівень сигналу в безлічі частотних смуг, відповідних фільтрам.



Аналізатор Specan32 емулює відомий прилад KlarkTeknik DN60. На рис. 1.2 наведено приклад частотних характеристик смугових фільтрів в аналізаторі, який відповідає стандарту ГОСТ 17168-82. Такий аналізатор називається трьохоктавний, оскільки в кожній октаві частотного діапазону є три смуги. Видно, що частотні характеристики смугових фільтрів перекриваються, їх крутизна залежить від порядку використовуваних фільтрів.



Рис. 1. 2. Частотні характеристики фільтрів трьохоктавного спектроаналізатора

Важливою властивістю спектроаналізатора є балістика - інерційність вимірників рівня в частотних смугах. Вона може регулюватися завданням швидкості наростання (атаки) і спаду рівня. Типовий час атаки і спаду в такому аналізаторі - порядку 200 і 1500 мс.

Смугові спектроаналізатори часто застосовуються для налаштування АЧХ (амплітудно-частотної характеристики) акустичних систем на концертних майданчиках. Якщо на вхід такого аналізатору подати рожевий шум (що має однакову потужність в кожній октаві), то дисплей покаже горизонтальну лінію, з можливою поправкою на варіацію шуму в часі. Якщо рожевий шум, проходячи через звукопідсилювальну систему залу, спотворився, то зміни його спектру будуть видні на аналізаторі. При цьому аналізатор, як і наше вухо, буде малочутливе до вузьких провалів АЧХ (менше 1/3 октави).

Аналізатор спектру Ubiquiti AirView2-EXT призначений для ефективного використання у радіодіапазоні 2400 МГц. Габарити пристрою не перевищують стандартні розміри флеш-накопичувачів, а підключення Ubiquiti AirView2-EXT до комп'ютера здійснюється за допомогою інтерфейсу USB.

Відмінною особливістю даної моделі є можливість підключення зовнішньої антени.

Програмне забезпечення Ubiquiti AirView2-EXT відображає графічну інформацію про заповнення радіоканалів, розподілу по частотах RF енергії, зібраної пристроєм з початку його роботи, а також динамічних енергетичних характеристиках частотного спектра 2400 - 2485 МГц.

FFT (fast Fourier transform) – алгоритм швидкого обчислення дискретного перетворення Фур'є. Завдяки чому стало можливим аналізувати спектр звукових сигналів в реальному часі.

Розглянемо роботу типового FFT-аналізатора. На вхід йому надходить цифровий аудіосигнал. Аналізатор вибирає з сигналу послідовні інтервали («вікна»), на яких буде обчислюватися спектр, і обчислює FFT в кожному вікні для отримання амплітудного спектра Xk. Обчислений спектр відображається у вигляді графіка залежності амплітуди від частоти (рис. 1.3). Аналогічно в смугових

аналізаторах, зазвичай використовується логарифмічний масштаб по осях частот і амплітуд. Але через лінійне розташування смуг FFT за частотою спектр може виглядати недостатньо детальним на нижніх частотах або надмірно осциллювати на верхніх частотах.



Рис. 1.3. Дисплей FFT-аналізатора

Якщо розглядати FFT як набір фільтрів, то, на відміну від смугових фільтрів трохоктавного аналізатора, фільтри FFT матимуть однакову ширину в герцах, а не в октавах. Тому рожевий шум на FFT-аналізаторі буде вже не горизонтальною лінією, а похилою, зі спадом 3 дБ / окт. Горизонтальною лінією на FFT-аналізаторі буде білий шум - він містить рівну енергію в рівних лінійних частотних інтервалах.

Параметр N - число аналізованих відліків сигналу - має вирішальне значення для виду спектру. Чим більше N, тим щільніше сітка частот, за якими FFT розкладає сигнал, і тим більше деталей по частоті видно на спектрі. Для досягнення більш високого частотного дозволу доводиться аналізувати більш довгі ділянки сигналу. Якщо сигнал в межах вікна FFT змінює свої властивості, то спектр буде відображати деяку усереднену інформацію про сигнал з усього інтервалу вікна.

Коли потрібно проаналізувати швидкі зміни в сигналі, довжину вікна N вибирають укороченою. У цьому випадку дозвіл аналізу за часом збільшується, а по частоті - зменшується. Таким чином, дозвіл аналізу по частоті обернено пропорційний вирішенню за часом.

Задача спектрального аналізу вирішується в системі передаванні даних для формування модульованих та маніпульованих сигналів заданого спектру. Існують наступні методи модуляції сигналів:



У табл. 1.2 показано приклади формування спектральних характеристик маніпульованих сигналів.





Спектральні аналізатори широко використовуються для діагностування стану технологічного обладнання, яке характеризується вібраціями зі змінним спектром. Прикладом такого спектрального моніторингу є діагностування стану електроприводів глибинних насосів у нафтогазовій галузі [9,10].

Важливою функцією застосування спектральних аналізаторів є контроль допустимих норм вібрацій та спектральних характеристик підшипників потужних компресорів магістральних газопроводів[42,69]. Широке застосування спектральні аналізатори отримують в авіаційній промисловості при діагностуванні реактивних турбін.[78] Відоме також ефективне застосування спектральних аналізаторів при досліджені та вимірюванні характеристик рідинних потоків, пов'язаних з виявленням поривів та витоків в окремих ділянках продуктопроводів [47]. 1.2 Теоретичні засади спектрального аналізу на основі інтегрального та дискретного перетворення Фур'є

Сучасні методи опрацювання сигналів базуються на різних теоретичних засадах оцінки параметрів гармонічних сигналів та різних способів їх перетворення. Аналіз періодичних сигналів найчастіше виконується на основі частотних та ортогональних перетворень. Широке застосування для рішення цього класу задач отримали дискретні перетворення в базисах ортогональних функцій Радемахера, Хаара, Уолша, Крестенсона та Галуа [28]. Серед названих перетворень найбільш широке практичне застосування отримало дискретне комплексне перетворення Фур'є [29]. Слід зауважити, що при аналізі неперіодичних сигналів вказані перетворення не є достатньо ефективними. Це зумовлено складністю аналітики та асимтотики алгоритмів, а також, як показано в роботі [30], зниження рівнів чутливості інформаційних параметрів.

Теорія спектрального аналізу викладена у фундаментальних роботах Н. Вінера, О.О. Харкевича, А. М. Колмогорова, В.К. Задіраки та інших вчених. У той же час реалізація програмно-апаратних засобів спектрального аналізу далека від досконалості і не повною мірою відповідає сучасним вимогам досягнення мінімальної апаратної та часової складності. Це пов'язано, у першу чергу, з великою обчислювальною складністю, реалізацією алгоритмів спектрального аналізу на основі відомого комплексного перетворення Фур'є та швидких перетворень Фур'є [32]. Використання косинусного перетворення Фур'є в практиці створення засобів спектрального аналізу набуло набагато меншого поширення у необхідністю зв'язку послідовного обчислення автокореляційної 3 та взаємокореляційної функцій, що потребує центрування та нормування вхідних сигналів, а також виконання множення та сумування добутків чисел з різними знаками. При цьому існуючий досвід побудови швидкодіючих процесорів та сучасної мікроелектронної елементної бази обумовлює актуальність створення процесорів косинусного перетворення Фур'є для спектрального аналізу та діагностування на його основі складних технологічних об'єктів.

#### 1.2.1 Фундаментальна теорія косинусного перетворення Фур'є

Фундаментальна теорія косинусного перетворення Фур'є базується на основі інтегральних оцінок спектральних амплітуд [2]:

$$a(\omega) = \int_{-\infty}^{\infty} f(t) \cos(\omega t) dt, \ b(\omega) = \int_{-\infty}^{\infty} f(t) \sin(\omega t) dt,$$
(1.1)

де функція f(t) виражається через комплексну функцію  $F(j\omega)$ :

$$f(t) = \frac{1}{2\pi} \int_{-\infty}^{\infty} F(j\omega) e^{j\omega t} d\omega = \frac{1}{2\pi} \int_{-\infty}^{\infty} F(j\omega) exp(j\omega t) d\omega, \qquad (1.2)$$

яка розраховується згідно виразу:

$$F(j\omega) = \int_{-\infty}^{\infty} f(t)e^{-j\omega t} dt = \int_{-\infty}^{\infty} f(t)exp(-j\omega t)dt$$
(1.3)

і має зміст спектральної густини.

Спектральна функція *F(jw)* виражається через парні *a(w)* і непарні *b(w)* гармонічні функції:

$$F(j\omega) = a(\omega) - jb(\omega), \qquad (1.4)$$

звідки отримується вираз для функції спектрального перетворення:

$$f(t) = \frac{1}{\pi} \int_{0}^{\infty} [a(\omega)\cos(\omega t) - b(\omega)\sin(\omega t)] d\omega.$$
(1.5)

При чому, якщо функція f(t) є дійсною, то використання комплексної функції  $F(j\omega)$  є надлишковим і пряме та обернене перетворення Фур'є може здійснюватися лише над множиною дійсних чисел. Можливість реалізації косинусного перетворення Фур'є у вигляді операцій над дійсними "особливо цілими числами", що визначає перспективу його застосування для побудови високопродуктивних спецпроцесорів спектрального опрацювання сигналів у мікроелектронному виконанні.

У теорії спектрального аналізу випадкових процесів визначено, що кореляційна функція і спектральна щільність становлять пару перетворень Фур'є, яка відома під назвою теореми Вінера-Хінчина [18]. Неперервний випадок:

$$S_{xx}(f) = \int_{-\infty}^{\infty} r_{xx}(\tau) e^{-j2\pi f\tau} d\tau, \quad r_{xx}(\tau) = E[x(t)x*(t-\tau)], \quad (1.6)$$

та дискретний випадок:

$$S_{xx}(f) = \sum_{k=-\infty}^{\infty} r_{xx}[k] e^{-j2\pi kf}, \quad r_{xx}[k] = E[x[n]x * [n-k]], \quad (1.7)$$

де  $S_{xx}(f)$  – спектральна щільність потужності функції x(t) для неперервного випадку, а для дискретного – спектральна щільність потужності з дискретними значеннями x[n]. Слід зауважити, що автокореляційна функція  $r_{xx}$  визначена через математичне сподівання від добутку і що перетворення Фур'є від x(t) не існує в загальному випадку, так як стаціонарні випадкові функції не інтегровані в квадратичному просторі.

Формулу Вінера-Хінчина можна виразити через косинусне перетворення Фур'є. Легко показати, що коваріаційна функція і спектральна щільність симетричні:  $R_x(\tau) = R_x(-\tau)$  та  $R_x(s) = R_x(-s)$ .

Використовуючи формулу Ейлера, одержують [18]:

$$R_{x}(\omega) = \int_{-\infty}^{\infty} Rx(\tau) \cos \omega \, \pi dt = 2 \int_{0}^{\infty} R_{x}(\tau) \cos \omega \, \pi dt \,; \qquad (1.8)$$

$$R_{x}(\tau) = \frac{1}{2\pi} \int_{-\infty}^{\infty} Rx(\omega) \cos \omega \, \pi l \, \omega = \frac{1}{\pi} \int_{0}^{\infty} R_{x}(\omega) \cos \omega \, \pi l \, \omega.$$
(1.9)

Можна також визначити спектральні щільності для стаціонарних випадкових послідовностей (випадкових процесів з дискретним часом). Для скалярної випадкової величини в стаціонарному випадку можна визначити

$$R_{x}(nT) = \Phi_{s}(kT, iT) = R_{x}(k - iT) = E\{x(kT)x(iT)\},$$
(1.10)

де *x(iT)* приймає тільки цілі значення. Дискретну спектральну щільність визначають як дискретне перетворення Фур'є або подвійне перетворення коваріаційної функції випадкової послідовності. Таким чином, дискретний варіант теореми Вінера-Хінчина можна записати в наступному вигляді:

$$R_{x}(z) = T \sum_{n=-\infty}^{\infty} R_{x}(nT) z^{-n} , \qquad (1.11)$$

де  $z^{-n}$  – одна з ортогональних функцій ТЧБ.

Ефективний спосіб розрахунку спектру базується на обчисленні коефіцієнту взаємокореляції між нормованою функцією автокореляції досліджуваного процесу і базисною функцією конкретного ТЧБ.

Значні функціональні обмеження обчислювальних процесів перетворення Фур'є та слабка збіжність рядів Фур'є призвели до розвитку та успішного застосування інших ТЧБ для обчислення спектрів сигналів. При цьому для необхідно розв'язати задачу вдосконалення характеристик спецпроцесорів сумісного застосування теорії кореляційних функції та базисних функцій різних ТЧБ шляхом адаптації базисних функції до асимтотики кореляційних функцій досліджуваних сигналів. Крім того, виклад теорії кореляційних функцій в джерелах інформації майже мультиплікативної стосується виключно форми автокореляційної функції, яка серед інших формул не характеризується найкращими показниками в плані реалізації кореляційних спецпроцесорів з мінімаксними характеристиками.

Способи кодування даних визначаються теоретико-числовими базисами, які застосовуються для їх представлення. Найбільш широко вживаними ТЧБ в сучасних комп'ютерних системах є ортогональні базиси Радемахера, Хаара, Крестенсона та Галуа, які породжують відповідні системи числення.

#### 1.2.2 Дискретне перетворення Фур'є

Дискретне перетворення Фур'є (ДПФ) є базовим алгоритмом цифрової обробки сигналів у частотній області. Завдяки наявності ефективних алгоритмів його обчислення – алгоритмів швидкого перетворення Фур'є (ШПФ) – ДПФ широко використовується для цілей цифрової фільтрації та спектрально-кореляційного аналізу сигналів.

Для сигналу, заданого у вигляді дискретної послідовності S(n), пряме й обернене дискретне перетворення Фур'є (ДПФ) має вигляд:

$$S(k) = \sum_{n=0}^{n-1} s(n) \exp\left[-j\frac{2\pi nk}{N}\right], k = \overline{0, N-1};$$

$$S(n) = \frac{1}{N} \sum_{k=0}^{n-1} S(k) \exp\left[j\frac{2\pi nk}{N}\right], n = \overline{0, N-1};$$
(1.12)
(1.13)

де k – номер гармоніки із частотою ∫k , N – обсяг вибірки. S(k), визначений як комплексний спектр сигналу, можна представити

$$S(k) = A(k) - jB(k) = C(k)e^{-j\varphi(k)};$$
(1.14)

де амплітудно-частотна (АЧХ) і фазо-частотна характеристика (ФЧХ) сигналу відповідно визначаються:

$$C(k) = \sqrt{A^2(k) + B^2(k)}; \qquad (1.15)$$

$$\varphi(k) = \operatorname{arctg} \frac{B(k)}{A(k)} + 2\pi n; \qquad (1.16)$$

Обчислення перетворень Фур'є вимагає дуже великого числа множень (приблизно N2) і обчислень синусів. Існує спосіб виконати ці перетворення значно  $N \cdot \log_2 N$ операцій швидше: приблизно за множення. Цей спосіб називається швидким перетворенням Фур'є. Алгоритм ШПФ – це спосіб швидкого обчислення ДПФ  $X(jk) = \sum_{n=0}^{N-1} x(n) e^{-j(2\pi/N)kn}$ , що дозволяє усунути притаманну ДПФ надлишковість. Вони ґрунтуються на властивостях комплексної експоненти  $e^{-j(2\pi/N)kn}$ , для зручності позначають  $W_N^{kn}(W_N^{kn} = e^{-j(2\pi/N)kn})$ , її симетрії  $W_N^{(N-k)n} = W_N^{(N-k)n} = (W_N^{kn})$  і періодичності  $W_N^{(N-k)(N+n)} = W_N^{kn}$  з періодом, рівним довжині оброблюваної реалізації сигналу N (числу точок ШПФ). Відповідно до останньої властивості експоненті  $W_N^{pkn} = W_{N/p}^{kn}$  відповідає період N/p, де p – цілі числа, на які ділиться N. Використання даних властивостей в алгоритмах ШПФ виключає велике число повторюваних при обчисленні ДПФ операцій.

Дискретне перетворення Фур'є (ДПФ) є базовим алгоритмом цифрової обробки сигналів в частотній області. Завдяки наявності ефективних алгоритмів швидкого перетворення Фур'є (ШПФ) шляхом реалізації дискретного перетворення Фур'є (ДПФ) ці перетворення широко використовуються для цілей цифрової фільтрації і спектрально-кореляційного аналізу сигналів.

Для сигналу, заданого у вигляді дискретної послідовності S (n), пряме і зворотне ДПФ має вигляд [2]:

$$S(k) = \sum_{n=0}^{n-1} s(n) \exp\left[-j\frac{2\pi nk}{N}\right]; k = \overline{0, N-1};$$

$$S(n) = \frac{1}{N} \sum_{k=0}^{n-1} S(k) \exp\left[j\frac{2\pi nk}{N}\right]; n = \overline{0, N-1},$$
(1.17)

де k – номер гармоніки з частотою  $f_k$ , N – об'єм вибірки.

Функція S(k) визначену як комплексний спектр сигналу, можна подати

$$S(k) = A(k) - jB(k) = C(k)e^{-j\varphi(k)}$$

де амплітудно-частотна (АЧХ) і фазо-частотна характеристика (ФЧХ) сигналу відповідно визначається згідно виразів:

$$C(k) = \sqrt{A^2(k) + B^2(k)}; \qquad \varphi(k) = \operatorname{arctg} \frac{B(k)}{A(k)} + 2\pi m$$

Обчислення перетворення Фур'є потребують N<sup>2</sup> множень и обчислення синусів. Існує спосіб виконати ці перетворення значно швидше: за  $N \cdot \log_2 N$  операцій множення згідно алгоритму ШПФ: [2]

$$X(jk) = \sum_{n=0}^{N-1} x(n) e^{-j(2\pi/N)kn}$$

При цьому в алгоритмах обчислення ШПФ використовують симетрію функції  $W_N^{(N-k)n} = W_N^{(N-k)n} = (W_N^{kn})$ , а також її періодичність  $W_N^{(N+k)(N+n)} = W_N^{kn}$  з періодом, який рівний довжині опрацьованої реалізації сигналів, де N число точок ШПФ. Причому властивості експоненти $W_N^{pkn} = W_{N/p}^{kn}$  відповідає періодам N/p, де р - цілі числа, на які ділиться N.

ШПФ може виконуватися на основі різних алгоритмів Кулі-Тьюкі, Рейдера-Бренера та ін. Ці алгоритми об'єднуються на тому що комплексні фазові множники  $W_N^r$  заміняють дійсними або уявними, що приводить до декомпозиції алгоритму і спрощує обчислення. В табл. 1 приведені дані кількості операцій множення  $\alpha_m$  та додавання  $\beta_m$  для алгоритмів ШПФ<sub>2t-f</sub> і ШПФ<sub>4t-f</sub> обчисленні згідно виразу 1.18 і табл. 1.3 [94]:

$$a_{m} = 2^{m}(2m-7) + 12; \ \beta_{m} = 3 \cdot 2^{m}(m-1) + 4;$$

$$a_{m} = 2^{m-1}(3m-10) + 8; \ \beta_{m} = 2^{m-1}(7m-10) + 8; \qquad (1.18)$$

$$a_{m} = 2^{m-1}(3m-10) + 8; \ \beta_{m} = 2^{m-2}(7m-26/3) + 8/3;$$

$$a_{m} = 2^{m-3}(9m-86/3) + 16/3; \ \beta_{m} = 2^{m-3}(25m-86/3) + 16/3.$$

Безпосереднє повертання вектора					
№ п/п	$N = 2^m$	ШП	$\Phi_{2t-f}$	$\amalg \Pi \Phi_{2t\text{-}f}$	
		$\alpha_{_m}$	$oldsymbol{eta}_m$	$\alpha_{_m}$	$oldsymbol{eta}_m$
1	16	28	148	24	144
2	64	332	964	264	920
3	256	2316	5380	1800	5080
4	1024	13324	27652	10248	25944
	Η	Ефективний п	оворот вектој	pa	
№ п/п	$N = 2^m$	$\amalg \Pi \Phi_{2t\text{-}f}$		$\amalg \Pi \Phi_{2t\text{-}f}$	
		$\alpha_{_m}$	$oldsymbol{eta}_{m}$	$\alpha_{_m}$	$oldsymbol{eta}_{m}$
1	16 24		152	20	148
2	64	264	1032	208	976

Таблиця 1.3 Системні характеристики ШПФ

3	256	1800	5896	1392	5488
4	1024	10248	30728	7856	28336

Продовження таблиці 1.3

Результати представлені в табл. 1.3 позволяють оцінити граничну швидкодію процесора ШПФ у базисі Радемахера, наприклад при об'ємі вибірки N = 2<sup>10</sup>, числі точок спектра 32 і розрядності процесора 16 біт. Швидкодія виконання операцій множення двійкових чисел  $\alpha_m \upsilon$  на основі матричної схеми Брауна складає 16 × 5 × 2 = 160 мікротактів, а операцій додавання 16 × 5 = 80 мікро тактів =  $\alpha_m \upsilon$ , де  $\upsilon$  швидкодія переключення мікроелектронного вентиля. Таким чином число мікрооперацій розрахунку ШПФ на 32 точки складає: (13324×160+27652×80)×32 = 13901824 $\upsilon$ . При тактовій частоті генератора процесора 1 Ггц швидкодія виконання 100 обчислень спектра згідно ШПФ рівна ≈60с., що недопустимо для багатьох промислових об'єктів при розрахунку спектральних характеристик в режимі онлайн.

# Структура кореляторів як компонентів спектральних спецпроцесорів косинусного перетворення Фур'є

Значний внесок у створенні розвитку теорії кореляційного аналізу сигналів на основі різних кореляційних функцій зробили наступні відомі вчені R. Kenefic, J. Barchak, A. Bell, D. DeFatta [7-9], Е.С. Вентцель, Ф.Г. Ланге, Г.Я. Мірский, Е.І. Цветков, М.Г. Серебряніков, А.А. Первозванський, Я.М. Николайчук [10-15]. У Роботах названих вчених розроблені теоретичні засади алгоритмів обчислення кореляційних функцій, характеристики впливу частоти дискретизації та квантування на точність обчислень а також застосування кореляційного аналізу у різних сферах. Недостатньо глибоко були досліджені характеристики цифрових процесорів, які реалізували визначення кореляційних функцій на основі різних аналітичних виразів, що стримувало можливості широкого застосування косинусного перетворення Фур'є для спектрального аналізу та розпізнавання образів.

Наявність операцій обчислення автокореляційних та взаємокореляційних функцій у косинусному перетворенні Фур'є визначає необхідність аналізу стану розробки цифрових кореляторів на сьогоднішній час. У роботах [16-18] викладена систематизація аналітики та асимтотики різних алгоритмів обчислення автокореляційних та взаємокореляційних функцій наступного типу: знакова, релейна, коваріаційна, кореляційна, структурна, модульна та еквівалентності, а структури відповідних спецпроцесорів. Особливістю також базові таких спецпроцесорів є використання різних теоретико-числових базисів (ТЧБ) для представлення числових даних [27-31], а також глибокий рівень розпаралелення обчислювальних операцій, що приводить до регулярності структури та спрощення їх мікроелектронної реалізації.

Сучасні досягнення у створенні процесорів реалізації кореляційних функцій висвітлені в патентних матеріалах [19-22]. Аналіз архітектури цифрових кореляторів та їх мінімаксних системних характеристик стосовно часової та апаратної складності створює основу їх ефективного застосування шляхом розширення функціональних можливостей для спектрального аналізу та реалізації процесорів дискретного косинусного перетворення Фур'є.

В табл. 2 приведені структури кореляторів, які є компонентами спецпроцесорів спектрального косинусного перетворення Фур'є.

Аналіз методів для опрацювання сигналів та розробок різних пристроїв а також різних пристроїх для аналізу технологічних процесів показує, що цифрові кореляційні процесори знаходять широке застосування із жорсткими вимоги до системних характеристик, таких як:

- максимальна швидкодія;

- мінімальна апаратна, часова та алгоритмічна складність;

- мінімальні габарити;

- висока інформативність.

Тому задача розробки нових методів побудови та вдосконалення спецпроцесорів кореляційного опрацювання сигналів, та розширення функціональних можливостей є актуальною науково-технічною задачею.

Для досягнення та забезпечення необхідних характеристик кореляторів інтенсивно розвивалися різні структурні варіанти їх побудови, які забезпечували досягнення необхідних системних характеристик. Наприклад: максимальна швидкодія, мінімізована апаратна складність, регулярність архітектури, виключення операцій множення в алгоритмах обчислення кореляційних функцій та інше. Тому при аналізі та вдосконаленні характеристик кореляційних процесорів доцільно виконати аналіз відомих вітчизняних та зарубіжних патентно-захищених розробок.

Удну з перших структур цифрового багатоканального корелятора розроблено співробітником Інституту автоматики та електрометрії Сибірського відділення АН СРСР В.І. Юшиним, де з метою підвищення швидкодії шляхом запам'ятовування дискретів сигналів запропоновано комбінований спосіб затримки даних і їх переміщення в регістрі зсуву. Корелятор має два аналого-цифрові перетворювачі, синхронізатор, регістр зсуву, два комутатори інформаційних потоків, блок перемноження і накоплюючі суматори, кількість яких рівна числу точок обчислюваної кореляційної функції.

В той же час операція множення виконується послідовно для кожного зсунутого цифрового значення вхідних даних. Наявність одного блоку перемноження у структурі описаного корелятора суттєво обмежує його швидкодію.

У 80-х роках цифрові корелятори та їх сімейство в мікроелектронному виконанні розроблено під керівництвом професора Я.М. Николайчука [44, 64-66]. Особливості даних кореляторів полягали у використанні унітарного теоретикочислового базису, що призвело до регулярності архітектури такого класу процесорів, дозволило забезпечити високий рівень паралелізму операцій та реалізацію операцій множення в кожному каналі на основі простих логічних схем. Широкого значення для обчислення кореляційних функцій спецпроцесорами набули архітектури у базисі Радемахера на основі паралельної базової архітектури [14], яка у формалізованому вигляді приведена на рис. 1.4 [92].



Рисунок 1.4 - Формалізована архітектура цифрового корелятора

Кореляційний спецпроцесор з даною архітектурою, який на виході АЦП формує паралельні коди цифрових відліків у двійковій системі числення базису Радемахера реалізує алгоритм обчислення автоковаріаційної функції [84, 88]:

$$K_{xx}(j) = \frac{1}{n} \sum_{i=1}^{n} x_i \cdot x_{i-j}, \quad j = 0, 1, 2, \dots,$$
(1.19)

де  $D_x = \frac{1}{n-1} \sum (x_i - M_x)^2$  - дисперсія;  $M_x = \frac{1}{n} \sum_{i=1}^4 x_i$  - математичне сподівання.

На рис. 1.4 представлена архітектура корелятора, що включає:

- x(t) – вхідний аналоговий сигнал;

- x<sub>i</sub> – квантовані з інтервалом δ=const у діапазоні 0 ≤ X<sub>i</sub> ≤ А та дискретизовані з інтервалом Δt (const) в часі цифрові відліки представлені у базисі Радемахера;

- х<sub>i-1</sub>, х<sub>i-2</sub>,...х<sub>i-j</sub> –цифрові відліки із затримкою в часі у регістрі зсуву G<sub>j</sub>;

- х – матричний перемножувач;

- Σ - накопичуючий суматор.

Асиптотика кореляційної функції  $K_{xx}(j)$  відповідає аналітичним виразам[33]:

$$K_{xx}(0) = D_x + M_x^2; \ K_{xx}(\infty) = M_x^2.$$
(1.20)

Формалізована архітектура цифрового корелятора, яка представлена на рис. 1.4 містить наступні компоненти: 1 – АЦП, який формує цифрові коди х<sub>і</sub> у різних ТЧБ;

2 – багаторозрядний регістр зсуву (БРЗ) запам'ятовує потік цифрових відліків x<sub>i</sub>, x<sub>i-1</sub>, x<sub>i-2</sub>, ..., x<sub>i-j</sub>, які подаються на входи відповідних перемножувачів (×);

3 – цифровий перемножувач, формує парні добутки х<sub>і</sub> · х<sub>і-j</sub>, коди яких додаються в накопичуючих суматорах (∑);

4 – накопичуючий суматор (∑) виконує додавання парних добутків x<sub>i</sub> · x<sub>i+j</sub> та операцію ділення шляхом відкидання молодших розрядів отриманого двійкового коду.

Така архітектура корелятора характеризується високою швидкодією АЦП паралельного типу, глибоким розпаралеленням виконання операцій та високою регулярністю архітектур. Крім того автоковаріаційна функція  $K_{xx}(j)$  характеризується високою інформативністю оскільки її асиптотика дозволяє визначити математичне сподівання  $M_x$  та дисперсії  $D_x$  згідно виразів :

$$M_{x} = \sqrt{K_{xx}(\infty)}; \ D_{x} = K_{xx}(0) - K_{xx}(\infty).$$
(1.21)

Результати обчислення  $K_{xx}(j)$  представлені в квадратичному просторі, що забезпечує менший об'єм вибірки (n>256) цифрових даних по відношенню до інших функцій кореляції.

Реалізація кореляційного процесора у базисі Радемахера характеризується наступними недоліками:

- значна апаратна складність АЦП, в якому використовується дешифратор унітарного коду в двійковий код ТЧБ Радемахера;
- наявність наскрізних переносів при виконанні арифметичних операцій у двійковій системі числення у блоках перемножувачів та накопичуючих суматорів;
- відсутність можливості реалізації спектрального косинусного перетворення
   Фур'є на основі коваріаційної функції K<sub>xx</sub>(j) оскільки дана функція
   характеризується нецентрованістю та ненормованістю;

Аналогічно описуються архітектурні особливості та характеристики кореляційних спецпроцесорів з використанням математичних виразів та різних кореляційних функцій (табл. 1.3) та різних ТЧБ, що демонструє таблиця 1.4.

Т	ΥБ	Унітарний (U)	Xaapa (H)	Радемахера (R)	Крестенсона(К)
щü	$H_{xx}(j)$	UH	HH	RH	СН
функ	$B_{xx}(j)$	UB	HB	RB	СВ
ційні	$K_{xx}(j)$	UK	HK	RK	СК
скретні автокорелян	$R_{xx}(j)$	UR	HR	RR	CR
	$\rho_{xx}(j)$	Uρ	Ηρ	Rρ	Ср
	$C_{xx}(j)$	UC	HC	RC	CC
	$G_{xx}(j)$	UG	HG	RG	CG
Ди	$\overline{F_{xx}(j)}$	UF	HF	RF	CF

класифікованих різних кореляційних функцій та ТЧБ

Таблиця 1.4 – Мультибазисні кореляційні спецпроцесори на основі

Існуючі спецпроцесори аналізованого класу приведені на рис. 1.3. Структура коваріаційного корелятора  $K_{xx}(j)$  у базисі Радемахера ідентифікується символом – RK (табл.1.4). Найбільш поширені структури мультибазтсних кореляторів, які наведені в таб. 1.5. відповідно ідентифікуються наступними символами:

- UG унітарно-модульний (табл.1.4);
- UC унітарно-структурний (табл.1.4);
- НF Хаара-еквівалентний (табл.1.4);
- UG матрично-унітарно-модульний (табл.1.4).

Системні характеристики кореляційних спецпроцесорів описуються функціоналом у вигляді кортежу [98]:

$$S_{\chi} = F(W, k, n, m, \Delta, V, M), \qquad (1.22)$$

де W – тип кореляційної функції, k – розрядність АЦП, n – об'єм вибірки, m – число точок кореляційної функції, Δ - точність обчислень, V – швидкодія, M – об'єм пам'яті.

У табл. 1.5 зображено структури цифрових кореляторів, які реалізують алгоритми обчислення структурної, модульної та еквівалентної функцій автокореляції, а також матрично-модульної взаємокореляційної функції.

Таблиця 1.5 - Структура та аналітика цифрових кореляторів з використанням

N⁰	Тип	Структура	Аналітичне
	корелятора		представлення
1	2	3	4
1.	Пристрій для обчислення модульної функції (унітарний ТЧБ)		$G_{xx}(j) = res(\sum_{i=1}^{n}  x_i - x_{i+j} ) \mod P$
2.	Пристрій для обчислення структурної функції (унітарний ТЧБ)	ГІ Форм. Форм. Накопл. Накопл. Накопл. Кол. Колл. Кол. Кол. Колл. Ко	$C_{xx}(j) = \frac{1}{n} \sum_{i=1}^{n} (x_i - x_{i+j})^2$

різних ТЧБ



# Продовження таблиці 1.5



Особливістю даних структур є застосування багатоканального регістра зсуву, на виході АЦП формується паралельний унітарний код, а також відбувається перемноження цифрових даних та їх додавання в накопичуючих суматорах.

Аналіз цифрових кореляторів показує, що за останні двадцять років велика кількість фірм займаються розробкою та тиражуванням кореляційних процесорів та інформаційних систем на їх основі [47-50].

Проведена класифікації кореляційних засобів цифрового опрацювання інформаційних потоків, яка дозволяє систематизувати та класифікувати їх типи згідно ознак різних аналітичних виразів функцій кореляції та способів кодування цифрових даних у різних ТЧБ для різних сфер застосування (рис. 1.7) [55-77].



Рисунок 1.7 – Класифікація кореляційних засобів цифрового опрацювання інформаційних потоків
Аналіз застосування цифрових кореляторів, теоретичних засад обчислення та властивостей кореляційних функцій, класів процесорних засобів кореляційної обробки інформаційних потоків, показує перспективу розвитку та вдосконалення методів цифрового спектрального опрацювання сигналів шляхом застосування дискретних функцій кореляції в якості базових компонентів спектральних спецпроцесорів. Також слід виділити наступні базові компоненти цифрових кореляторів:

- одноканальні та багатоканальні аналого-цифрові перетворювачі;
- накопичуючі суматори та шифратори даних ;
- квадратори та перемножувачі дискретних даних у різних ТЧБ;
- багатоканальні багаторозрядні регістри зсуву (БРЗ) даних .

У результаті проведеного аналізу встановлено (рис. 1.7), що цифрові кореляційні спецпроцесори можуть бути реалізовані на основі різних дискретних автокореляційних функцій [36]: релейної -  $H_{xx}$ , знакової -  $B_{xx}$ , коваріаційної –  $K_{xx}$ , кореляційної –  $R_{xx}$ , структурної –  $C_{xx}$ , нормованої кореляційної -  $\rho_{xx}$ , модульної –  $G_{xx}$ , еквівалентності -  $F_{xx}$ . Для обґрунтування ефективності їх застосування для побудови спектральних спецпроцесорів з різними проблемно-орієнтованими мінімаксними характеристиками, необхідно виконати дослідження аналітики, асимптотики, інформаційних та інших характеристик названих кореляційних функцій.

Незважаючи на широке застосування структур цифрових кореляторів в унітарному базисі, вони показують свої функціональні недоліки:

- велика апаратна складність багаторозрядних регістрів зсуву за рахунок представлення даних в унітарному базисі у діапазоні 2<sup>n</sup>, де число рівнів квантування вхідних АЦП при 8 та 10 біт АЦП – відповідно 256 та 1024 рівнів квантування;

- низька швидкодія обчислень та, відповідно, нездатність опрацювання інформаційних потоків у режимі on-line, а також велика часова складність при цифровому опрацюванні унітарних кодів у діапазоні 256 та 1024 бітів.

1.4 Дискретні кореляційні функції, їх аналітика, та системні властивості

Розробкою теоретичних засад побудови спецпроцесорів кореляційної обробки інформаційних потоків займалися відомі зарубіжні та українські вчені: Грібанов Ю.І., Золотухін Г.А., Николайчук Я.М., Іщеряков С.М.,Кожемяко В.П., Сегін А.І. [14, 16, 17, 19, 20, 4]. В роботах [78-80] розроблені теоретичних та реалізація кореляційного опрацювання сигналів на основі решітчастих функцій, які формуються на виході аналого-цифрового перетворювача в процесі перетворення аналогових сигналів у цифрові.

В роботі [108] систематизовані методи та аналітичні функції кореляційних перетворень сигналів на основі дискретних інтегральних оцінок (таб. 1.6).

Таблиця 1.6 - Кореляційниі функції на основі різних дискретних інтегралів





Як показано у таб. 1.6, існує вісім відомих аналітичних виразів для розрахунку кореляційних функцій, в яких використовуються знакові, центровані та нецентровані значення цифрових відліків, а також різна оцінка дискретних інтегралів. Відповідно їх алгоритми обчислення будуть характеризуватися різним ступенем інформативності, часової та апаратної складності.

Аналіз аналітичних виразів кореляційних функцій, які подані в таблиці 1.6. показує, що найменшою алгоритмічною складністю характеризується функція еквівалентності F<sub>xx</sub>,(j), у якої в якості базисної операції згортки використовується операція порівняння модульних значень x<sub>i</sub>,..., x<sub>i+i</sub> та сумування менших з них.

Аналітика найбільш продуктивних цифрових кореляційних функцій (C<sub>xy</sub>, G<sub>xy</sub>, F<sub>xy</sub>) реалізована у вигляді спецпроцесорів приймання ШПС в унітарному ТЧБ.

1.5 Теоретико-числові базиси та перспективи вдосконалення кореляційних спецпроцесорів на їх основі, постановка задачі досліджень

Аналіз сучасних методів цифрової обробки інформації показує, що алгоритми кореляційного аналізу реалізуються на основі мультиплікативних функцій виключно в базисі Радемахера та в двійковій системі числення. Також використання теоретико-числових базисів: унітарного, Хаара, Крестенсона, Крейга, Радемахера, Уолша, Галуа, [89-92] є перспективними при побудові спецпроцесорів кореляційної обробки даних. Серед вищезгаданих базисів особливу роль складають базиси Крестенсона та Галуа, які доцільно застосовувати не тільки для побудови окремих монобазисних процесорів, а також проблемноорієнтованих мультибазисних процесорів як це показано в роботах [92], (рис. 1.6).



ПКД – пам'ять колективного доступу, R – процесор Радемахера,
 С – процесор Крестенсона, G – процесор Галуа
 Рисунок 1.6 - Архітектура мультибазисного спецпроцесора

Суттєвою перевагою та особливістю таких RCG - процесорів є можливість використання в якості комунікаційного модуля ПКД, яка представляє собою асоціативну багато портовупам'ять з паралельним доступом [93]. За рахунок оперативного перерозподілу арифметико-логічних операцій, які максимально ефективно виконуються окремими монобазисними модулями процесора відбувається підвищення швидкодії обчислень на один, два порядки. Таким чином, використання базисів Радемахера, Крестенсона та Галуа може бути ефективним для побудови високопродуктивних спецпроцесорів спектрального опрацювання даних.

Сучасний розвиток техніки, теорії та методології побудови процесорів комп'ютерних систем обумовлені високим насиченням як теоретичними так і ідейним можливостями застосування базису Радемахера для побудови арифметико-логічних компонентів процесорів, до яких ставляться все вищі вимоги щодо швидкодії та покращення функціональних можливостей.

У табл. 1.7 приведені загальні характеристики кодових матриць ТЧБ, які найширше використовуються для кодування та цифрової обробки даних в інформаційних системах : Радемахера, Крестенсона, Унітарного, Хаара а також Радемахера-Крестенсона та Хаара-Крестенсона. [92-94, 108].

Базис	Кодові матриці	N	V
1	2	3	4
Унітарний	$M_{Uni} = \begin{vmatrix} 0 & 0 & 0 & \dots & 0 & 0 \\ 1 & 0 & 0 & \dots & 0 & 0 \\ 1 & 1 & 0 & \dots & 0 & 0 \\ 1 & 1 & 1 & \dots & 0 & 0 \\ \dots & \dots & \dots & \dots & \dots \\ 1 & 1 & 1 & \dots & 1 & 0 \\ 1 & 1 & 1 & \dots & 1 & 1 \end{vmatrix}$	$n = \frac{N^2}{2}$	$V = N^2$
Xaapa	$M_{har} = \begin{vmatrix} 0 & 0 & 0 & \dots & 0 & 0 \\ 1 & 0 & 0 & \dots & 0 & 0 \\ 0 & 1 & 0 & \dots & 0 & 0 \\ 0 & 0 & 1 & \dots & 0 & 0 \\ \dots & \dots & \dots & \dots & \dots & \dots \\ 0 & 0 & 0 & \dots & 1 & 0 \\ 0 & 0 & 0 & \dots & 0 & 1 \end{vmatrix}$	n = N	$V = N^2$
Радемахера	$M_{Rad} = \begin{vmatrix} 0 & 0 & 0 & 0 & 0 & 0 & 0 \\ 0 & 0 & 0 &$	$n = \frac{N \cdot \log_2 N}{2}$	$V = N \cdot \log_2 N$
Крестенсона	$M_{Cres} = \begin{vmatrix} P_1 & P_2 & \dots & P_n \\ 0 & 0 & \dots & 0 \\ 1 & 1 & \dots & 1 \\ 2 & 2 & \dots & 2 \\ 0 & 3 & \dots & 3 \\ 1 & 4 & \dots & 4 \\ 2 & 0 & \dots & 5 \\ 0 & 1 & \dots & 6 \\ \dots & \dots & \dots & \dots \\ a_1 & a_2 & \dots & a_n \end{vmatrix}$	$n = \prod_{i=1}^{m} P_i$	$V = \sum_{i=1}^{m} \log_2(P_i - 1)$

Таблиця 1.7 – ТЧБ, які породжують системи числення

### Продовження таблиці 1.7

Радемахера- Крестенсона	$\begin{array}{cccccccccccccccccccccccccccccccccccc$	$n = \frac{N}{2} \cdot \sum_{i=1}^{n} \log_2 p_{(i-1)}$	$V = N \cdot \sum_{i=1}^{n} \log_2 p_{(i-1)}$
Хаара- Крестенсона	$\begin{array}{c ccccccccccccccccccccccccccccccccccc$	$n = \sum_{i=1}^{n} p_i$	$V = N \cdot \sum_{i=1}^{n} p_i$

У таб. 1.7: n – число інформативних елементів, N – діапазон представлених чисел, V – об'єм кодової матриці, P<sub>1</sub>, P<sub>2</sub>…P<sub>i</sub>…P<sub>m</sub> – набір взаємо-простих модулів СЗК базису Крестенсона [108].

На діаграмах показані характеристики надлишковості кодових матриць різних ТЧБ та часова складність операцій множення.



Рисунок 1.7 - Діаграма характеристик надлишковості ТЧБ:

Ү- унітарний базис, Н- базис Хаара, R- базис Радемахера, R-С - базис Радемахера-Крестенсона, Н-С- базис Хаара-Крестенсона. Аналіз рис.1.7 показує, що найбільш надлишковим ТЧБ є унітарний, в якого кодова матриця  $V = N^2$ . Аналогічною надлишковістю характеризується базис Хаара, в якому набагато менше активних елементів у порівнянні з унітарним базисом. ТЧБ Радемахера та Крестенсона, характеризуються набагато меншими об'ємами кодових матриць  $V = N \log_2 N$ . Дані базиси відповідно породжують позиційну двійкову систему числення та непозиційну систему числення залишкових класів.

Проведений аналіз теорії спектрального косинуного перетворення Фур'є та систематизація кореляційних спецпроцесорів на основі асимтотики різних дискретних кореляційних функцій дозволяє сформулювати задачу дослідження та вдосконалення процесорів спектрального опрацювання сигналів з покращеними системними характеристиками та розширеними функціональними можливостями в наступному вигляді:

- проаналізувати існуючий стан побудови та застосування спектральних спецпроцесорів в інформаційних системах;
- систематизувати структури, дослідити асимптотику та системні характеристики дискретних автокореляційних функцій, як базових компонентів процесорів косинусного перетворення Фур'є;
- провести аналіз характеристик кодових матриць ТЧБ Унітарного, Хаара, Радемахера та Крестенсона;
- розробити метод швидкодіючого аналого-цифрового перетворення сигналів у ТЧБ Хаара-Крестенсона;
- розробити метод дискретного косинусного перетворення Фур'є на основі адаптації характеристик ортогональних базисних функцій до експериментальної реалізації коваріаційної функції автокореляції;
- 6) розробити метод генерування ортогональних функцій різних ТЧБ, адаптованих до характеристик функцій кореляції;
- 7) розробити структуру та мікроелектронні компоненти швидкодіючого АЦП у

базисі Хаара-Крестенсона;

8) розробити структуру швидкодіючого спектрального спецпроцесора, з розширеними функціональними можливостями у базисі Хаара-Крестенсона;

9) розробити програмне забезпечення для розрахунку наборів взаємо-простих модулів спектральних спецпроцесорів у базисі Хаара-Крестенсона різної розрядності та синтезу компонентів на ПЛІС.

Теоретичне обґрунтування виконання алгоритмів у системі числення залишкових класів ТЧБ Крестенсона, дослідження та реалізація спецпроцесорів спектрального опрацювання сигналів у базисі Хаара-Крестенсона є предметом дослідження даної дисертації.

#### ВИСНОВКИ ПО ПЕРШОМУ РОЗДІЛІ

1. Виконана систематизація процесорів цифрового спектрального опрацювання сигналів на основі різних архітектур та сфери застосувань у широкому класі задач цифрового опрацювання даних шляхом застосування різних теоретико числових базисів, що дозволило обґрунтувати перспективу розробки та реалізації швидкодіючих спектральних спецпроцесорів у системі числення залишкових класів у базисі Хаара-Крестенсона.

2. Викладені теоретичні засади спектрального аналізу на основі інтегрального та дискретного перетворень Фур'є, які дозволили оцінити переваги та функціональні обмеження відомих алгоритмів реалізації швидкого та косинусного перетворень Фур'є, при використанні двійкової системи числення базису Радемахера.

3. Класифіковані структури цифрових кореляторів, які є базовими компонентами спектральних спецпроцесорів косинусного перетворення Фур'є, реалізованих на основі різних аналітичних виразів автокореляційних функцій та досліджені їх системні характеристики часової складності, що дозволило обґрунтувати доцільність реалізації алгоритму автоковаріаційної згортки сигналів у структурі спектрального спецпроцесора.

4. Проаналізовані властивості кодових систем ортогональних функцій теоретико-числових базисів типу: унітарного, Хаара, Радемахера та Крестенсона, в результаті встановлено ефективність застосування базису Хаара-Крестенсона для реалізації швидкодіючих модульно-матричних обчислювальних операцій множення та додавання компонентами спектральних спецпроцесорів.

5. Виконана постановка задачі дисертаційних досліджень.

#### РОЗДІЛ 2

## РОЗРОБКА МЕТОДУ ТА ТЕОРЕТИЧНИХ ЗАСАД ПОБУДОВИ КОМПОНЕНТІВ СПРЕЦПРОЦЕСОРА ДИСКРЕТНОГО КОСИНУСНОГО ПЕРЕТВОРЕННЯ ФУР'Є

2.1 Теоретичні основи побудови та дослідження асимптотики дискретних автокореляційних функцій

У результаті обчислення різних АКФ існує можливість визначення важливих характеристичних оцінок, які можуть бути ефективно використані при реалізації алгоритмів спектрального аналізу сигналів та зменшення апаратної та часової складності спецпроцесорів.

В роботах [110,111,112] досліджені характеритики, приведені таблиці аналітики та асимптотики наступних АКФ (табл. 2.1).

Таблиця 2.1 - Аналітика та асимптотика відомих дискретних

№	Кореляційна	Графічне зображення та	
$\Pi/\Pi$	функція	асимптотика	Аналтичний вираз
1	знакова	$H_{xx}(0) = +1, H_{xx}(\infty) = 0$	$H_{XX}(j) = \frac{1}{n} \sum_{i=1}^{n} sign x_i \cdot sign x_{i+j},$ $sign x_i^{o} = \begin{cases} +1, x_i^{o} \ge 0\\ -1, x_i^{o} < 0 \end{cases}$
2	релейна	$P_{xx}(0) = M_x, P_{xx}(\infty) = 0$	$P_{XX}(j) = \frac{1}{n} \sum_{i=1}^{n} \sum_{i=1}^$

автокореляційних функцій





Аналіз (табл. 2.1) аналітичних виразів та асимтотики АКФ типу: знакової Нхх, релейної Рхх, коваріаційної Кхх, центрованої кореляційної Rxx, нормованої кореляційної  $\rho_{xx}$ , структурної Схх, модульної Gxx та еквівалентності Fxx показує, що існує два типи дзеркальних відображень характеристик АКФ з асимптотикою:

- 1) Hxx, Pxx, Rxx, POxx, KRxx, Fxx = 0 при  $j=\infty$ ;
- 2) Cxx=Dx, Gxx=Mx при  $j=\infty$ .

Дані АКФ характеризуються зменшенням інформативності при зростанні значення ј оскільки відповідно зменшується точність представлення їх цифрових відліків у квадратичному та лінійних просторах. Найвищою інформаційністю серед вищезгаданих АКФ володіє функція еквівалентності, яка представлена у лінійному просторі, тому може бути розрахована на основі найменшого об'єму вибірки вхідних цифрових даних №128.

Особливі характеристики має знакова Нхх АКФ, оскільки вона центрована і нормована, тобто має діапазон представлення ±1, що дозволяє на її базі безпосередньо спектри згідно розраховувати дискретного косинусного перетворення Фур'є. У той же час така аналітика та асимтотика Нхх, коли втрачається інформація про цифрові значення вхідних сигналів. які представляються числами ± 1 потребує практично найбільшого об'єму вибірки N≥ АКΦ характеризується найпростішим 1024. Шя алгоритмом обчислення обумовленого представленням цифрових значень опрацьовуваних сигналів у вигляді  $\pm 1$ , що виключає складну операцію перемноження текучих та зсунутих на ј тактів цифрових ознак сигналів.

Більш значною інформативністю характеризується релейна АКФ Рхх, яка в нульовій точці має значення математичного сподівання Мх, що виключає необхідність додаткового обчислення цієї оцінки при спектральному аналізі.

Центрована кореляційна АКФ Rxx, яка характеризується мультиплікативними властивостями і дозволяє визначити значення дисперсії в нульовій точні, найчастіше використовується при аналітичному вирішенні задач спектрального аналізу.

Позитивною якістю цієї оцінки є визначення дисперсії Dx у нульовій точці. Дана АКФ також характеризується середньою оцінкою інформативності оскільки її енергія затухає у квадратичному просторі при зростанні зсуву ј і тому потребує об'єму вибірки N  $\geq$  512. Складність алгоритму обчислення даної АКФ обумовлена необхідністю попереднього розрахунку математичного сподівання Мх та визначення центрованих значень вхідних сигналів  $x_i$ , а також виконання ускладнених перемножень знакозмінних цифрових даних, що відповідно ускладнює реалізацію цифрових процесорів.

АКФ  $\rho_{xx}$  характеризується найскладнішим алгоритмом обчислення у процесі адаптації до базисної функцій перетворення Фур'є, оскільки вимагає послідовного виконання операцій визначення математичного сподівання, центрування, розрахунку дисперсії, обчислення центрованої АКФ Rxx, та її нормування шляхом ділення на дисперсію Dx. В той же час дана АКФ в результаті вищезгаданих обчислень є нормована і центрована і також забезпечує можливість безпосередньо розраховувати спектри згідно косинусного перетворення Фур'є без адаптації ортогональних базисних функцій ТЧБ.

Другий клас АКФ Схх та Gxx не є центрованими, мають значення нуль у нульовій точці і відповідно представляються у квадратичному та лінійному просторах з асимтотикою Dx та Mx при j=∞. Такі АКФ широко використовуються в техніці побудови цифрових приймачів модульованих та маніпульованих сигналів, а також при вирішенні задачі розпізнавання образів. Інформативність цього класу АКФ зростає при зростанні j, тому потребує зменшеного об'єму вибірки N≥ 256. Алгоритми обчислення таких АКФ простіші по відношенню до функцій Rxx та  $\rho_{xx}$ , тому що в алгоритмах їх обчислення відсутні операції множення.

Аналіз аналітики та асимтотики коваріаційної АКФ Кхх показує, що дана функція в нульовій точці має значення  $Dx+Mx^2$ , а при  $j=\infty$  відповідно асимтотично наближається до  $Mx^2$ . Така АКФ є мультиплікативною, представлена у квадратичному просторі з високою інформативністю, не потребує додаткових операцій визначення математичного сподівання Mx, центрування та дисперсії Dx і забезпечує високу інформативність обчислень при об'ємі вибірки N≥256.

Таким чином проведений аналіз аналітики та асимтотики різних відомих типів АКФ дозволяє обґрунтувати перспективність застосування коваріаційної АКФ при реалізації алгоритмів спектрального косинусного перетворення Фур'є, а також побудови спеціалізованих процесорів на основі синтезу їх компонентів.

Функціональним обмеженням АКΦ таких € нецентрованість та розробки ненормованість, ЩО потребує алгоритмів адаптації базисних ортогональних функцій ТЧБ до реалізації коваріаційної АКФ, на основі яких розраховуються спектри сигналів.

# 2.2 Дослідження системних характеристик базових компонентів спектральних спецпроцесорів на основі теоретико-числового базису Хаара-Крестенсона

2.2.1 Дослідження апаратної та часової складності аналого-цифрового пертворювача у різних теоретико-числових базисах

Аналого-цифрові перетворювачі широко використовуються у сучасних інформаційних системах[94]. Існують різні типи, АЦП серед яких треба виділити одноканальні та багатоканальні АЦП. Багатоканальні АЦП (БАЦП) практично застосовуються в інформаційних системах моніторингу та управління багатопараметричними технологічними об'єктами. Розрізняють наступні типи БАЦП:

1) з аналоговим вхідним комутатором;

- 2) з дискретним цифровим комутатором;
- 3) з певним числом одноканальних АЦП;
- 4) з паралельною розгорткою в унітарному ТЧБ.

Суттєвими недоліками БАЦП з вхідними комутаторами є поява ефектів старіння інформації, які полягають у тому що різні процеси реєструються у різні моменти часу, що приводить до декореляції їх характеристик а також до суттєвого спотворення спектральних характеристик, які обчислюються в реальному масштабі часу. Тому застосування БАЦП з вхідними комутаторами є неефективним при їх застосуванні у якості базових модулів взаємокореляторів та спектральних процесорів.

БАЦП з паралельною розгорткою в унітарному ТЧБ характеризується спрощеною апаратною реалізацією, оскільки у кожному каналі використовується один компаратор, на входи яких подаються потенціали виходів сенсорів різних технологічних параметрів і використовується один цифро-аналоговий перетворювач та двійковий лічильник, який тактується генератором імпульсів.

Перевагою такого БАЦП є одночасний старт процесу вимірювання багатьох технологічних параметрів. У той же час завершення процесу аналого-цифрового перетворення відбувається в різні моменти часу на інтервалі дискретизації. Таким чином БАЦП даного класу також характеризується ефектом старіння інформації, що обмежує можливість їх застосування для взаємокореляційного та спектрального аналізу.

Успіхи мікроелектроніки та реалізації одноканальних АЦП на кристалі визначає перспективу їх застосування для побудови спектральних спецпроцесорів. У табл. 2.2 наведені структурні схеми одноканальних АЦП, які реалізовані у різних ТЧБ: унітарному, Радемахера та Крестенсона. На виході різних типів АЦП можуть формуватися унітарні, число-імпульсні, порозрядні, рекурентні та паралельні коди згідно табл. 2.2.

Оскільки при розробці спектральних процесорів найважливішою системною характеристикою є швидкодія то доцільним є дослідження часової та апаратної

складності одноканальних АЦП паралельного типу, які можуть бути застосовані у якості базових компонентів досліджуваного класу спецпроцесорів.

На рис. 2.1 приведена класифікація одноканальних АЦП паралельного типу у різних ТЧБ



Рисунок 2.1 - Класифікація АЦП

Таблиця 2.2 – АЦП, їх структури та вихідні коди у різних ТЧБ

			1
N⁰	Тип АЦП	Структура	Параметри
			вихідних кодів,
			ТЧБ
1	2	3	4
1	АЦП розгортуючого типу	Ux II(AII ↓ Jivacnastax mod P1 ↓ b1 Jivacnastax mod P1 ↓ b2  Jivacnastax mod P1 ↓ b2  Jivacnastax mod P1 ↓ b2  Jivacnastax mod P1 ↓ b2  bk mod P1 ↓ b2  bk mod P1 ↓ b2  bk mod P1 ↓ b2  bk mod P1 ↓ bk mod P1 ↓ bk mod P1 ↓ bk mod P1 ↓ bk mod P1 ↓ bk mod P1 ↓ bk mod P1 ↓ bk mod P1 ↓ bk mod P1 ↓ bk mod P2 ↓ bk mod P1 ↓ bk mod P1 ↓ bk	Паралельний код в базисі Крестенсона С1 С2  Сk
2	АЦП розгортуючого типу		Паралельний код у базисі Хаара 0  H <sub>(v)</sub>  0



Оцінки часової складності одноканальних АЦП з паралельними вихідними кодами у різних ТЧБ приведені у табл. 2.3.

Таблиця 2.3 - Оцінки часової складності АЦП

No	Типи АЦП	Аналітичний вираз	Швидкоді
	(ТЧБ)	розрахунку часу затримки	Я
			мГц
1	2	3	4
3	АЦП розгортоючого типу у базисі	$T=2^{k}(t_{\Gamma}+t_{\Pi}+t_{IIA\Pi}+t_{K}+t_{\Pi E}+t_{\Pi K})$	2,24
	Крестенсона		
4	Пралельний АЦП розгортуючого типу	$T=2^{k}(t_{\Gamma}+t_{\Pi}+t_{IIA\Pi}+t_{K})$	2,61
	(Xaapa)		

Породовження таблиці 2.3

5	АЦП порозрядного зрівноваження	$T=(t_{K}+t_{P}+t_{\Gamma}+t_{IIA\Pi})k$	87,78
	(R - Радемахера)		
6	Паралельний АЦП (R - Радемахера)	$T=t_{K}+t_{III}+t_{P}$	967,11
7	Паралельний АЦП (Н - Хаара)	$T=t_{K}+t_{JIE}$	986,43

Швидкодія досліджуваних типів однаканальних АЦП з паралельними вихідними кодами розрахована на основі табл 2.3 а оцінки часової складності приведені на діаграмі (рис. 2.2.) у залежності від розрядності АЦП.



- S1-АЦП розгортуючого типу (С Крестенсона);
- S2- АЦП розгортуючого типу (Н Хаара);
- S3-АЦП порозрядного зрівноваження (R Радемахера);
- S4- паралельний АЦП (R Радемахера);
- S5- паралельний АЦП (Н Хаара);

Рисунок 2.2 – Діаграма часової та апаратної складності різних типів АЦП

З діаграми поданої на рису. 2.2 видно, що максимальною швидкодією і відповідно мінімальною часовою складностю характеризуються паралельні АЦП у базисі Радемахера та Хаара. Найнижчою швидкодією характеризується АЦП розгортуючого типу. Таким чином застосування АЦП паралельного типу у базисі Хаара-Крестенсона є обґрунтованим для їх використання в якості компонентів високопродуктивних спектральних перетворювачів.

Апаратна складності різних типів АЦП розраховується згідно виразу [34].

$$A_j = \sum_{i=1}^l \beta_i P_{ij}, \qquad (2.1)$$

де  $\beta_i$  – ваговий коефіцієнт, який враховує апаратну складність і-го компонента АЦП, який визначається методом експертної оцінки;  $P_{ij} = 0, 1, 2, ...$  - кількість даних компонентів в структурі j-го АЦП.

У табл. 2.4 приведені компоненти досліджуваних типів АЦП, згідно аналітичні розрахунків та вагові коефіцієнтів компонентів [34].

Pj	Компонент АЦП	Позначення	Ваговий коефіціє	HT
1	2	3	4	
1	Комунікаційний зв'язок	Z	0,001	0,001
2	Вентиль	V	0,1	0,1
3	Логічний елемент	ЛЕ	0,2	0,2
4	Прецизійний резистор	R	1	1
5	D-тригер	Т	0,5	0,5
6	Компаратор	K	5	5
7	Генератор тактових імпульсів	Γ	5	5
8	Шифратор	Ш	k	8
	Пристрій	ПУ	20	20
9	управління(синхронізатор)			
10	Цифро-аналоговий перетворювач	ЦАП	3k	24
	Лічильник Радемахера	ЛRa	k(T+V+2Z)	4,8
11	асинхронний)			
	Лічильник Радемахера	ЛRc	k(T+V+Z+kZ)	4,872
12	(синхронний)			
	Лічильник Крестенсона	ЛС	k(T+V+Z+kZ)+V+kZ	4,98
13	(модульний)			
	Лічильник Джонсона у базисі	ЛD	k(T+Z)+Z	4,009
14	Хаара			

Таблиця 2.4 - вагові коефіцієнти апаратної складності компонентів АЦП

На основі аналітичного виразу (2.1), вагових коефіцієнтів представлених у табл. 2.4 та таблиці інцендентності апаратної складності АЦП (табл 2.5) отримані характеристики апаратної складності АЦП типу S<sub>1</sub>- S<sub>7</sub>.

				Типи АЦП			
Компоненти АЦП	АЦП розгортуючо го типу (U– унітарний)	АЦП розгортуючого типу (H – Хаара)	АЦП розгортуючого типу (С – Крестенсона)	АЦП розгортуючого типу паралельний (Н – Хаара)	АЦП порозрядного зрівноваження (R – Радемахера)	Паралельний АЦП (R – Радемахера)	Паралельний АЦП (Н – Хаара)
						1	
Z	K+7	K+5	K+7	K+8	K+8	5·2 <sup>k</sup>	<u>б.</u> 2к
V	-	-	1	-	-	2 <sup>k</sup>	2 <sup>k</sup>
ЛЕ	1	-	-	1	-	-	-
R	-	-	-	-	-	2 <sup>k</sup>	2 <sup>k</sup>
Т	-	-	-	-	-	-	-
K	1	1	1	1	1	$2^k$	2 <sup>k</sup>
БР	-	-	-	-	1	1	-
Г	1	1	1	1	1	-	-
ЦК	-	-	-	-	-	-	-
Ш	-	-	-	-	-	1	-
ПУ	-	-	-	-	1	-	-
ЦАП	1	1	1	1	1	-	-
ЛRa	-	-	-	-	-	-	-
ЛRc	1	1	1	1	-	-	-
ЛС	-	-	1	-	-	-	-
ЛG	-	-	-	-	-	-	-
ЛD	-	-	-	1	-	-	-
K	<i>S</i> <sub>1</sub>	$S_{2}$	$S_{3}$	$S_4$	$S_{5}$	<i>S</i> <sub>6</sub>	$S_{7}$
2	16,55	16,44	42,83	27,79	37,13	27,62	24,64
4	42,89	42,78	75,55	45,17	44,17	104,48	98,56
8	75,81	75,7	141,47	80,17	70,25	1560,96	1553,92
12	121,39	121,28	208,03	115,49	180,29	25202,4	25231,36

Таблиця 2.5 - Таблиця інцидентності апаратної складності АЦП [34]

Аналіз результатів розрахунків (табл 2.5) показує що АЦП розгортуючого типу  $S_1$ -  $S_5$  характеризуються низькою апаратною складністю оскільки в їх структурі використовується обмежене число компараторів, а АЦП паралельного типу мають апаратну складність на 2 порядки вищу за рахунок великого числа компараторів та інших компонентів.

Враховуючи необхідність застосування швидкодіючих АЦП у якості компонентів спектрального спецпроцесорів задача зменшення апаратної

складності АЦП є актуальною з метою їх спрощення при збережені їх високої швидкодії.

2.2.2 Розробка методу побудови структури швидкодіючого аналого-цифрового перетворювача Хаара-Крестенсона на основі компараторів із парафазними виходами

В основу побудови швидкодіючого АЦП паралельного типу реалізовано у базисі Хаара-Крестенсона покладений метод запропонований у роботі [122], який характеризується глибоким розпаралеленням операцій перетворення аналогових сигналів у цифровий код згідно наступного графа (рис 2.3).



Рисунок 2.3 - Граф мультибазисного методу аналого-цифрового перетворення в паралельний код Хаара-Крестенсона

У процесі перетворення вхідного потенціалу  $U_x$  виконується його порівняння з і-тим квантованим значенням  $\Delta U$ :  $U_x = i\Delta U; i \in \overline{0.2}^{k-1}$ , де k — розрядність АЦП. В подальшому на виході компараторів формується паралельний унітарний код, який на виході логічних елементів Виключаюче АБО перетворюється у паралельний код Хаара, який на виході вентильної матриці перетворюється у код Хаара-Крестенсона.

На рис. 2.4 показана відома структура такого класу АЦП.



Рисунок 2.4 - Структура аналого-цифрового перетворювача з матричним шифратором для формування вихідних кодів Хаара-Крестенсона

Недоліком такої структури АЦП є підвищена апаратна та часова складність. Апаратна складність розраховується згідно виразу: A=2<sup>k-1</sup> (R+K+5ЛE+4V) при k=4, A=240v. Відповідно часова складність розраховується згідно виразу  $\tau_{ALII} = \tau_{K}+\tau_{JE}+\tau_{V}$ , де  $\tau_{K}=5v$ -тривалість переключення компаратора,  $\tau_{JE}=3v$  - тривалість переключення елемента виключаюче АБО,  $\tau_{V}=1v$  тривалість переключення електронного вентиля*v*, тобто  $\tau_{ALIII} = 9v$ .

У даному АЦП застосовані звичайні однофазні компаратори (рис. 2.5).





При такій кількості входів і вхідних сигналів можливі два варіанти. У першому випадку, показаному в лівій частині рисунка, опорна напруга подається на інверсний вхід а вхідний - на прямий. Якщо при цьому вхідна напруга перевищить опорну, то на виході компаратора з'явиться логічна одиниця. В іншому випадку формується логічний нуль.

У другому варіанті, показаному в правій частині рисунка, опорний потенціал подається на прямий вхід, а вхідний - на прямий. В цьому випадку, якщо вхідний потенціал більший ніж опорний то на виході компаратора логічний нуль, в іншому випадку - логічна одиниця.

Розвиток сучасної мікроелектронної технології та схемотехніки в напрямку підвищення швидкодії та розширення функціональних можливостей компараторів, які відображені у роботах [53] дозволяє обґрунтувати вибір компараторів на камоп транзисторах з тривалістю переключення до  $\tau_{\rm K}=2v$  а також наявністю вихідних прямих та інверсних парафазних сигналів (рис. 2.6).



Рисунок 2.6 - Функціональна схема компаратора з парафазними виходами

На рис 2.6 *а* та *а* – відповідно прямий та інверсний виходи компаратора. Сучасні компаратори також мають імпульсний вхід: порівняння вхідних сигналів відбувається тільки в момент подачі відповідного імпульсу.

Компаратор показаний на рис. 2.6 має парафазні виходи, як у тригера: a верхній вихід прямий, a - вихід інверсний.

Тривалість стрибка імпульсу (його фронту) повинна бути достатньою для того, щоб вхідний сигнал встиг пройти через декодер до того, як встигне спрацювати елемент пам'яті. Застосування імпульсів збільшує завадозахищеність компаратора, оскільки перешкода може змінити стан компаратора лише в короткий час імпульсу.

Іншим компонентом даного типу АЦП, який має затримку сигналів тЛЕ = 3-5 *v* є класична мікроелектронна реалізація логічного елемента Виключаюче АБО, яка показана на рис. 2.7.



Рисунок 2.7 - Структура елемента виключаюче АБО на логічних елементах I, АБО, НЕ

Аналіз часової та апаратної складності даного елемента показує, що часова складність  $\tau_{\text{JE}} = 3v$ ; а апаратна складність A=5v;

Системні характеристики елемента Виключаюче АБО можна значно покращити при реалізації на основі вхідних парафазних сигналів [130] та об'єднання виходів логічних елементів І-НЕ (рис. 2.8).



Рисунок 2.8 - Структура логічного елемента Виключаюче АБО на основі вхідних парафазних сигналів та об'єднання інверсних виходів елементів І-НЕ.

У результаті застосування компараторів з парафазними виходами та реалізації логічного елементу Виключаюче АБО на логічних елементах І-НЕ з парафазними входами які з'єднані між собою інверсними виходами отримуємо компонент АЦП, який відповідає одному рівню квантування згідно наступної структури (рис. 2.9).



Рисунок 2.9 - Структура компонента I-того рівня квантування АЦП Хаара-Крестенсона на основі міжрівнових парафазних зав'язків

При такій реалізації компонента АЦП Виключаюче АБО підвищується швидкодія АЦП з часовою складністю т АЦП = 7*v* що дозволяє підвищити швидкодію АЦП у 2 рази, а апаратну складність, яка рівна А=208, що відповідає зменшенню апаратної складності у 3 рази.

Реалізація компонента АЦП на рис. 2.8 перетворювача паралельного унітарного коду у код Хаара є універсальною і відповідає симетричній схемі перетворення тому є структурно надлишковою.

Запропонована реалізація компонента перетворювача унітарного коду у паралельний код Хаара, яка враховує переключення компараторів в одиничний стан починаючи з нульової позиції на базі одного логічного елемента І-НЕ, крім того з матриці шифратора кодів базису Крестенсона вилучені вентилі, які замінюються входами багатовходових логічних елементів І-НЕ згідно структури на рис. 2.11.

Таким чином системні характеристики такої реалізації АЦП Хаара-Крестенсона з використанням новітніх компараторів з парафазними виходами та нової реалізації Виключаюче АБО на елементах І-НЕ будуть наступні  $\tau K = 2 v$ ,  $\tau \Pi E = 1 v$ ,  $\tau K + \tau \Pi E = 2 + 1 + 1 = 4 v$ .

В роботі отримав подальший розвиток метод побудови швидкодіючого АЦП з вихідними кодами у базисі Хаара-Крестенсона, формалізація якого у вигляді графа приведена на рис. 2.10.

Рисунок 2.10 – Формалізація швидкодіючого АЦП з вихдними кодами у базисі Хаара-Крестенсона

Запропонований метод відрізняється тим, що у процесі перетворення аналогового сигналу U<sub>x</sub> в паралельний унітарний код одночасно формується прямий та інверсний паралельний код унітарного ТЧБ, який в подальшому перетворюється у прямий коди базису Хаара, що перетворюються у код базису Хаара-Крестенсона.

Проведений аналіз системних характеристик, розробленого АЦП Хаара-Крестенсона та його структури, яка приведена на рис. 2.5 дозволяє проаналізовати вклад різних компонентів у покращення його параметрів апаратної та часової складності. Таким чином на рис. 2.11 показаний фрагмент розробленої структуру АЦП Хаара-Крестенсона, який відповідає одному кванту амплітуди вхідних аналогових сигналів,



Рисунок. 2.11 - Структура АЦП з парафазними компараторами по одному рівні квантування

На основі запропонованого компонента АЦП для одного рівня квантування (рис 2.11) розраховується апаратна складність згідно виразу:

 $\tau_{AIIII} = \tau K + \tau_{IIE} + 2\tau_{V;}$ 

де тАЦП- сумарний час затримки сигналу на виході АЦП;

 $\tau_{\rm K}$  – тривалість переключення компаратора,  $\tau {\rm K} = 2 \nu [155];$ 

 $\tau_{\rm ЛE}$  – сумарний час переключення логічного елемента виключаючого АБО  $\tau$ ЛЕ=1 v;

 $\tau_{\rm V}$  – тривалість переключення вентиля, який реалізується на логічному елементі НЕ  $\tau_{\rm V} = 1v$ ;

*v* – швидкодія мікроелектронної елементної бази, на якій реалізується структура АЦП (*v*=0,1;1;2 нс);

Отже  $\tau_{AIIII} = 2 + 1 + 2 = 5v$ .

Аналіз отриманої оцінки апаратної складності суми компонентів одного рівня квантування запропонованого АЦП Хаара-Крестенсона показує можливості підвищення швидкодії за рахунок застосування компараторів з парафазними виходами та зменшення затримки сигналів у логічному елементі І у порівнянні з

логічним елементом Виключаюче АБО. Тобто підвищення швидкодії розробленого АЦП у порівнянні з відомим складає k=(9-12)/5= 1.8-2.4 рази.

У структурі дешифратора відомого АЦП приведеного на рис. 2.11, який перетворює унітарний код в код Хаара-Крестеносна використовують два послідовно з'єднанні вентилі, що також знижує швидкодію даної реалізації АЦП.

Запропоноване виконання логічного елемента І-НЕ з інверсним виходом дозволяє виключити один із вентилів у структурі дешифратора, підвищити швидкодію АЦП та зменшити апаратну складність шляхом реалізації дешифратора унітарний код – код Хаара-Крестенсона застосуванням баготовходових логічних елементів І-НЕ, приклад якого показаний на рис. 2.12.



Рисунок 2.12 - Структура і-того рівня АЦП Хаара-Крестенсона з використанням елементів виключаюче АБО з інверсними виходами та багатовходових логічних елементів І-НЕ

Таким чином запропоноване вдосконалення структури i-тих компонентів АЦП Хаара-Крестенсона дозволяє підвищити його швидкодію та зменшити часову складність перетворень у 2,5-3 рази. При цьому апаратна складність i-того компонента АЦП відомого A1 та запропонованого A2 структурного рішення визначається згідно виразів:

$$A_{i} = A_{\kappa} + A_{\Pi E} + A_{m};$$

$$A_{1} = 1 + 5 + 2 = 8;$$

$$A_{2} = 2 + 1 + 1 = 4.$$
(2.2)

Тобто зменшення апаратної складності запропонованого схемотехнічного рішення і-того компонента АЦП Хаара-Крестенсона досягнуто у 2 рази.

Функціональна схема запропонованого схемотехнічного рішення швидкодіючого АЦП зображена на рисунку 2.13.



Рисунок 2.13 – Функціональна схема АЦП з вихідними кодами у базисі Хаара-Крестенсона

x(t)- вхідний аналоговий сигнал, U0- взірцевий потенціал, 1- лінійки взірцевих резисторів та парафазних компараторів, 2 – лінійка логічних елементів I-HE, 3 – група багатофходових логічних елементів I-HE, - 4.

При такій реалізації компонентів АЦП підвищується регулярність структури та швидкодія, що дозволяє його ефективно застосувати у якосі базового компонента швидкодіючого спектрального косинусного претворення Фурє.

При цьому отримані вихідні цифрові коди у ТЧБ Хаара-Крестенсона у системі взаємопростих модулів P1, P2-Pk можуть безпосередньо використовуватися для реалізації швидкодіючих матрично модульних операцій множення та додавання у спектральному спецпроцесорі з часовою складністю 2 мікротакти.

На рис. 2.14 показана порівняльна характеристика часової складності реалізацій АЦП запропонованої структури АЦП Хаара-Крестенсона у залежності від розрядносіт. Розрахунки виконані на основі виразу:

$$L = \tau K + \tau J E + \tau V . \tag{2.3}$$



Рисунок 2.14 – Порівняльна характеристика часової складності АЦП Хаара Крестенсона у залежності від розрядності.

На рис. 2.15 показано порівняльну характеристику апаратної складності відомих реалізацій АЦП у базисі Радемахера та Хаара-Крестенсона на основі однофазних компараторів елементів виключаюче АБО у порівнянні з апаратною складність запропонованої структури АЦП на основі парафазних компараторів та логічних елементів І-НЕ у залежності від їх розрядності. Розрахунки виконані на основі виразу: A=2k-1 (R+K+5ЛE+4V).



Рисунок 2.15 – Порівняльна характеристика апаратної складності АЦП Хаара Крестенсона.

Проведені дослідження обґрунтовують доцільність реалізації АЦП у базисі Хаара-Крестенсона на основі запропонованих компонентів для реалізації та його використання у якості базового компонента спектрального спецпроцесора косинусного перетворення Фур'є.

2.2.3. Дослідження часової та апаратної складності реалізації багаторозрядних регістрів зсуву у базисах Радемахера та Хаара-Крестенсона

У загальному випадку при побудови спецпроцесорів кореляційного опрацювання сигналів БРЗ виконує буферну функцію затримки цифрових відліків на певне число мікротактів, які поступають на входи відповідних перемножувачів де відбувається паралельне перемноження зсунутих у часі цифрових відліків з текучими відліками, які формуються на виході АЦП.

Функціональна структура формування вихідних кодів в БРЗ приведена на рис. 2.16.



Рисунок 2.16 - Функціональна структура формування вихідних кодів БРЗ

Як було показано у попередньому розділі, на виході АЦП у реальному часі з кроком дискретизації  $\Delta T$  можуть формуватися паралельні коди цифрових відліків у різних ТЧБ, які забезпечують високу швидкодію опрацювання даних. Аналіз табл. 2.6 показує, що в залежності від використовуваного ТЧБ і заданому числі запам'ятованих цифрових відліків  $x_i$  об'єм необхідної пам'яті розраховується згідно аналітичних виразів представлених табл. 2.7.

Таблиця 2.6 – паралельний та послідовний код базису Радемахера на виході АЦП у реальному часі

$x_i \Rightarrow$	$a_{k-1}  a_{k-2}  \dots  a_1  a_0$	Послідовний код базису Радемахера
$x_i \Rightarrow$	$egin{array}{ccc} a_{k-1} & & & & & & & & & & & & & & & & & & &$	Паралельний код базису Радемахера

У випадку застосування знакового корелятора в якому число рівнів квантування = 1 і додатково реєструється біт знаку + - об'єм пам'яті такого БРЗ складає 2N. Структурні схеми БРЗ у різних ТЧБ реалізовані на D-тригерах показані на рис. 2.17, 2.18, 2.19.

Таблиця 2.7 – Структура вихідних кодів БРЗ у різних ТЧБ

Паралельні коди ТЧБ		Вихідний код АЦП	Характеристика памяті БРЗ V <sub>БРЗ</sub>
Унітарний	Y	$b_{N-1}$  $b_j$ ; де $a_1 = 1$ ; $b_j = 0$ $a_1$ $a_2$	N∙m
Xaapa	Н	$b_{N-1}$  $a_j$ ; де $a_1 = 1; b_j = 0$  $b_0$	N·m
Радемахера	R	$ \begin{pmatrix} a_{k-1} \\ \cdots \\ a_{j} \\ \cdots \\ a_{0} \end{pmatrix}; a_{j} \in \bar{0,1} $	lod₂ N∙m

		Прод	цовження таблиці 2.7
Радемахера- Крестенсона	R - C	$a_k$ $a_j  ;  0 \le a_j \le p_j$ $a_1$	$\sum_{j=1}^{n} \log_2 p_j$
Хаара- Крестенсона	H - C	$ \begin{array}{cccc} a_k & & & & \\ \cdots & & b_{p-1} & & \\ a_j & \cdots & & \\ a_j & a_j = a_j & & \\ a_1 & \cdots & & \\ & & & b_0 \end{array} $	$\sum_{j=1}^{n} p_{j}$

Розрахунок системних характеристик БРЗ, які можуть бути реалізовані у різних ТЧБ приведені в табл. 2.8

Таблиця 2.8 Розрахунок системних характеристик БРЗ у різних ТЧБ

характеристики БРЗ	Число розрядів	Швидкодія	Число каналів вихідних шин
паралельними кодами у базисі Радемахера	К	V= <i>v</i>	N <sub>K</sub> =K·m
з кодами у базисі Хаара	2 <sup>K</sup>	V=2ЛЕ	$N_K=2^K \cdot m$
знакового	K=2	V=2ЛЕ	N <sub>K</sub> =2·m
релейного	K=K+1	V=2ЛЕ	$N_K = (K+1) \cdot m$
цифрових кореляторів у базисі Крестенсона	$K = 2K + \hat{E}[\log_2 n]$	V=2ЛЕ	N <sub>K</sub> =K·m

На рис. 2.17 показано структуру багатоканального регістру зсуву у базисі Радемахера.



Рисунок 2.17 - Багатоканальний регістр зсуву у базисі Радемахера Системні характеристики такого БРЗ розраховується згідно виразів:

1) апаратна складність:

$$A=m\cdot K, \qquad (2.2)$$

де m– число точок затриманих цифрових відліків, К- розрядність АЦП у базисі Радемахера.

 Часова складність τ<sub>БР3</sub> = τ<sub>TD</sub> =2ν, тобто незалежить від розрядності АЦП k та числа затриманих цифрових відліків m.

При застосуванні на вході спектрального спецпроцесора швидкодіючого АЦП в кодах Радемахера-Крестенсона структура БРЗ представлена на рис. 2.18





Часова складність такого БРЗ також складає 2*v*, а апаратна складність розраховується згідно виразу:

$$A = m \cdot \sum_{i=1}^{k} \hat{E}[\log_2 P_i].$$
(2.3)

Враховуючи, що розрядність добутку модулів  $P_1 P_2 \dots P_k$  перевищує відповідну розрядність двійкового коду базису Радемахера на одиницю то значення А буде рівне m·(K+1).
При застосуванні запропонованого швидкодіючого АЦП у базисі Хаара-Крестенсона структура БРЗ має вид представлений на рис. 2.19.



Рисунок 2.19 - структура БРЗ спектрального спецпроцесора при застосуванні АЦП Хаара-Крестенсона

Аналогічно з характеритиками попередньї структури часова складність складає 2*v*, а апаратна складність розраховується згідно виразу:

$$A = m \cdot \sum_{i=1}^{k} P_i \,. \tag{2.4}$$

Р	Радем	laxepa	Радем	axepa-	Хаара- Крестенсона		
ст			Кресте	енсона			
цні	Апаратна	Часова	Апаратна	Часова	Апаратна	Часова	
кd	скаладніст	складність	скаладніст	складність	скаладніст	складність	
203	(число	( <i>V</i> )	(число	( <i>V</i> )	(число	( <i>v</i> )	
I	вентелів)		вентелів)		вентелів)		
2	320	2	480	2	800	2	
4	640	2	800	2	1600	2	
8	1280	2	1440	2	3040	2	
16	2560	2	2720	2	3840	2	

Таблиця 2.8 – Апаратна та часова складність БРЗ у різних ТЧБ

При розрахунку характеристик БРЗ прийнято:

Часова складність D-тригера 5(v), часова складність БРЗ у різних ТЧБ = 2(v). Апаратна складність БРЗ для різних ТЧБ у залежності від розрядності АЦП К=2, 4, 8 та числа зсувів m=32 розраховується згідно виразів (2.2), (2.3), (2.4).

На рис. 2.20 приведені діаграми апаратної складності БРЗ при застосуванні у якості компонентів різних структур мультибазисних АЦП.



Рисунок 2.20 - Порівняльні діаграми апаратної складності БРЗ у різних ТЧБ

2.3 Структура та системні характеристики операційних пристроїв модульного матричного перемноження кодів у різних теоретико-числових базисах

Як показано у першому розділі алгоритм виконання спектрального косинусного перетворення Фур'є включає операції перемноження цифрованих даних, які в розрядах автокореляційних обчислень є базовими компонентами спектрального процесора. Тому метод виконання операцій множення та реалізація відповідних операційних пристроїв є важливою задачею, успішне рішення якої суттєво впливає на швидкодію реалізації спектрального перетворення Фур'є. Таким чином доцільним є дослідження різних методів реалізації перемножувачів цифрових даних.

Аналіз літературних даних показує, що операція множення може виконуватися на основі різних алгоритмів. В роботах [118] показано, що операція множення двох однакових цифрових кодів, тобто піднесення до квадрату, реалізується шляхом сумування непарних чисел згідно виразу:

$$x \cdot x = \sum_{i=1}^{x} (2i-1).$$

Наприклад: x=9; x · x =1+3+5+7+9+11+13+15+17=81.

У випадку коли перемножуються різні числа обчислення добутку виконується згідно аналітичного виразу[116-117]:

$$x \cdot y = \frac{(x+y)^2 - (x-y)^2}{4} \quad . \tag{2.5}$$

Особливістю реалізації множення згідно виразу (2.5) є виконання тільки операцій піднесення до квадрату та різниці отриманих квадратів. При цьому якщо виконання операцій множення здійснюється у двійкові системі числення базису Радемахера то операція ділення на число у знаменнику 4 виконується простим відкидання трьох молодших розрядів отриманого двійкового числа.

На рис.2.21 показана структура пристрою піднесення до квадрату, яка містить двійковий лічильник L та блок накопичуючого сумування  $\Sigma$ .



Рисунок 2.21 - Структура перемножувача шляхом піднесення до квадрату унітарних кодів (L, ∑ – відповідно лічильник та суматор у базисі Радемахера)

Недоліком такого компонента цифрового перемножувача є низька швидкодія обумовлена представленням вхідних даних в унітарному ТЧБ. Тобто швидкодія операції піднесення до квадрату п-розрядного двійкового числа складає  $2^{n-1}$  операцій додавання в лічильнику L та накопичуючому суматорі  $\Sigma$ . Враховуючи наявність наскрізних переносів у суматорі  $\Sigma$  швидкодія такого перемножувача не перевищує часову складність  $\tau=2^{n-1}\cdot\log_2\cdot 2n$ , а апаратна складність розраховується згідно виразу  $A = L + \sum = 3n + 5 \cdot 2n + 6n$ . Таким чином встановлено, що використання перемножувачів на основі квадраторів унітарного ТЧБ є неефективним та недоцільними при реалізації перемножувачів у спектральних спецпроцесорах.

В роботі [5] запропонований алгоритм множення згідно виразу:

$$\begin{bmatrix} x \end{bmatrix} \cdot \begin{bmatrix} y \end{bmatrix} = \begin{bmatrix} x^2 \end{bmatrix} + \begin{bmatrix} y - x \\ \cdot x \end{bmatrix}, \ x \cdot y = \sum_{i=1}^{Z} (2i-1) + \sum_{i=Z+1}^{Z} \stackrel{\vee}{Z}, \ x \le y;$$
  
$$\stackrel{\vee}{Z} = \begin{cases} x, x \le y \\ y, x > y \end{cases}, \ \stackrel{\wedge}{Z} = \begin{cases} x, x > y \\ y, y \ge x \end{cases},$$
(2.6)

в основу якого покладено піднесення до квадрату меншого з двох чисел, які перемножуються та додавання до нього добутку меншого числа на модульну різницю між числами що перемножуються. Наприклад: x=5, y=9 тоді

$$x \cdot y = 5^2 + 5 | 9 - 5 | = 25 + 5 \cdot 4 = 45,$$

або згідно виразу (2.6) отримаємо

$$x \cdot y = 1 + 3 + 5 + 7 + 9 + 5 + 5 + 5 = 45.$$

на рис. 2.22. показано структуру яка містить однорозрядний неповний суматор ∑́, п-розрядний двійковий лічильник L, мультиплексор Mp та 2п-розрядний накопичуючий суматор ∑.



Рисунок 2.22 - Структура перемножувального пристрою унітарних кодів

Принцип роботи такого суматора полягає у тому, що на першому етапі виконується накопичення коду меншого числа в лічильнику L та додавання відповідного числа непариних чисел в накопичуючому суматорі  $\Sigma$ , на другому етапі виконується додавання двійкових кодів чисел у суматорі  $\Sigma$ , які сформовані в лічильнику L певне число разів, яке відповідає різниці між двома числами, які перемножуються.

Часова складність такого перемножувача розраховується згідно виразу  $\tau_x = (\sum_{i=1}^{n} +L + Mp + \sum_{i=1}^{n} = 3 + 2 + 2 + 10n)$ апаратна складність  $A = (5 + 3^n + 3^n + 8^n)v$ .

Даний перемножувач також характеризується низькою швидкодією і не може бути застосований в якості компонента спектрального спецпроцесора. В роботах [156,157] запропоновано ряд структур деревоподібних перемножувачів на константу (рис. 2.4) та матричних перемножувачів двійкових чисел типу:

Брауна, Уоллеса, Дадда, перемножувача з горизонтальним розповсюдженям переносів а також швидкодіючий перемножувач Бута, структури яких представлені в табл. 2.9.

Таблиця 2.9 структури перемножувачів у базисі ТЧБ Радемахера



## Продовження таблиці 2.9





В основу роботи таких перемножувачів деревовидного та матричного типу покладено аналітичний вираз [157]:

$$Z = A \times B = \left(\sum_{i=0}^{n-1} a_i \times 2^i\right) \times \left(\sum_{j=0}^{n-1} b_j \times 2^j\right) = \sum_{i=0}^{n-1} \sum_{j=0}^{n-1} a_i b_j \times 2^{i+j}, \quad (2.4)$$

де  $a_i, b_j \in \{0,1\}, i, j \in \{0, n-1\}.$ 

Аналіз швидкодії такого класу перемножувачів виконується згідно оцінки часової складності  $\tau_x = (2n - 2_v)$  апаратна складність  $A = (n^2 + 5n + 9(n^2 - 2n) = (10n^2 - 13n)v$ .

В алгоритмі перемноження Бута використовується базовий модуль так званий дешифратор Бута, який виконує шляхом мультиплексування три обчислення операцій над двійковими кодами х та у що перемножуються, а також формування чотирьох вихідних кодів: 0; х; 2х; 3х.

Швидкодія перемножувача Бута характеризується більш розпаралеленим алгоритмом виконання операцій додавання кодів, які формуються дешифраторами Бута і розраховуються згідно виразу оцінки часової складності  $\tau_x = 5(n+1)\log_2 n\nu$ , апаратна складність у порівнянні з алгоритмом множення з паралельними

Продовження таблиці 2.9

переносами зростає  $A = (n^2 + 5n + 9(n^2 - 2n) = (10n^2 - 13n + 5\log_2 n)v$ , за рахунок додаткових суматорів у структурі перемножувача.

Виконане дослідження структур, часової та апаратної складності відомих деревоподібних та матричних перемножувачів двійкових чисел у базисі Радемахера дозволяє встановити їх функціональні обмеження та недоліки:

- швидкодія такого класу перемножувачів пропорційно зменшується при зростанні розрядності перемножуваних чисел;
- апаратна складність таких перемножувачів кавадратично зростає у залежності від розрядності перемножуваних чисел;
- в якості базових компонентів таких перемножувачів використовується неповні та повні однорозрядні суматори на логічних елементах І, АБО-НЕ, які мають часову складність т<sub>∑</sub> 3-5<sub>v</sub>, та апаратну складніст A<sub>∑</sub> =5-12v, що приводить до значного зниження швидкодії багаторозрядних перемножувачів;
- наявність наскрізних переносів послідовно з'єднаних однорозрядних суматорів пропорційно n-розрядних перемножуваних чисел в 2n- разів знижує швидкодію;
- 5) в структурі таких перемножувачів відсутні операції по модулю, що виключає можливість їх застосування при реалізації модульної арифметики у базисах Радемахера-Крестенсона, Хаара та Хаара-Крестенсона.

Запропонована у розділі 2.2.2 структура швидкодіючого АЦП у базисі Хаара-Крестенсона дозволяє ефективно застосувати матрично модульні перемножувачі у цьому базисі. На рис. 2.23 показано приклад виконання перемноження двох трьохрозрядних двійкових чисел у базисі Хаара, де на пересічені вертикальних та горизонтальних шин розміщені логічні елементи І-НЕ.



Рисунок 2.23 - Матричний перемножувач в базисі Хаара

Таким чином у базисі Хаара процес перемноження двох чисел певної розрядності виконується за один мікротакт. Розрахунок часової та апаратної складності такого класу перемножувачів виконується згідно виразів:  $\tau_x = 1v$ , апаратна складність  $A = 2^{2n}v$ . Фактично така структура представляє собою ПЗП з 3D пам'яттю. Наприклад при n=4,8,16 відповідно апаратна складність буде рівна 256,  $2^{16}$ ,  $2^{32}$ що суттєво обмежує можливість практичного застосування перемножувачів такого класу у процесорах розрядність, яких перевищує 16 біт.

На рис. 2.24 показано приклад реалізації перемножувача довільного числа на константу у ТЧБ Хаара.



Рисунок 2.24 - Структура перемножувача на константу у ТЧБ Хаара. а) лінійка логічних елементів І-НЕ б) рандомізатор

Аналіз структур матричного перемножувача на константу у ТЧБ Хаара дозволяє зробити наступні висновки:

- 1) перевагою таких структур є висока швидкодія а отже низька часова складність операцій множення, яка при перемножені числа на константу складає  $\tau_x = 1v$ , апаратна складність рівна  $A = 2^n v$ ;
- недоліком таких структур є швидке зростання апаратної складності у залежності від зростання розрядності перемножуваних чисел;
- недоліком є формування вихідних кодів в інверсному вигляді без мультиплексування, що приводить до швидкого зростання розрядностей вихідних кодів Хаара;
- 4) недоліком також є наявність багатовходових логічних елементів АБО.

Названі недоліки швидкого зростання апаратної складності структур перемножувачів та перемножувачів на константу у базисі Хаара обмежує можливості застосування такого класу структур для побудови компонентів для реалізації швидкодіючих спектральних спецпроцесорів.

Таким чином проведений аналіз часової та апаратної складності перемножувачів базисі Xaapa визначає перспективу v застосування мультибазисного ТЧБ Хаара-Крестенсона, оскільки даний базис суттєво зменшує апаратну складність перемножувачів без зниження високої швидкодії структур перемножувачів.

Оскільки на пересічені шин матриць розміщений один елемент «І-НЕ», апаратна скаладність зменшується за рахунок переходу до базису Крестенсона, де число вентилів елементів замість N<sup>2</sup>, буде рівне сумі Рі, Рі- взаємопрості модулі відповідно до розрядності процесора.

На рис. 2.25 показана структура багатомодульного перемножувача у базисі Хаара-Крестенсона шляхом синтезу матрично-модульної структури на основі рис. 2.2.



Рисунок 2.25 - Структура багатомодульного перемножувача у базисі Хаара-Крестенсона

У результаті розрахунку часової та апаратної складності утримуємо  $\tau_x = 2v$ , апаратна складність рівна  $A = (P_1^2 + P_2^2 + ... P_k^2) + P_1 + P_2 ... + P_k$ .

Наприклад для процесорів розрядністю 4, 8, 16 біт апаратна складність такого перемножувача представлена у табл. 2.10.

№	Число	$\mathbf{P}_1$	$P_2$	<b>P</b> <sub>3</sub>	$P_4$	$P_5$	$P_6$	$\mathbf{P}_7$	Апаратна складність
	розрядів								
1	4	4	5	-	-	-	-	-	$4^2 + 5^2 + 9 = 50$
2	8	5	7	8	-	-	-	-	$5^2 + 7^2 + 8^2 + 20 = 158$
3	16	7	11	13	15	16	-	-	7 <sup>2</sup> +11 <sup>2</sup> +13 <sup>2</sup> +15 <sup>2</sup> +16 <sup>2</sup> +62=882
4	32	13	19	23	27	29	31	32	$13^2 + 19^2 + 23^2 + 27^2 + 29^2 + 31^2 + 32^2$
									+172=4786

Таблиця 2.11 - Апаратна складність перемножувача у ТЧБ Хаара Крестенсона

Порівняльна характеристика часової та апаратної складності досліджених перемножувачів представлена на рис. 2.26.



Н – Перемножувач у ТЧБ (Хаара)

R b – Матричний перемножувач бута у ТЧБ (Радемахера)

Н-С – Матричні перемножувачі у ТЧБ (Хаара-Крестенсона)



Проведені дослідження часової та апаратної складності перемножувачів реалізованих в унітарному, Хаара, Радемахера та Хаара-Крестенсона ТЧБ показує, що високу швидкодію наближеної до максимальною забезпечують перемножувачі Хаара-Крестенсона при відносно невисокій апаратній складності. Наприклад, при реалізації перемножувачів 16-розрядних двійкових чисел їх швидкодія у базисі Хаара-Крестенсона перевищує швидкодію еквівалентних перемножувачів у базисі Радемахера у 45 разів, а швидкодію перемножувачів в унітарному ТЧБ перевищує на 3 порядки. Таким чином обґрунтовано застосування структур матричномодульних перемножувачів у базисі Хаара-Крестенсона для реалізації відповідних компонентів множення швидкодіючих спектральних спецпроцесорів косинусного перетворення Фур'є.

R m – Матричні перемножувачі у ТЧБ (Радемахера)

#### 2.4. Реалізація та системні характеристики накопичуючих суматорів

Для побудови спектрального спецпроцесора проведено дослідження характеристик структурних схем, часової та апаратної складності накопичуючих суматорів, які є компонентами цифрового корелятора та входять у склад спектрального процесора при формуванні кінцевого результату оцінки спектру. На рис. 2.27 приведено функціональну схему накопичуючого суматора у базисі Радемахера.



Рисунок 2.27 – Функціональна схема накопичуючого суматора у базисі Радемахера

Структура повного однорозрядного суматора, який є компонентом накопичуючого суматора приведена на рис. 2.28.



Рисунок 2.28 - Структурна схема однорозрядного повного суматора у базисі Радемахера

Часова та апаратна складності повного однорозрядного суматора розраховується згідно виразів:  $\tau = (\tau_{\Sigma} + \tau_T)n$ ,  $A = [A_{\Sigma} + A_T]n$ ,

де  $\tau_{\Sigma}$  та  $\tau_T$  - відповідно часова та апаратна складність повного однорозрядного суматора та D – тригера регістра пам'яті, аналогічно  $A_{\Sigma}$  та  $A_T$  - їх апаратні складності, *n* - розрядність накопичуючого суматора, *m* - число зсувів вхідних даних у БРЗ.

Аналіз часової та апаратної складності даного суматора при 16-ти розрядах показує, що часова складність становить  $\tau = 48\upsilon$  а апаратна складність становить A=704v.

Недоліком відомої структури багатороозрядного суматора у базисі Радемахера є низька швидкодія його однорозрядних компонентів (рис. 2.28), тривалість переключення яких становить для різних реалізацій 3-5*v*.

На рис. 2.29 зображена структурна схема накопичуючого суматора з парафазними виходами та переносами.



Рисунок 2.28 - Функціональна схема багаторозрядного суматора з парафазними виходами

Така реалізація накопичуючого суматора дозволяє застосувати структурні схеми однорозрядних суматорів з парафазними входами та виходами (рис2.29), які реалізуються на основі логічних елементів І-НЕ з парафазними входами, виходи яких з'єднанні між собою елементом «провідне АБО». Така реалізація однорозрядного компонента накопичуючого суматора забезпечує формування переносів старших розрядів та коду суми за один мікротакт, що підвищує швидкодію накопичуючого суматора у 3 рази.



Рисунок 2.29 - Структурна схема однорозрядного повного суматора з парафазними виходами та виходами.

Аналіз часової та апаратної складності такого класу суматорів при 16 розрядах показує, що часова складність становить  $\tau = 136\upsilon$ , а апаратна складність при 16-ти розрядах становить A=544v.

З метою підвищення швидкодії накопичуючого суматора у структурі спектрального спецпроцесора запропоноване виконання його однорозрядних компонентів у базисі Хаара-Крестенсона.

На рис. 2.30 приведено структурну схему накопичуючого суматора у базисі Хаара-Крестенсона, де  $\sum p_i$  - однорозрядний суматор Хаара по модулю,  $B_i$ -залишок вхідного цифрового коду  $x_i$ , який формується на виході відповідного модульного розряду АЦП Хаара-Крестенсона.

Даниа структура суматора показує, що часова складність запропонованого рішення є найменшою і складає 3 мікротакти, незалежно від розрядності спектрального спецпроцесора, а апаратна складність зростає в 1,5 рази в залежності від розрядності процесора.



Рисунок 2.30 - Структурна схема накопичуючого суматора у базисі Хаара-Крестенсона

*S<sub>x</sub>*- вхід синхронізації, *R*<sub>0</sub> - вхід скиду D- тригерів у нульовий стан.

Приклад структури компонента модульно-матричного накопичуючого суматора по модулю 11 приведена на рис 2.31. На пересічені шин такого суматора розміщені двохвходові елементи І-НЕ.



Рисунок 2.31 - Структура однорозрядного модульно-матричного накоплюючого

суматора по модулю Р=11

Аналіз часової складності такого компонента накопичуючого суматора

розраховується згідно виразу:  $\tau = (\tau_{\sum} + \tau_{T})$ , складає  $\tau = 3\nu$  і не залежить від розрядності спектрального спецпроцесора.

Апаратна складність такого класу суматорів розраховується на основі виразу:  $A = \sum P_i [(A_{\sum} + A_T)].$ 

Апаратна та часова складності матрично-модульного накопичуючого суматора у базисі Хаара-Крестенсона розраховуються згідно виразів:

$$A_{\mu c} = A_1 + A_2 + A_3, \ L = 4 \pi E$$

де  $A_1 = \sum_{i=1}^{\nu} P_j^2 \cdot \mathcal{I}E$  - сумарне число логічних елементів І-НЕ в матрицях

суматора з набором модулів  $P_j$ ,  $A_2 = \sum_{i=1}^{\nu} P_j \cdot 2 \exists E$  - сумарне число D – тригерів у регістрі пам'яті накопичуючого суматора,  $A_3 = \sum_{i=1}^{\nu} P \cdot \exists E$  - сумарне число інверторів на виходах матричних суматорів по модулю.

При 16 - розрядах спектрального спецпроцесора апаратна складнічть рівна A=5484.

На рис. 2.32 показано порівняльні характеристики часової та апаратної складності багаторозрядних накопичуючих суматорів реалізованих згідно різних структур та ТЧБ.



Рисунок 2.32 – Порівняльна характеристика часової та апаратної складності

багаторозрядних накопичуючих суматорів

Аналіз характеристик часової та апаратної складностей відомих багаторозрядних накопичуючих суматорів у базисі Радемахера та запропонованої реалізації накопичуючого суматора у базисі Хаара-Крестенсона показує, що часова складність запропонованого рішення є мінімальною і складає 3 мікротакти незалежно від розрядності спектральнго спецпроцесора, а апаратна складність зростає в залежності від розрядності процесора та перевищує у 3 рази, при цьому характеризується більш високою регулярністю структури компонентів, що спрощує мікроелектронну реалізацію на ПЛІС.

Шифратор, який використовується в структурі спектрального спецпроцесора реалізується на основі матричного ПЗП і виконує функції міжбазисного перетворення кодів Хаара-Крестенсона у двійкові коди базису Радемахера. Апаратна та часова складність, шифратора розраховується згідно виразів:

$$A_{uu} = 2K \sum p_i \cdot v \,, \ \tau_{uu} = 4v$$

При К=16 отримуємо А<sub>ш</sub>=768 для ПЗП.

Виконані дослідження апаратної та часової складності компонентів спектрального спецпроцесора, які реалізовані в базисі Хаара-Крестенсона включаючи: швидкодіючий АЦП, матрично-модульні перемножувачі та матричномодульні накопичуючі суматори демонструють їх суттєві переваги по швидкодії та регулярності архітектури у порівнянні з існуючими рішень таких компонентів у двійковій арифметиці базису Радемахера.

#### ВИСНОВКИ ПО ДРУГОМУ РОЗДІЛІ

- Встановлено, що асиптотика автоковаріаційної функції Кхх(j) дозволяє застосувати отримані цифрові дані у результаті обчислення в нульовій точці Кхх(0) та при j = ∞ значення дисперсії та квадрату математичного сподівання що спрощеує алгоритм обчислення спектру досліджуваних сигналів.
- 2. Формалізовані і досліджені методи аналого-цифрового перетворення сигналів у різних ТЧБ та запропонований новий метод побудови швидкодіючого АЦП у базисі Хаара-Крестенсона, який характеризується у порівнянні з АЦП паралельного типу у базисі Радемахера зменшеною у 3 рази апаратною складністю, а представлення цифрових даних у кодовій системі Хаара-Крестенсона забезпечує максимальне зменшення часової складності базових компонентів спектрального спецпроцесора цифрових перемножувачів та накопичуючих суматорів при зростанні їх апаратної складності не більше ніж у 3 рази, а також підвищеною регулярністю архітектури, що спрощує їхню мікроелектронною реалізацію на ПЛІС.
- 3. Ha основі систематизації характеристик та критеріїв складності спектрального спецпроцесора, досліджені наступні базові компоненти: АЦП, БРЗ, квадратори, пристрої перемноження, накопичуючі суматори та шифратори, які можуть реалізовуватися в різних ТЧБ, що дозволило диференціювати оцінки часової та апаратної складності названих компонентів, а також виконати їх порівняльний аналіз в залежності від діапазону квантування вхідних цифрових даних.
- 4. У результаті виконаного дослідження апаратної та часової складності мікроелектронних компонентів структурних схем спектрального спецпроцесора встановлено, швидкодією ЩО максимальною характеризуються цифрові матрично-модульні перемножувачі та накопичуючі суматори у базисі Хаара-Крестенсона, які обґрунтовано застосувати у якості базових компонентів швидкодіючих спектральних спецпроцесорів.

#### РОЗДІЛ З

# РОЗРОБКА ТА ДОСЛІДЖЕННЯ АЛГОРИТМІВ РЕАЛІЗАЦІЇ ДИСКРЕТНОГО КОСИНУСНОГО ПЕРЕТВОРЕННЯ ФУР'Є НА ОСНОВІ РІЗНИХ АВТОКОРЕЛЯЦІЙНИХ ФУНКЦІЙ

3.1. Дослідження формалізованого алгоритму обчислення спектрів на основі центрованої нормованої автокореляції.

Алгоритм ДКПФ виконується шляхом обчислення АКФ на основі вхідного масиву даних  $\{x_i\}$  та адаптації її характеристик до нормалізованих і центрованих характеристик базисних функцій ТЧБ згідно алгоритму представленого функціоналом  $F[\circ]$ :

$$F[CK\Pi\Phi] = F_1 \Longrightarrow F_2 \Longrightarrow F_3 \Longrightarrow F_4 \Longrightarrow F_5 \Longrightarrow F_6 \Longrightarrow F_7 \Longrightarrow F_8 \Longrightarrow F_9,$$

де:  $F_1[x(t)]$ -реєстрація аналогового вхідного сигналу;

 $F_{i}[x_{i}]$ - аналого-цифрове перетворення x(t) і формування вхідної вибірки масиву даних  $\{x_{i}\}$ ;  $i \in \overline{1,n}$ ;  $0 \le x_{i} \le A$ ; n- об'єм вибірки; A – діапазон квантування  $A = 2^{p}$ ; pрозрядність двійкового представлення цифрових значень  $x_{i}$ .

 $F_{2}[Mx]$  - обчислення математичного сподівання  $M_{x} = \frac{1}{n} \sum_{i=1}^{n} x_{i}$ ;

 $F_3\left[\left\{\stackrel{\circ}{x_i}\right\}\right]$ - обчислення масиву центрованих цифрових відліків  $\{x_i\} = \{x_i - M_x\};$ 

 $F_4[Dx]$  - обчислення дисперсії  $D_x = \frac{1}{n} \sum_{i=1}^n (\overset{\circ}{x_i})^2$ ;

 $F_5[Rxx(j)]$  - обчислення центрованої АКФ  $Rxx(j) = \frac{1}{n} \sum_{i=1}^n \overset{\circ}{x_i} \cdot \overset{\circ}{x_{i+j}}$ ;

 $F_{6}[\rho_{xx}(j)] - \text{обчислення нормованої АКФ } \rho_{xx}(j) = \frac{Rxx(j)}{Dx}; j = 1, m; \text{ m- число точок АКФ};$   $F_{7}[[\rho_{xx}(j-1) - \rho_{xx}(j)] \le 0,01; j = m] - \text{визначення інтервалу кореляції m;}$   $F_{8}[e^{=\gamma i}] - \text{визначення коефіцієнта} \quad \gamma \text{ затухання енергії АКФ } \rho_{xx}(j) \text{ на інтервалі}$  $j \in \overline{0,m};$   $F_9[S(\omega_i)i \in \overline{0,k}, e^{-\gamma i}]$  - обчислення спектру у базисі Фур'є для  $\omega_i, i \in \overline{0,k}$ , k число гармонік спектрального перетворення Фур'є згідно виразу:

$$S(\omega_i) = \frac{1}{m} \sum_{j=i}^m \rho_{xx}(j) \cdot \cos \omega_{ij} \cdot e^{-\nu j}$$

Проведені дослідження обчислювальної складності даного алгоритму демонструє значний об'єм обчислень для розрахунку спектру що принципово обмежує можливості застосування такого формалізованого алгоритму обчислення спектру при створенні швидкодіючих спектральних спецпроцесорів.

3.2 Розробка та дослідження формалізованого алгоритму обчислення спектрів на основі кореляційної функції автоковаріації з адаптацією характеристик базисних функцій різних теоретико-числових базисів.

З метою зменшення числа обчислювальних операцій при реалізації ДКПФ запропонований метод спектрального перетворення шляхом адаптації параметрів базисних функцій ТЧБ (рис.3.1) до характеристик реалізації нецентрованої і ненормованої коваріаційної АКФ, обчисленої на основі масиву даних  $\{x_i\}$  згідно виразу  $Kxx(j) = \frac{1}{N} \sum_{i=1}^{N} x_i \cdot x_{i+j}$ ,  $j \in \overline{o, m_r}$ . Дана АКФ має асимптотику  $Kxx(0) = D_x + M_x^2$ ;  $Kxx(\infty) = M_x^2$  до якої адаптується ортогональна гармонічна функції ТЧБ Фур'є, як показано на рис 3.1.



Рисунок 3.1 – Асимптотика коваріаційної АКФ та базисних функцій косинусного перетворення Фур'є без врахування затухання енергії (1) та затухання енергії (2).

Як видно з рис 3.1 функція спектру визначається шляхом обчислення коефіцієнта взаємокореляції між автоковаріаційною функцією та базисною функцією косинусного перетворення Фур'є, в якій враховано затухання енергії згідно  $e^{-\gamma j}$ .

> Приклади ортогональних функцій W<sub>ij</sub> відомих ТЧБ адаптованих до асимптотики коваріаційної АКФ показані на рис 3.2.





Рисунок 3.2 – Реалізація ортогональних функцій ТЧБ адаптованих до параметрів асимптотики коваріаційної АКФ.

 $Mx^2$ 

Mx<sup>2</sup>

- 24 m.

j = m = 2n

б)

Таким чином у запропонованому алгоритмі ДКПФ необхідно адаптувати характеристики базисної функції W(j) до реалізованої Kxx(j) з врахуванням її асимптотики. Процес адаптації характеристик базисної функції ДКПФ

зводиться до обчислення або вибірки з пам'яті процесора функції  $W(j) = (Mx^2 + Dx \cdot \cos(w_j)) \cdot e^{-Vj}$ . Перевага реалізації даного методу ДКПФ у ТЧБ (W) полягає в тому, що при виконанні такого алгоритму відсутня необхідність додаткового обчислення математичного сподівання  $Mx^2$ , центрованих значень  $X_i$ , дисперсії Dx та операцій нормування АКФ

$$\rho_{x_{x(j)}} = \frac{Rxx(j)}{Dx}.$$

Таким чином запропонований алгоритм визначення спектру виконується шляхом обчислення коефіцієнта взаємокореляції згідно виразу:

$$S(w) = \frac{1}{m} \sum_{j=1}^{m} Kxx(j) \cdot \hat{w}(j) - M_x^2.$$
(3.1)

Тому запропонований метод ДКПФ на основі автоковаріаційного коррелятора в базисі Хаара-Крестенсона [11], який реалізується в системі залишкових класів шляхом представлення вхідних даних  $[x_i]$  набором залишків взаємнопростих модулів [12] виконується згідно алгоритму:

1. Вибирається система взаємо простих модулів, добуток яких перевищує

діапазон квантування Xi (  $0 \le Xi \le A$ )і відповідає умові:  $\prod_{i=1}^{k} Pi \ge A \cdot m \cdot n$ ;

Формалізація математичних операцій запропонованої структури спецпроцесора згідно виразу (3.1) представлена на рис.3.3

$$[C_{0k} \cdot W_{lk} \pmod{p_k} + C_{1k} \cdot W_{lk} \pmod{p_k} \dots C_{mk} \cdot W_{lm} \pmod{p_k} = S_{lk}]$$

Рисунок 3.3 - Формалізація алгоритму обчислення спектра косинусного перетворення Фур'є на основі різних ортогональних функцій <sub>*W*<sub>u</sub></sub> різних ТЧБ.

S0- залишки  $b_i \cdot b_{i-j}$ ;  $i \in \overline{1,k}$ ;  $j \in \overline{0,m}$ ; k- число модулів рі; m — число значень bj; S1-Sl — число обчислених значень точок спектру; l-число базисних функцій.

Даний алгоритм використовується для реалізації структури спектрального спецпроцесора косинусного перетворення у базисі Хаара-Крестенсона..

# 3.3. Розрахунок системи взаємопростих модулів перетворення системи залишкових класів в базисі Крестенсона.

Розрядність спектрального спецпроцесора визначається згідно відповідної послідовності модульних обчислень, які представлені на рис. 3.4 та табл. 3.1.



Рисунок 3.4 - Послідовності модульних обчислень для базисної функції W<sub>j</sub>.

На рис. 3.4 показано приклад виконання послідовності виконання модульних операцій при заданій розрядності АЦП k, числі точок коваріаційної функції m, та об'єму вибірки n. Нехай k=4, m= 32, n = 256,  $b_i = res_{xi} (mod P_i)$ . Тоді при виконанні операцій множення діючих та зсунутих у часі часових відліків розрядність добутків

становить 8 біт. У результаті сумування отриманих добутків в накопичуючих суматорах кожного розряду обчислювача АКФ розрядність кодів становить 16 біт, а їх усереднених значень, які визначаються шляхом відкидання молодших 8 біт розрядність вихідних кодів становить 8 біт. Після перемноження отриманих кодів на коди базисних функцій W розрядність збільшується до 16 біт, які підраховуються в суматорах з числом m=32, вихідні коди яких також усереднюються, що відповідає розрядності спектрального процесора у базисі Радемахера 16 біт.

Таким чином розрядність спектрального спецпроцесора у базисі Хаара Крестенсона повинна відповідати 16-ти бітам для даного прикладу, що наведено у табл. 3.1.

Таблиця 3.1 - Залежність розрядності та системи модулів спектрального спецпроцесора від розрядності АЦП.

АЦП біт	БРЗ	$b_i \times b_j \times C_i$	$C_i  imes W_j$	$\sum C_i$	$\sum C_i$	$S_j \pmod{p}$	$P_1, P_{2,} \cdots P_k$
k=2	2	4	6	6	6	7	5,7,8
k=4	4	8	12	12	12	13	7,11,13,17,19
K=8	8	16	24	24	24	25	13,19,23,27,29,31,32

У процесі обчислення коваріаційної функції згідно модульної арифметики СЗК виконується матрично-модульне перемноження діючих та зміщених в регістрі цифрових відліків, а також накопичуюче матрично-модульне додавання кодів Хаара-Крестенсона. У результаті, у кожному ј-му каналі по *Рі* модулю виконується операція модульного множення і на виходах формуються коди залишків згідно виразу:

$$b_m(H) = res[b_i(H) + b_{i-j}(H)] \mod P_i,$$
(3.2)

де res - визначення залишку по модулю Pi.

Функціональна структура компонента спектрального спецпроцесора в якому обчислюється значення функції коваріації показана на рис 3.5.



Рисунок 3.5 - Функціональна структура обчислення коваріаційної та компонентів спектральної функції косинусного перетворення Фур'є.

Структура матрично-модульних перемножувачів у базисі Хаара показана на рис. 3.6.



Рисунок 3.4 - Структура модульної матриці додавання та множення кодів

Хаара при Р<sub>і</sub>=11

Особливістю такого класу матрично-модульних суматорів та перемножувачів є висока регулярність структури та швидкодія, яка відповідає 2-м мікротактам.

При створенні спектральних спецпроцесорів у базисі Радемахера-Крестенсона необхідно розраховувати набір взаємопростих модулів ( $P_1, P_2, ..., P_{\kappa}$ ). При цьому окремі модулі можуть бути простими числами, а інші добутками простих чисел. Окремі модулі можуть бути представлені квадратами та більш високими степеннями простих чисел, а один з модулів може бути представленим числом 2<sup>k</sup>, де k- ціле число більше 1.

В таблиці 3.2 приведені розраховані програмних шляхом набори взаємопростих модулів для процесорів базису Крестенсона різної розрядності та взаємопростих модулів різної розрядності.

Таблиця 3.2 - Набори взаємопростих модулів для процесорів базису Крестенсона

Роз		Складні
ряд	Прості числа	числа
ніть		
61Т		
3	3,5	7,8
4	7,11,13	15,16.
5	7 11 13 17 19 23	25,27,29
	7,11,13,17,19,23	,31,32.
6	13,17,19,23,29,31,37,41,43,47,53,59,61	55,63,64
7	13 19 23 29 31 37 43 47 53 59 61 67 71 73 79 83 89 97 101 103	119,121,
	107 109 113	123,125,
	107,109,113.	127,128.
8	29.37.41.43.47.53.59.61.67.71.73.79.83.89.97.10.1.103.107.109.113.1	217.247.
	27,131,137,139,149,151,157,163,167,173,179,181,191,193,197,199,2	253,255,
	11,223,227,229,233,239,241,251.	256.
0		
9	31,41,67,71,79,83,89,97,103,107,109,113,127,131,137,139,149,151,1	127 172
	57,163,173,179,181,191,193,197,199,211,223,227,229,233,239,241,2	437,473, 781 702
	51,257,263,269,271,277,281,283,293,307,311,313,317,331,337,347,3	401,493, 501 505
	49,353,359,367,373,379,383,389,397,401,409,419,421,431,433,439,4	501,505,
	43,449,457,461,463,467,473,479,487,491,499,503,509,	511,512.

### Продовження таблиці 3.2

10	37,41,47,61,67,71,79,83,89,97,101,103,107,109,113,127,131,137,149,	
	151,157,163,167,173,179,181,191,193,197,211,223,227,229,233,239,	
	241,251,257,263,269,271,277,281,283,293,307,311,313,317,331,337,	
	347,349,353,359,367,373,379,383,389,397,401,409,419,421,431,433,	949,973,
	439,443,449,457,461,463,467,479,487,491,499,503,509,521,523,541,	989,995,
	547,557,563,569,571,577,587,593,599,601,607,613,617,619,631,641,	1003,10
	643,647,653,659,661,673,677,683,691,701,709,719,727,733,733,739,	07.
	743,751,757,761,769,773,787,797,8009,811,821,823,827,829,839,841	
	,853,857,859,863,877,881,883,887,907,911,919,929,937,941,947,	
	953,967,971,977,983,991,1009,1013,1019,1021.	

В таблиці 3.3 розраховані на основі розробленої програми набори модулів для

спектральних процесорів різної розрядності.

Таблиця 3.3 – Набори взаємопростих модулів та їх характеристики для процесорів різної розрядності

	Набори взаємопростих модулів	Обернені елементи	Ортогональні базиси СЗК	Діапазон кодування чисел	Розрядність процесора	
		mi	Bi	Р	k	
4 бітні:	16	7	105105	240240	16	
	15	11	176176	-		
	13	2	36960	-		
	11	9	196560			
	7	6	205920			
5 бітні:						
1)	29	28	63308	65569	24	
	19	8	27608			
	17	8	30856	-		
	7	1	9367	-		
2)	27	1	2431	65637	18	
	17	9	34749			
	13	8	40392			

Продовження таблиці 3.3

	11	9	53703			
3)	29	9	20475	65975	18	
	25	9	23751			
	13	8	40600			
	7	5	47125			
4)	32	31	64449	66528	18	
	27	4	9856			
	11	5	30240			
	7	3	28512			
5)	32	5	10465	66976	18	
	23	5	14560			
	13	10	51520			
	7	6	57408			
6 бітні:						
1)	63	46	48070	65835		
	55	38	45486		18	
	19	11	38115			
2)	61	43	46483	65941		
	47	20	28060		18	
	23	20	57340		I	
3)	53	36	44892	66091	18	
	43	39	59943			
	29	12	27348			
4)	53	37	64343	92167	18	
	47	18	35298			
	37	34	84694			
5 бітні:						
1)	32	1	137894913	4412637216		
	31	16	2277490176		34	

## Продовження таблиці 3.3

	29	25	3803997600		
	27	17	2778327136		
	23	14	2685953088		
	19	14	3251416896		
	13	8	2715469056		
2)	31	1	145422675	4508102925	34
	29	4	621807300		
	27	8	1335734200		
	25	3	540972351		
	23	13	2548058175		
	19	15	3559028625		
	17	1	265182525		
3)	32	21	5568833025	8485840800	
	31	17	4653525600		34
	29	13	3803997600		
	27	11	3457194400		
	25	18	6109805376		
	23	22	8116891200		
	19	5	2233116000		
6 бітн	ıi:				
1)	64	15	1006745025	4295445440	34
	59	16	1164866560		
	55	27	2108673216		
	43	36	3596186880		
	37	9	1044838080		
	13	12	3965026560		
2)	59	44	3277649716	4395030301	34
	47	17	1589691811		
	43	32	3270720224		

## Продовження таблиці 3.3

18	2551953078			
20	3031055380			
6	436916418	4296344777	34	
45	3647839905			
15	1371173865			
4	419155588			
25	3464794175			
19	3549154381			
			34	
59	2027274751	4295073625		
11	441549625			
75	3881090625			
67	3942053875			
54	1951010118	4299448223	34	
78	3768055746			
13	673407553			
44	2591448244			
61	3914423009			
57	2428247253	4302683729	34	
73	3529167553			
21	1088630823			
73	3975897623			
32	1886107936			
83	2785025409	4294978944	34	
70	2444296960			
45	1913604480			
68	4000802304			
15	1741207680			
	18         20         6         45         15         4         25         19         59         11         75         67         54         78         13         44         61         57         73         21         73         32         83         70         45         68         15	18         2551953078           20         3031055380           6         436916418           45         3647839905           15         1371173865           4         419155588           25         3464794175           19         3549154381           59         2027274751           11         441549625           75         3881090625           67         3942053875           6         3768055746           13         673407553           44         2591448244           61         3914423009           57         2428247253           73         3529167553           21         1088630823           73         3975897623           32         1886107936           83         2785025409           70         2444296960           45         1913604480           68         4000802304           15         1741207680	18         2551953078           20         3031055380           6         436916418         4296344777           45         3647839905         15           15         1371173865         14           4         419155588         25           25         3464794175         19           19         3549154381         19           59         2027274751         4295073625           11         441549625         11           59         2027274751         4299073625           67         3942053875         19           54         1951010118         4299448223           78         3768055746         13           61         3914423009         10           57         2428247253         4302683729           73         3529167553         10           21         1088630823         13           73         3975897623         13           32         1886107936         13           83         2785025409         4294978944           70         2444296960         145           45         1913604480         68           68 <t< td=""></t<>	

Розрядність розрахованих спецпроцесорів спектрального перетворення Фур'є у базисі Радемахера-Крестенсона перевищує відповідну розрядність спецпроцесорів у базисі Радемахера на 2 біти, оскільки при розрахунку добутків взаємопростих модулів їх розрядність зменшується на 1-2 біти по відношенню до суми розрядностей наборів модулів.

У табл. 3.4 розраховані відповідні розрядності процесорів спектрального косинусного перетворення Фур'є у базисі Хаара-Крестенсона які, розраховуються згідно виразу:

$$K_{HC} = \sum_{i=1}^{k} P_i \, .$$

Таблиця 3.4 - Розрядності спектрального косинусного перетворення Фур'є у базисі Хаара-Крестенсона

На	бори	взаєм	мопрс	остих	моду	лів	Розрядність спецпроцесорів		
<b>P</b> <sub>1</sub>	P <sub>2</sub>	<b>P</b> <sub>3</sub>	<b>P</b> <sub>4</sub>	P <sub>5</sub>	<b>P</b> <sub>6</sub>	P <sub>7</sub>	ТЧБ Радемахера	ТЧБ Радемахера- Крестесона	ТЧБ Хаара- Крестенсона
7	11	13	15	16			16	18	62
7	17	19	29				16	18	72
11	13	17	27				16	18	68
7	13	25	29				16	18	74
7	11	27	32				16	18	77
7	13	23	32				16	18	75
19	55	63					16	18	137
23	47	61					16	18	131
29	43	53					16	18	125
37	47	53					16	18	137
13	19	23	27	29	31	32	32	34	174

17	19	23	25	27	29	31	32	34	171
19	23	25	27	29	31	32	32	34	186
13	37	43	55	59	64		32	34	271
29	31	41	43	47	59		32	34	250
23	31	41	47	53	59		32	34	254
53	73	83	107	125			32	34	441
67	73	83	89	119			32	34	443
73	79	83	89	101			32	34	425
37	73	101	123	128			32	34	462

Продовження таблиці 3.4

З таб. 3.2 та 3.4 видно, що при реалізації спектральних спецпроцесорів косинусного перетворення Фур'є їх розрядність у базисах ТЧБ Радемахера-Крестенсона та Хаара-Крестенсона у порівняні з розрядністю спецпроцесорів у базисі Радемахера відповідно зростає на 2 біти а апаратна складність зростає у середньому у 2-3 рази. У той же час швидкодія спецпроцесорів у базисі Хаара-Крестенсона у порівнянні з швидкодією спецпроцесорів у базисі Радемахера зростає у 2-3 порядки, а також характеризується більш регулярною архітектурою з глибоким розпаралеленням обчислювальних процесів та відсутністю наскрізних міжрозрядних переносів.

При цьому об'єм пам'яті базисних функцій адаптованих до коваріаційної АКФ розраховується згідно виразу:

$$I = z2^k \cdot m_j$$

де z- число ТЧБ, 2<sup>k</sup>-число рівнів квантування АКФ, m<sub>j</sub> – число точок АКФ на інтервалі кореляції. При z = 6, числі рівнів квантування АКФ 16-256 та затуханні

її енергії на інтервалі m<sub>j</sub> =8, 12, 16, 24, 32 об'єм пам'яті для зберігання кодів базисних функцій становить відповідно 1-32 Мбіт.

У випадку коли спектральний спецпроцесор реалізується для однієї базисної функції Фур'є, Радемахера, Крестенсона або Хаара відповідно спрощується апаратна складність та зменшується об'єм пам'яті а також перемножувач базисної функції на добуток залишків реалізується на базі схеми модульного множення з константою, яка має часову складність  $1^{\nu}$  а апаратну складність рівну сумі логічних елементів модуля *Pi*. Наприклад для 18 бітних спецпроцесорів у базисі Хаара-Крестенсона та базисних функцій певного числа ТЧБ апаратна складність матрично-модульних перемножувачів розраховується згідно виразу

$$A = \sum_{i=1}^{k} P_i^2 + \sum_{i=1}^{k} P_i$$
, а для базисних функції одного ТЧБ  $A = \sum_{i=1}^{k} P_i$ . Тобто апаратна

складність зменшується згідно відношення  $\frac{\sum_{i=1}^{k} P_i^2 + \sum_{i=1}^{k} P_i}{\sum_{i=1}^{k} P_i} = \sum_{i=1}^{k} P_i + 1.$  Наприклад для

18-ти розрядного спецпроцесора у базисі Хаара-Крестенсона з набором модулів 7,11,13,15,16 апаратна складність зменшується на 240240 вентилів, що приводить до відповідного зменшення апаратної складності перемножувачів кодів добутків  $x_i x_j W_j$  спецпроцесорів Хаара-Крестенсона на 3 порядки та зменшення часової складності у 2 рази.

3.4 Розробка функціональної схеми спецпроцесора спектрального перетворення сигналів у базисі Хаара-Крестенсона

На основі розробленого методу спектрального перетворення Фур'є згідно модульної арифметики системи залишкових класів ТЧБ Хаара-Крестенсона запропонована функціональна-схема обчислювальних перетворень, показана на рис 3.5, і містить:


Рисунок 3.5 - Функціональна схема реалізації методу спектрального перетворення Фур'є у базисі Хаара-Крестенсона

*x*(*t*) - вхідний аналоговий випадковий процес;

1- аналого-цифровий перетворювач, який формує цифрові коди X<sub>i</sub>(H – C) у базисі Хаара-Крестсона;

2 – багаторозрядний регістр зсуву, у якому запам'ятовуються зсунуті у часі цифрові відліки;

3- обчислювач дискретної оцінки автоковаріаційної функції  $K_{xx}(j) = \frac{1}{N} \sum_{i=0}^{N-1} x_i \cdot x_{i-j};$ 

4- шина задання коду системи ортогональних функцій *w* відповідного ТЧБ;

5- пам'ять цифрових значень ортогональних функцій *w*, представлених у кодах Хаара-Крестенсона;

6 – обчислювач коефіцієнта взаємоковаріації між автоковаріаційною функцією  $K_{xx}(j)$  і ортогональною функцією w(j) заданого в ТЧБ;

7- вихідні шини кодів спектру косинусного (парного) перетворення у різних ТЧБ.

Розроблена функціональна структура яка реалізує запропонований метод спектрального перетворення Фур'є з адаптацією базисних функцій ТЧБ до асимтотики коваріаційної АКФ трансформується у структурну схему спектрального спецпроцесора у базисі Хаара-Крестенсона згідно запропонованих структур компонентів: АЦП, БРЗ, матрично-модульних суматорів, перемножувачів та накопичуючих суматорів у базисі Хаара-Крестенсона.

# ВИСНОВКИ ПО ТРЕТЬОМУ РОЗДІЛІ

- Досліджений формалізований алгоритм обчислення спектру на основі центрованої та нормованої автоковаріації. Показано, що такий алгоритм характеризується значною обчислювальною складністю і не може бути ефективно застосований для побудови швидкодіючих спектральних спецпроцесорів.
- Вперше розроблений та досліджений формалізований алгоритм обчислення спектрів на основі кореляційної функції автоковаріації з адаптацією характеристик базисних функцій різних ТЧБ до їх асимптотики.
- 3. Виконаний розрахунок систем взаємопростих модулів перетворення залишкових класів базису Крестенсона на основі розробленого програмного забезпечення розрахунку системи взаємопростих модулів для спектральних спецпроцесорів розрядністю 4-32 біта. Встановлено, що розрядність досліджуваного класу спецпроцесорів у базисі Радемахера-Крестенсона у порівнянні з розрядністю спецпроцесорів у базиси Радемахера зростає на 2 біти, а у Хаара-Крестенсона не більше 3-х разів.
- 4. На основі розробленого методу спектрального перетворення Фур'є згідно модульної арифметики системи залишкових класів ТЧБ Хаара-Крестенсона запропонована функціональна-схема обчислювальних перетворень, що трансформуються у структурну схему спектрального спецпроцесора у базисі Хаара-Крестенсона згідно розроблених структурних рішень компонентів: АЦП, БРЗ, матрично модульних суматорів, перемножувачів та накопичуючих суматорів у базисі Хаара-Крестенсона.

### РОЗДІЛ 4

# РОЗРОБКА СХЕМОТЕХНІЧНИХ РІШЕНЬ ТА РЕАЛІЗАЦІЯ СПЕКТРАЛЬНИХ СПЕЦПРОЦЕСОРІВ

4.1. Розробка структури та мікроелектронних компонентів швидкодіючого аналого-цифрового перетворювача у базисі Хаара-Крестенсона

На основі запропонованої реалізації компонентів швидкодіючого АЦП у базисі Хаара Крестенсона розроблена структурна схема аналого-цифрового перетворювача, з парафазними компараторами який використовується у якості базового вхідного модуля спектрального спецпроцесора перетворення Фур'є, яка показана на рис. 4.1.



Рисунок 4.1 - Структура швидкодіючого АЦП Хаара-Крестенсона з парафазними

компараторами

АЦП містить вхідну шину взірцевої потенціалу U<sub>o</sub>, яка підключення до лінійки взірцевих резисторів R<sub>i</sub>, i-ті з'єднання яких підключені до перших входів i-тих компараторів K з парафазними виходами, другі входи яких з'єднані з вхідною шиною аналогового сигналу x<sub>t</sub> представленого відповідним потенціалом U<sub>x</sub>. Інверсні виходи компараторів K<sub>i</sub> з'єднані з першими входами i-тих логічних елементів I-HE, другі входи яких з'єднані з прямими виходами K<sub>i-1</sub> компараторів. Виходи i-тих логічних елементів I-HE з'єднані з відповідними входами лінійки логічних елементів I-HE, які відповідають залишкам системи взаємопростих модулів  $P_i$  згідно виразу  $b_i = res_{xi} \pmod{P_i}$ . Таким чином згідно запропонованої структури АЦП виконується перетворення згідно рис 2.10 аналогового сигналу U<sub>x</sub> у цифровий парафазний унітарний код Хаара та паралельний код Хаара-Крестенсона у системі взаємопростих модулів  $P_i \dots P_{\kappa}$ .

Розрахунок часової складності такого АЦП виконується на основі аналітичного виразу  $A_{AU\Pi} = A_K + A_{DE} + A_{DE}$ , яка рівна 4 *v* і не залежить від числа рівнів кавантування та розрядності АЦП.

Розрахунок апаратної складності виконується на основі наступного аналітичного виразу  $A_{A \amalg \Pi} = (A_R + A_k + A_{\varPi E}) 2^k + \sum_{i=1}^k P_{i(\varPi E)}$ ,

Де апаратна складність прецизійного резтора  $A_R = 1$ ;

компаратора  $A_K = 5v$ ;

логічного елемента І-НЕ  $A_{\Pi E} = 1v;$ 

k-розрядність АЦП;

Апаратна складність розробленого АЦП залежить від вибраного набору взаємопростих модулів, які показані у таблиці 4.1.

Таблиця 4.1 - Модульні набори для побудови АЦП Хаара-Крестенсона різної

Набір модулів	Кількість біт	Розроблений	Відомий	
		АЦП	АЦП	
4,5	4	121	304	
4,5,7	8	1808	6556	

розрядності

Продовження таблиці 4.1

4,5,7,9	12	28697	143360
4,5,7,9,11	16	458788	3044656

Діаграми залежності апаратної складності АЦП від їх розрядності показані на рис.4.2.



Рисунок 4.2 – Діаграма (а) та характеристика (б) апаратної складності запропонованої та відомої структури АЦП у базисі Хаара-Крестенсона при різній розрядності

З рис. 4.2. б) видно, що при зростанні розрядності запропонованої структури АЦП у базисі Хаара-Крестенсона його апаратна складність зменшується у 2-5 разів при розрядності 4-16 біт.

4.2. Розробка та оцінка системних характеристик швидкодіючого спецпроцесора обчислення спектру у різних теоретико-числових базисах

Алгоритм обчислення спектру на основі косинусного перетворення Фур'є у загальному вигляді для будь-якої ортогональної функції різних ТЧБ у цифровій формі виконується згідно виразу (3.1) та алгоритму представленого на рис. 3.3.

Розроблений швидкодіючий спецпроцесор для обчислення спектрального

косинусного перетворення Фур'є у системі числення залишкових класів у базисі Хаара-Крестенсона та різних ТЧБ, в якому реалізована адаптація характеристик ортогональних базисних функцій до асипмтотики автокореляційної функції кореляції. Структурна схема такого спецпроцесора показана на рис.4.3.



Рисунок 4.3. Структурна схема спецпроцесора обчислення спектру косинусного

перетворення Фур'є

На рис 4.3 показана структурна схема спецпроцесора, який реалізує обчислення спектрального косинусного перетворення, де: 1- вхід аналогового сигналу, 2 – блок пам'яті, 3- АЦП паралельного типу з вихідним кодом базису Хаара-Крестенсона, 4 – модульні перемножувачі, 5 - генератор імпульсів, 6 – вентильні матриці перемноження по модулю, 7 –модульні матричні суматори, 8 – вхід вибору базисної функції ТЧБ, 9 – вхід матричного суматора нульового каналу, 10 – пам'ять кодів базисних функцій, 11 – накопичувальний модульний суматор; 12- дешифратор; 13 - вихідні шини кодів спектру.

Процесор працює таким чином.

Вхідний аналоговий сигнал 1 - x(t) в АЦП 3 дискретизується в часі, квантується по амплітуді і перетворюється у цифрові розрядно-позиційні коди Хаара-Крестенсона по кожному взаємопростому модулю системи залишкових класів базису Крестенсона. Отримувані коди записуються в блок пам'яті, який виконує функції багаторозрядного регістру зсуву 2, де формується масив зсунутих даних  $(x_i, x_{i-1}, ..., x_{(i-m)})$ , де m - число точок АКФ, а k – число модулів СЗК, на основі яких в режимі on-line в матричних модульних перемножувачах 4, обчислюються добутки  $C_j = x_i \cdot x_{i-j} \pmod{p}$ , які додатково перемножуються в модульних перемножувачах 6  $C_j \cdot W_j \mod(p)$  з цифровими кодами відповідних точок базисних ортогональних функцій  $W_j$ , які зберігаються в пам'яті 10. Отримані добутки послідовно додаються в матрично-модульних суматорах 7 та накопичуючому суматорі 11, вихідні коди яких представляють цифрові значення спектру у вигляді залишків по кожному модулю  $P_i$ , які перетворюються у двійковий коди базису Радемахера у дешифраторах 12 і подаються на відповідні вихідні шини 13.

Запропонований спецпроцесор характеризується розширеними функціональними можливостями за рахунок того, що в якості базисних функції  $W_j$ , які представлені в залишках по модулю  $P_i$ , можуть бути відповідно обчислені спектри у базисах Фур'є, Радемахера, Крестенсона та інших. Матричні перемножувачі 4, 6 та суматори 7, 11 реалізуються на вентильних матрицях (рис. 2.25, 2.31, 3,4). Швидкодія запропонованого спецпроцесора визначається сумарною затримкою сигналів у послідовно з'єднаних компонентах згідно виразу.

$$\tau_w = \left(\tau_{A \downarrow I \Pi} + 2\tau_{\times} + m \tau_{\Sigma} + \tau_w\right) v,$$

де:

 $\tau_w$ - швидкодія спецпроцесора спектрального косинусного перетворення Фур'є;

*v* - тривалість переключення мікроелектронного вентиля ПЛМ або ПЛІС;

τ<sub>АЦП</sub> = 5υ - часова складність розробленого АЦП у базисі Хаара-Крестенсона;

 $\tau_x = 2\upsilon$ - часова складність матрично-модульного перемножувача;

 $m\tau_{\Sigma} = (m+2)\cdot 2\upsilon$  - часова складність лінійки модульно-матричних суматорів з врахуванням нульового та накопичувальних суматорів 11;

 $\tau_{u}$ = 2 $\upsilon$  - часова складність шифратора 12.

При m= 32 - часова складність спектрального спецпроцесора складає 24+64 v=88v, тобто не перевищує 100 мікротактів.

При швидкодії мікроелектронних вентилів ПЛІС не менше 100Мгц – обчислення спектру для одної базисної функції складає не менше 10<sup>6</sup> обчислень в секунду.

При реалізації 64 точок одної базисної функції швидкодія обчислень спектру не менша 0,5·10<sup>6</sup> обчислень за секунду.

При обчислені спектру в 6-ти теоретико-числових базисах не буде менша 10<sup>5</sup> обчислень в секунду.

Таким чином швидкодія розроблено спецпроцесора спектрального косинусного перетворення Фур'є у різних ТЧБ на 1-2 порядки перевищує швидкодію відомих, тиражованих спектральних аналізаторів, які мають обмеженні функціональні можливості, оскільки можуть обчислювати спектри тільки в базисі гармонічних функцій Фур'є. Обчислення спектрів в інших ТЧБ Радемахера, Уолша Хаара, Галуа та Крестенсона дозволяє значно спростити генерацію цифрових

значень базисних функцій спектрального перетворення, зменшити об'єм пам'яті для зберігання їх адаптованих цифрових відліків, які враховують ступінь затухання енергії автоковаріаційних функцій, що дозволяє виключити одну з трьох операцій множення у процесорі обчислення спектру. Відомий недолік рядів Фур'є, які характеризуються низькою сходимістю потребує обчислення на порядок більше спектральних ліній у порівнянні з числом ортогональних функцій Радемахера та Крестенсона, що також забезпечує відповідне прискорення спектрального діагностування характеристик промислових об'єктів та маніпульованих сигналів, які потребують спектрального налізу сигналів у діапазоні частот стандартних протоколів комп'ютерних мереж 10-100МГц та спеціалізованих системах

4.3 Розробка програмного продукту для розрахунку наборів взаємопростих модулів спектрального спецпроцесора різної розрядності

Розроблені оболонки і програми розрахунку наборів взаємопростих модулів для процесорів різної розрядності виконані на мові програмування С#.

На рис. 4.4 показано створення проекту програми розрахунку взаємопростих модулів, а також що даний продукт працюватиме на Framework 4.5.1.

Для розробки прогамного продукту обрано Framework 4.5.1, так як основні нововведення у даній версії торкнулись інструментарію налагоджування та покращення продуктивності застосунків, а саме:

– Налагоджування (debugging):

- о Підтримка Edit & Continue для 64-бітної архітектури;
- о Підтримка обриву та збою зв'язку в ADO.NET;
- о Покращення асинхронного налагоджування;
- Оптимізація продуктивності застосунків:
  - о Механізм стиснення великих об'єктів у пам'яті по запиту;

- Вдосконалення системи побудови програм Just-In-Time для підтримки багатьох платформ;
- Новий функціонал ASP.NET App Suspend, який дозволяє автоматично вимикати неактивні сайти та завантажувати їх по запиту.

						_	-		
M	Start Page - Microsoft \	Visual Studio (Adr	ministrato	rr)		₹6	Quick Launch (Ctrl+Q)	₽ -	ъ×
FILE	EDIT VIEW DEB	UG TEAM	GITTOOLS	S TOOLS TEST ARCHITECTURE	RESHARPER ANALYZE WIN	NDOW HELP		Sign	in 🛛
	) - O   👸 <b>- </b> 🔛	19-C	- 🕨 At	ttach • 🖒 • 🔄 - 🎽 🛱 ;					
Teo	Start Page 🕫 🗙					-	Solution Explorer		- 4 ×
box						<u>^</u>	C O 🟠 👂		
l⊠									
. Serv	Ultimate 2	013		Discover what's	new in Ultimate	e 2013			
er Obj	New Project			You can find information a	bud new hadares and en	8 23	J		
ect E	▶ Recent		.NET F	ramework 4.5.1 - Sort by: Default	- # <b>E</b>	Search Installed Templates (Ctrl+E)	•		
plore	✓ Installed		C.	Windows Forms Application	Visual C#	Type: Visual C#			
	▲ Templates	<b>^</b>		Windows Forms Application	visual C=	A project for creating an application with a			
	▲ Visual C#			WPF Application	Visual C#	Windows Forms user interface			
	Windows D ▷ Web	esktop	G	Console Application	Visual C#				
	▷ Office/Shan	ePoint		console application	visual c-				
	Android		사 (	Class Library	Visual C#				
	Cross-Platfo	orm	R CC	Class Library (Portable)	Visual C#				
	▷ iOS		1410						
	Reporting	1		WPF Browser Application	Visual C#				
	Silverlight Test		₹ĵ	Empty Project	Visual C#				
	WCF		3 <b>0</b> 0	Windows Service	Visual C#				
	♦ Other Language	es	-FS	WPE Content Content Library	Marcal Co.				
	Other Project T	ypes	œ.	WPP Custom Control Library	Visual C#				
	Modeling Proje	ects		WPF User Control Library	Visual C#	-			
	▷ Online			Click base to an antipa and	Good terreralisters				
				click here to go online and	into completes.				
	Name:	CoPrimeFinder					plution Explorer Team Explorer		
	Location:	D:\Projects\			-	Browse			
	Solution name:	Apps				Create directory for solution			

Рисунок 4.4 – Проект програми розрахунку взаємопростих модулів

На рис. 4.5 зображено створення основного фрейму програми.



Рисунок 4.5 – створення головного вікна програми

Фрагмент коду проектування головниого меню програми, який складається із фреймів:

namespace KrestensonMath.CoPrimesFinderApp

```
{
   partial class MainForm
    {
        /// <summary>
        /// Required designer variable.
        /// </summary>
        private System.ComponentModel.IContainer components = null;
        /// <summary>
        /// Clean up any resources being used.
        /// </summary>
        /// <param name="disposing">true if managed resources should
be disposed; otherwise, false.</param>
        protected override void Dispose (bool disposing)
        ł
            if (disposing && (components != null))
            {
                components.Dispose();
            }
            base.Dispose(disposing);
        }
        #region Windows Form Designer generated code
        /// <summary>
        /// Required method for Designer support - do not modify
        /// the contents of this method with the code editor.
        /// </summary>
        private void InitializeComponent()
        {
            this.tabControl1 = new
System.Windows.Forms.TabControl();
            this.tabPage1 = new System.Windows.Forms.TabPage();
            this.chkOnlyCoprime = new
System.Windows.Forms.CheckBox();
            this.chkFullInfo = new System.Windows.Forms.CheckBox();
            this.nudAdv = new System.Windows.Forms.NumericUpDown();
            this.label1 = new System.Windows.Forms.Label();
            this.nudMin = new System.Windows.Forms.NumericUpDown();
            this.nudMax = new System.Windows.Forms.NumericUpDown();
            this.txtResult = new System.Windows.Forms.TextBox();
            this.lblMin = new System.Windows.Forms.Label();
            this.lblMax = new System.Windows.Forms.Label();
            this.btnFind = new System.Windows.Forms.Button();
            this.tabPage2 = new System.Windows.Forms.TabPage();
            this.chkFullDataFilter = new
System.Windows.Forms.CheckBox();
```

```
this.chkGreaterCpu = new
System.Windows.Forms.CheckBox();
            this.txtInNumbersFilter = new
System.Windows.Forms.TextBox();
            this.txtOutNumbersFilter = new
System.Windows.Forms.TextBox();
            this.btnFindMin = new System.Windows.Forms.Button();
            this.tabControl1.SuspendLayout();
            this.tabPage1.SuspendLayout();
((System.ComponentModel.ISupportInitialize)(this.nudAdv)).BeginInit(
);
((System.ComponentModel.ISupportInitialize)(this.nudMin)).BeginInit(
);
            // MainForm
            11
            this.AutoScaleDimensions = new System.Drawing.SizeF(6F,
13F);
            this.AutoScaleMode =
System.Windows.Forms.AutoScaleMode.Font;
            this.ClientSize = new System.Drawing.Size(497, 473);
            this.Controls.Add(this.tabControl1);
            this.Name = "MainForm";
            this.Text = "Розрахунок наборів взаємопростих модулів";
            this.Load += new System.EventHandler(this.Form1 Load);
            this.tabControll.ResumeLayout(false);
            this.tabPage1.ResumeLayout(false);
            this.tabPage1.PerformLayout();
            this.AutoScaleMode =
System.Windows.Forms.AutoScaleMode.Font;
            this.ClientSize = new System.Drawing.Size(497, 473);
            this.Controls.Add(this.tabControl1);
            this.Name = "MainForm";
            this.Text = "Розрахунок наборів взаємопростих модулів";
            this.Load += new System.EventHandler(this.Form1 Load);
            this.tabControl1.ResumeLayout(false);
            this.tabPage1.ResumeLayout(false);
            this.tabPage1.PerformLayout();
((System.ComponentModel.ISupportInitialize)(this.nudAdv)).EndInit();
((System.ComponentModel.ISupportInitialize)(this.nudMin)).EndInit();
((System.ComponentModel.ISupportInitialize)(this.nudMax)).EndInit();
            this.tabPage2.ResumeLayout(false);
            this.tabPage2.PerformLayout();
            this.ResumeLayout(false);
            this.AutoScaleMode =
System.Windows.Forms.AutoScaleMode.Font;
            this.ClientSize = new System.Drawing.Size(497, 473);
```

121

```
this.Controls.Add(this.tabControl1);
            this.Name = "MainForm";
            this.Text = "Розрахунок наборів взаємопростих модулів";
            this.Load += new System.EventHandler(this.Form1 Load);
            this.tabControl1.ResumeLayout(false);
            this.tabPage1.ResumeLayout(false);
            this.tabPage1.PerformLayout();
((System.ComponentModel.ISupportInitialize)(this.nudAdv)).EndInit();
((System.ComponentModel.ISupportInitialize)(this.nudMin)).EndInit();
((System.ComponentModel.ISupportInitialize)(this.nudMax)).EndInit();
            this.tabPage2.ResumeLayout(false);
            this.tabPage2.PerformLayout();
            this.ResumeLayout(false);
        }
        #endregion
        private System.Windows.Forms.TabControl tabControl1;
       private System.Windows.Forms.TabPage tabPage1;
        private System.Windows.Forms.CheckBox chkOnlyCoprime;
        private System.Windows.Forms.CheckBox chkFullInfo;
        private System.Windows.Forms.NumericUpDown nudAdv;
        private System.Windows.Forms.Label label1;
       private System.Windows.Forms.NumericUpDown nudMin;
        private System.Windows.Forms.NumericUpDown nudMax;
       private System.Windows.Forms.TextBox txtResult;
        private System.Windows.Forms.Label lblMin;
        private System.Windows.Forms.Label lblMax;
        private System.Windows.Forms.Button btnFind;
        private System.Windows.Forms.TabPage tabPage2;
        private System.Windows.Forms.TextBox txtInNumbersFilter;
        private System.Windows.Forms.TextBox txtOutNumbersFilter;
        private System.Windows.Forms.Button btnFindMin;
        private System.Windows.Forms.CheckBox chkGreaterCpu;
        private System.Windows.Forms.CheckBox chkFullDataFilter;
   }
}
```

Інтерфейс програми складається з декількох фреймів. Перший з них — це головне вікно програми (рис.4.6). З нього відбувається вхід у режим розрахунку взаємопростих модулів.

Розрахунок взаемопростих модулів	Набори взаємопростих модулів	
Розряд процесора	8	
Розрядність одного елемента	3	
8 7 5 3	*	
		Розрахувати

Рисунок 4.6 - Розрахунок взаємопростих модулів

На рис 4.6 зображено головне вікно програми де потрібно вказати розрядність процесора та кількість біт у одному модулі, після чого потрібно натиснути клавішу розарахувати.

Рис. 4.7 показує розрахунок взаємопростих 4-х бітних модулів для процесорів розрядністю 16.

•	Розрахунок наборів взаємопрости	их модулів			23	
	Розрахунок взаємопростих модулів	Набори взаємопростих модулів				
	Розряд процесора	16				
	Розрядність одного елемента	4				
	16 15 13 11 7	Pos	рахува	лати		
-						_

Рисунок 4.7 - Розрахунок взаємопростих модулів для процесора розряднітью

Рисунок 4.8 показує розрахунок взаємопростих модулів для процесорів розрядністю 32 біт з 5-ти бітними модулями.

r coparynoir boadinonpoonini mogynib	Навори взаємопростих модули	8
Розряд процесора	32	
Розрядність одного елемента	5	
32 31 29 27 25 23 19 17 13 11 7		
	-	Розрахувати

Рисунок 4.8 - Розрахунок взаємопростих модулів для процесора розрядністю

### 32 біт та 5-ти бітними модулями

Лістинг коду для розрахунку модулів:

```
ExtendedNumberMultiplicator(Utils.GetMultipliers(maxValue)));
foreach (var pair in primesList)
{
    if (pair.Key.Length < itemMaxCapacity)
    {
        searchList.Add(pair.Key, pair.Value);
    }
    else if (pair.Key.Length == itemMaxCapacity)
    {
        if (res.Contains(pair.Value))
            continue;
        res.Add(pair.Value);
        res2.Add(new ExtendedNumberPrime(pair.Value));
    }
    else</pre>
```

{ break; } } var needContinue = res.Count < returnPrimesCount;</pre> if (needContinue) { var tempRes = new List<uint>(); foreach (var pairOuter in searchList) { uint temp; foreach (var pairInner in searchList) if (pairOuter.Key.Length + pairInner.Key.Length - 1 > itemMaxCapacity) { continue; } temp = pairInner.Value \* pairOuter.Value; if (temp >= maxValue || tempRes.Contains(temp) || res.Contains(temp)) continue; tempRes.Add(temp); res2.Add(new ExtendedNumberMultiplicator(new[] { pairInner.Value, pairOuter.Value })); } if (!tempRes.Contains(pairOuter.Value)) { tempRes.Add(pairOuter.Value); res2.Add(new ExtendedNumberPrime(pairOuter.Value));

}

```
for (var i = 2; i <= itemMaxCapacity; i++)</pre>
                     {
                         temp = (uint)Math.Pow(pairOuter.Value, i);
                         if (temp > maxValue)
                         {
                             break;
                         }
                         if (tempRes.Contains(temp))
                             continue;
                         tempRes.Add(temp);
                         res2.Add(new
ExtendedNumberPowerer(pairOuter.Value, (uint)i));
                     }
                }
                res.AddRange(tempRes);
            }
            res2 = (from entry in res2 orderby entry.GetRealNumber()
descending select entry).ToList();
            return res2.Take(returnPrimesCount).ToList();
using System.Globalization;
using System.Ling;
namespace KrestensonFindPrimes
{
    public abstract class ExtendedNumber
    {
        protected uint RealNumber;
        protected uint[] Multipliers;
        public uint GetRealNumber()
        {
            return RealNumber;
        }
        public uint[] GetMultipliers()
        {
            return Multipliers;
```

Даний розрахунок відбувається по принципу, який зображений на рис 4.9.

}

}



Рисунок 4.9 – Принцип обчислення взаємопростих модулів для процесора різної розрадності

Для розрахунку кодів спектральних ліній на виході спецпроцесора потрібно набори модулів *Рі*, тому в програмному продукті розрахунку системи взаємопростих модулів розроблена можливість розрахунку шляхом задання максимально можливого набору модулів.

Для того щоб розрахувати набори взаємопростих модулів потрібно перейти у вкладку «набори взаємопростих» модулів, де потрібно вказати з яких модулів формуватимуться набори рис 4.10. Модулі вказуємо з першої вкладки даного програмного продукту.

127

ахунок взаємопростих модулів Набори	взаємопростих модулів
240 (Складене число: 16 * 15 * 13 * 11 * 7	
	Breenward

Рисунок 4.10 - Розрахунок наборів взаємопростих модулів для процесора розрядністю 16 біт та 4-х бітними модулями

На рис 4,11 показано розрахунок набору модулів для процесора з розрядністю 16 біт та 4- бітними модулями.



Рисунок 4.11 - Розрахунок наборів взаємопростих модулів для процесора розрядністю 32 біта та 4-ти бітними модулями

На рис 4.12 показано розрахунок набору модулів для процесора з розрядність 32 біт, відповідно у першому вікні задавши 5-ти бітні модулі та натиснувши клавішу «розрахувати набори модулів», де у наступному вікні програми відображається процес розрахунку а також всі можливі комбінації наборів модулів.

Розрахунок взаємопростих модулів Набори взаємопр	остих модулів
128 127 125 123 121 119 113 109 107 103 101 97 89 83	
4294978944 (Складене число: 128 * 123 * 101 * 73 * 37) 4295073625 (Складене число: 125 * 107 * 83 * 73 * 53) 4295079296 (Складене число: 128 * 107 * 97 * 61 * 53) 4295254187 (Складене число: 128 * 107 * 97 * 61 * 53) 4295329125 (Складене число: 125 * 123 * 89 * 73 * 43) 4295473375 (Складене число: 125 * 123 * 89 * 73 * 43) 42955064125 (Складене число: 125 * 101 * 79 * 73 * 59) 4295706752 (Складене число: 125 * 101 * 79 * 73 * 59) 4295852089 (Складене число: 127 * 101 * 89 * 71 * 47) 4295852089 (Складене число: 127 * 101 * 89 * 71 * 47) 4295956049 (Складене число: 127 * 101 * 89 * 71 * 53) 4296144000 (Складене число: 127 * 107 * 73 * 71 * 61) 4296564139 (Складене число: 127 * 107 * 73 * 71 * 61) 4296564139 (Складене число: 127 * 107 * 73 * 71 * 61) 4296564139 (Складене число: 127 * 107 * 73 * 73 * 59) 4296651375 (Складене число: 127 * 107 * 73 * 71 * 61) 4296943273 (Складене число: 127 * 107 * 73 * 61 * 59) 42960900 (Складене число: 127 * 119 * 79 * 61 * 59)	Розрахувати

Рисунок 4.12 - Розрахунок наборів взаємопростих модулів для процесора розрядністю 32 біт та 5-ти бітними модулями

Фрагмент коду рзрахунку набору взаємопростих модулів :

```
public class ExtendedNumberPrime : ExtendedNumber
{
    public ExtendedNumberPrime(uint number)
    {
        RealNumber = number;
        Multipliers = new uint[] { number, 1 };
    }
}
```

```
public override string ToString()
       {
            return RealNumber + " (Просте число)";
        }
  public ExtendedNumberPrime(uint number)
        {
           RealNumber = number;
           Multipliers = new uint[] { number, 1 };
       }
       public override string ToString()
       {
           return RealNumber + " (Просте число)";
        }
}
   public class ExtendedNumberMultiplicator : ExtendedNumber
   {
       public ExtendedNumberMultiplicator(uint[] multipliers)
       {
           var number = multipliers.Aggregate<uint, uint>(1,
(current, multiplier) => current*multiplier);
           RealNumber = number;
           Multipliers = multipliers;
       }
       public ExtendedNumberMultiplicator(uint[] multipliers)
        {
           var number = multipliers.Aggregate<uint, uint>(1,
(current, multiplier) => current*multiplier);
           RealNumber = number;
       public override string ToString()
        {
```

```
public ExtendedNumberMultiplicator(uint[]
multipliers)
        {
            var number = multipliers.Aggregate<uint, uint>(1,
(current, multiplier) => current*multiplier);
            RealNumber = number;
            Multipliers = multipliers;
        }
        public ExtendedNumberMultiplicator(uint[] multipliers)
        {
            var number = multipliers.Aggregate<uint, uint>(1,
(current, multiplier) => current*multiplier);
            RealNumber = number;
            Multipliers = multipliers;
        }
          var res =
     RealNumber.ToString(CultureInfo.InvariantCulture);
            res += " (Складене число: ";
            res += string.Join(" * ", Multipliers);
            res+=")";
    return res;
        }
    }
    public class ExtendedNumberPowerer : ExtendedNumberMultiplicator
    {
        private readonly uint _powerKoefficient;
        public ExtendedNumberPowerer(uint multiplier, uint
powerKoefficient)
            : base (Enumerable.Repeat (multiplier,
(int)powerKoefficient).ToArray())
        {
            powerKoefficient = powerKoefficient;
        }
        public override string ToString()
```

```
{
    return RealNumber + " (Складене число: " +
Multipliers[0]
+
    " ^ " + _powerKoefficient + ")";
    }
}
```

Таким чином дане, програмне забезпечення для розрахунку модулів та їх розраховувані набори модулів можна використовувати для розрахунку кодів спектральних ліній з використанням спектрального спецпроцесора у базисі Хаара-Крестенсона різної розрядності. Код програми на мові С# наведено у Додатку А.

4.4 Розробка програмного забезпечення синтезу мікроелектронної реалізації компонентів спектрального спецпроцесора на програмованих логічних інтегральних схемах

Система автоматизованого проектування Xilinx Ise 10.3. являє собою інтегроване середовище для розробки цифрових пристроїв на базі програмованих логічних інтегральних схем фірми Xilinx, яка забезпечує виконання всіх етапів, необхідних для випуску готових виробів:

1) створення логічних пристроїв;

2) створення синтезу структур і прокладка внутрішніх зв'язків в програмованих логічних та інтегральних схемах;

3) програмованих логічних інтегральних схем (компіляцію);

4) моделювання функціональності та часового аналізу логічних інтегральних схем.

Проектування дослідного взірця спектрального спецпроцесора в ТЧБ Хаара-Крестенсона включає наступні етапи:

- розробка загальної логічної схеми спектрального спецпроцесора (рис. 4.13);

- розробка логічних блоків компонентів спектрального спецпроцесора, що дублюються m+1 – разів у багаторозрядному регістрі зсуву (рис. 4.14);
- розробка блока логічних елементів "І-НЕ" (рис. 4.15);
- розробка блоку накопичуючого суматора (рис. 4.16);



Рисунок 4.13 – Загальна логічна схема спецпроцесора

🚾 Xilinx - ISE - D:\Work\XILINX\Albanskuj\D	igital_Correlator\Digital_Correlator.i	ise - [Digital_Correlator.ngr]					_ 8 ×
📄 File Edit View Project Source Process Wir	ndow Help						_ 8 ×
🗅 🖻 🗐 🕼    🕹 🗎 🛣 🖄 🖄	🞯 🖸 👂 🖉 🗙 🗶 🔊	28800	k?   /A 🐹	- 1	🔯 🗵 🖭 💐 🕄	31 6 6 8 8 8 8 9	
🕩 🔭 🖎 🕫 🕫 🐨 🐨 🏦	A D D 🖂 🗠 D 🖉 🔿 🚱						
×							
E-Digital_Correlator + shift.en.yimp - Logic_Circuit - Math_Circuit - Math_Circuit							
⊕-Unit_2	reg_data_feedback(3:0)		control_bus(6:0) data_out_bus(7:0)		add_1(120)m_out(15:0)	data out int(7:0)	
<u>H</u> . Unit_3	rst		data_in_bus(7:0)		olik rst		
🗝 Sourc 🏠 Files 🦽 Snapst 🌔 Librar 陆 Desig	shift_en				wr_en over_flow		
Provide Dialel Combine Debuted	control bus(6:0)						
Processes for: Digital_Correlator - Behavioral							
Add Existing Source	Cik						
E Sesion Litities							
User Constraints					olk data out(7:0)	ma data int/7) ma da	ata_iat(0)
Synthesize - XST					duid_out(7.0)		
View Synthesis Report					rst		
	serial_in				serial_in		
					shift en		
🔁 Check Syntax							
E- C Generate Post-Synthesis Simulation							
📺 🤁 Implement Design							
🕂 🍋 Generate Programming File							
Configure Target Device							
·····@··· Analyze Design Using Chipscope							
4 D							
"L' Processes			1				
	What's New in ISE Design Suite 10.1	Synthesis Report 🔡 Digi	tal_Correlator.ngr				
							[2284,316]
🎝 Запустити 🜔 🚞 🗾	W 🚿					EN 🎓 🛱 🍠	(b) 11:39 18.11.2013

Рисунок 4.14 - Логічний блок багаторозрядного регістра зсуву спектрального спецпроцесора







Рисунок 4.16 – Блок накопичуючого суматора

Для коректної роботи спектрального спецпроцесора відбувається дублювання його основних блоків компонент m та m+1 разів: накопичуючого суматора, групи (блоку) логічних елементів "I-HE", розрядів багаторозрядного регістра зсуву.

Таким чином в процесі проектування пристрою використано ряд компонентів з бібліотек програмного комплексу Xilinx Ise 10.3. Статистика використаних компонентів Ise 10.3. приводиться в наступному вигляді:

in the statistics (multiple	<b>UIWIIIU</b>
# Adders/Subtractors	: 3
16-bit adder carry out	: 3
# Registers	: 28
1-bit register	: 24
16-bit register	: 3
7-bit register	:1

# 1. Macro Statistics (макро статистика) -

# 2. Design Statistics (статистика проектування) -

# IOs	: 19
Cell Usage :	
# BELS	: 51
# GND	:1
# LUT2	: 3
# LUT3	: 16
# LUT4	:1
# LUT4_L	:1
# MUXCY	: 14
# VCC	:1
# XORCY	:14
# FlipFlops/Latches	: 34
# FDE	:1
# FDR	: 3
# FDRE	: 26
# FDS	:4
# Shift Registers	:1
# SRL16E	:1
# Clock Buffers	:1
# BUFGP	:1
# IO Buffers	: 18
# IBUF	:2
# OBUF	:16
# IOs	: 19
Cell Usage :	
# BELS	: 51
# IOs	: 19
Cell Usage :	
# BELS	: 51
# IOs	: 19
Cell Usage :	

# BELS		: 51
# GND		:1
# LUT2		: 3
# LUT3		: 16
# LUT4		:1
# LUT4 L		:1
# MUXCY		· 14
# VCC		• 1
# YORCY		· 1/
# FlinFlons/Latches		· 17
# Thpriops/Latenes		· 1
# ГDE # EDD		.1
# ГDK # EDDE		. 5
# FDRE		: 20
# FDS		:4
# Shift Registers		:1
# SRL16E		:1
# Clock Buffers		:1
# BUFGP		:1
# IO Buffers		: 18
# IBUF		:2
# OBUF		:16
# IOs		: 19
Cell Usage :		
# BELS		: 51
# IOs		: 19
Cell Usage :		
# BELS		: 51
# IOs		: 19
Cell Usage :		
# BELS		: 51
# GND		:1
# LUT2		· 3
# 11/T3		· 16
# LUTA		· 10
# LUT4 # LUT4 I		· 1
# LU14_L # MUVCV		.1
# MUACI		. 14
# VCC		:1
# XORCY		: 14
# FlipFlops/Latches		: 34
# FDE		:1
FDS	:4	
# Shift Registers		:1
# SRL16E		:1
# Clock Buffers		:1
# BUFGP		:1

# IOs	: 19
Cell Usage :	
# BELS	: 51
# GND	:1
# LUT2	: 3
# LUT3	:16
# LUT4	:1
# LUT4_L	:1
# MUXCY	:14
# VCC	:1
# XORCY	: 14
# FlipFlops/Latches	: 34
# FDE	:1
# FDR	: 3
# FDRE	: 26
# FDS	:4
# Shift Registers	:1
# SRL16E	:1
# Clock Buffers	:1
# BUFGP	:1
# IO Buffers	: 18
# IBUF	: 2
# OBUF	: 16

#### **3. Device utilization summary (резюме використаних пристроїв):**

Selected Device :	3s200ft256-4
Number of Slices:	19 out of 1920 0%
Number of Slice Flip Flops:	34 out of 3840 0%
Number of 4 input LUTs:	22 out of 3840 0%
Number used as logic:	21
Number used as Shift registers	: 1
Number of IOs:	19
Number of bonded IOBs:	19 out of 173 10%
Number of GCLKs:	1 out of 8 12%

4. Timing constraint: Default period analysis for Clock 'clk' (часові рамки виконання)-

Clock period: 6.383ns (frequency: 156.662MHz)

Data Path: Unit\_3/Shift\_Reg/data\_tmp\_1 to Unit\_3/Shift\_Reg/data\_tmp\_4

Gate Net

Cell:in->out fanout Delay Delay Logical Name (Net Name)

 FDRE:C->Q
 5
 0.720
 1.260
 Unit\_3/Shift\_Reg/data\_tmp\_1

 (Unit\_3/Shift\_Reg/data\_tmp\_1)
 1
 0.551
 0.869
 shift\_en2 (shift\_en2)

 LUT3:I0->O
 1
 0.551
 1.830
 shift\_en2 (shift\_en2)

 LUT4:I2->O
 28
 0.551
 1.830
 shift\_en22 (shift\_en)

 FDRE:CE
 0.602
 Unit\_3/Shift\_Reg/data\_tmp\_4

-----

 
 Total
 6.383ns (2.424ns logic, 3.959ns route) (38.0% logic, 62.0% route)

Лістинг коду програмованого спектрального спецпроцесора наведено у

Додатку Б.

#### ВИСНОВКИ ПО ЧЕТВЕРТОМУ РОЗДІЛІ

- Розроблена структура та мікроелектронні компоненти швидкодіючого АЦП у базисі Хаара-Крестенсона на основі застосування парафазних компараторів, який у порівняні з відомими паралельними АЦП у базисі Радемахера та Хаара-Крестенсона характеризується зменшеною у 2-5 разів апаратною складністю та підвищеною у 2 рази швидкодією.
- Досліджені системні характеристики базових компонентів спектрального процесора та побудовані порівняльні діаграми його часової та апаратної складності по відношенню до відомих аналогів реалізованих у двійковй системі числення базису Радемахера, що підтвердило переваги його швидкодії.
- 3. Розроблена структура спектрального спецпроцесора, який характеризується розширеними функціональними можливостями за рахунок того, що в якості базисних функції W<sub>j</sub>, які представлені в залишках по модулю P<sub>i</sub>, можуть бути відповідно обчислені спектри у базисах Фур'є, Радемахера, Крестенсона та інших. Матричні перемножувачі та суматори реалізуються на вентильних модульних матрицях у базисі Хаара, який у порівнянні з відомими пристроями характеризується підвищеною на 2-3 порядки швидкодією.
- Розроблено програмне забезпечення мовою С# та інтерфейс користувача розрахунку наборів взаємопростих модулів для спектральних спецпроцесорів у базисі Хаара-Крестенсона різної розрядності,
- 5. На основі програмного комплексу Xilinx Ise 10.3. розроблена програма синтезу компонентів високопродуктивного синтезу компонентів на базі мікроелектронних утилітів ПЛІС фірми Xilinix.
- 6. Реалізований та впроваджений у промисловість розроблений швидкодіючий спецпроцесор спектрального опрацювання даних на основі мікропроцесорної платформи обладнаной ПЛМ та периферійними комунікаційними модулями вводу/виводу даних, які застосовані в системах моніторингу спектральних

характеристик маніпульованих сигналів спеціалізованих комп'ютерних мереж управління рухомим складом залізничним транспорту.

### ЗАГАЛЬНІ ВИСНОВКИ ПО РОБОТІ

- 1. Виконана систематизація процесорів цифрового спектрального опрацювання сигналів на основі різних архітектур та сфери застосувань у широкому класі залач цифрового опрацювання даних, обґрунтувати шо дозволило перспективу розробки та реалізації швидкодіючого спектральних спецпроцесорів у системі числення залишкових класів базису Хаара-Крестенсона. Викладені теоретичні засади спектрального аналізу на основі інтегрального та дискретного перетвореня Фур'є, які дозволили оцінити переваги та функціональні обмеження відомих алгоритмів реалізації косинусного перетворень Фур'є при використанні двійкової системи числення базису Радемахера. Досліджені структури цифрових кореляторів, які є базовими компонентами спектральних спецпроцесорів косинусного перетворення Фур'є, проаналізовані характеристики кодових систем ортогональних функцій різних теоретико-числових базисів та встановлена ефективність застосування базису Хаара-Крестенсона при реалізації матрично-модульних операцій у компонентах спектральних спецпроцесорів. 2. Розроблено метод швидкодіючого аналого-цифрового перетворення сигналів
- 2. Розроолено метод швидкодночого аналого-цифрового перетворення сигналив у кодовій системі Хаара-Крестенсона, який дає змогу розпаралелити формування кодів залишків у базисі Хаара згідно набору взаємо-простих модулів. Застосування такого методу не вимагає додаткових міжбазисних перетворень Радемахера-Крестенсона і забезпечує швидкодіючу реалізацію модульних операцій множення та додавання цифрових даних у базовому кореляційному модулі спектрального спецпроцесора.
- 3. Запропоновано метод дискретного косинусного перетворення Фур'є на основі адаптації характеристик ортогональних базисних функцій до експериментальної реалізації коваріаційної функції автокореляції, що дозволило спростити складність обчислювальних операцій та зменшити кількість множень в алгоритмі спектрального опрацювання сигналів.
- 4. Запропоновано метод генерування ортогональних функцій різних теоретикочислових базисів, адаптованих до характеристик експериментально

отриманих функцій автокореляції, що дозволило реалізувати їх зберігання табличним способом. Це дало змогу вилучити одну з трьох операцій множення в алгоритмі спектрального перетворення Фур'є та здійснити вибірку цифрових значень базисних функцій згідно параметрів дисперсії, математичного сподівання та ступеня затухання енергії функції автоковаріації.

- 5. Удосконалено метод формування цифрових значень ортогональних базисних функцій перетворення Фур'є шляхом переставлення їх кодів у системі залишкових класів. Це дозволило спростити та підвищити швидкодію спектрального перетворення з можливістю розпаралелення обчислювальних процесів згідно модульної арифметики.
- 6. Отримав подальший розвиток метод обчислення значення спектру для однієї базисної функції шляхом розпаралелення виконання операцій множення діючих та затриманих у часі залишків цифрових відліків вхідного процесу у системі взаємопростих модулів, множення отриманих залишків добутків на залишки відповідної ортогональної базисної функції та їх накопичуюче додавання на виході однієї точки спектру. За рахунок цього зменшується об'єм пам'яті для зберігання кодів базисної функції, а також зменшується апаратна складність перемножувача базисної функції на добуток залишків.
- 7. Розроблена структура та мікроелектронні компоненти швидкодіючого АЦП у базисі Хаара-Крестенсона на основі застосування парафазних компараторів та заміни апаратно складних логічних елементів ВИКЛЮЧАЮЧЕ АБО елементами І-НЕ у кожному і-тому компоненті АЦП, що дозволило зменшити у 3 рази апаратну складність та підвищити у 2 рази швидкодію АЦП у базисі Радемахера-Крестенсона у порівнянні з АЦП у базисі Радемахера.
- Розроблена структура спектрального спецпроцесора, який характеризується розширеними функціональними можливостями, які забезпечуються обчисленням спектрів у базисах Фур'є, Радемахера, Хаара та Крестенсона. Підвищення швидкодії такого спецпроцесора на 2 порядки досягнуто

розпаралеленням обчислювальних операцій у матрично-модульних перемножувачах та накопичуючих суматорах, реалізованих на вентильних матрицях у базисі Хаара.

9. Розроблено програмне забезпечення на мові С# для розрахунку наборів взаємопростих модулів спектральних спецпроцесорів у базисі Хаара-Крестенсона різної розрядності, проведено синтез компонентів спецпроцесора на ПЛІС фірми Xilinx. Впроваджена у промисловість схемотехнічна структура швидкодіючого спецпроцесора спектрального опрацювання даних орієнтована на мікроелектронне виконання на кристалі.

#### СПИСОК ВИКОРИСТАНИХ ДЖЕРЕЛ

1. Трахтман А.М. Основы теорий дискретных сигналов на конечных интервалах /А.М. Трахман, В.А. Трахтман – М.: Сов. радио, - 2008.

2. Залмазон Л.А. Преобразование Фурье, Уолша, Хаара и их применение в управлении, связи и других областях/Л.А. Залмазон –М.: Наука, 1989. – 496 с.

 Бекчанова Ш.Б. Алгоритмы и структуры на основе быстрых преобразований Хаара / Ш.Б. Бекчанова, Х.Н. Зайниддинов // Техника юлдузлари.
 – Ташкент, –2002. –№4, С.45-54.

4. Задірака В.К. Комп'ютерна арифметика багаторозрядних чисел: Наукове видання / В.К. Задірака, О.С. Олексюк //– Київ. –2003. – 264 с.

Николайчук Я.М. Теорія цифрових перетворень мультибазисного супершвидкодіючого процесора /Я.М. Николайчук// Искусственный интеллект. – 2008. – №4. – С. 387-394.

Палагин А.В. Реконфигурируемые структуры на ПЛИС / А.В. Палагин,
 В.Н. Опанасенко, В.Г. Сахарин // УсиМ. – 2000. – № 3. – С.3343.

7. Мельник А О. Програмовані процесори обробки сигналів. – Львів: Видтво Національного університету "Львівська політехніка", –2000. –55 с

Задірака В.К. Комп'ютерна криптологія: Підручник /В.К. Задірака,
 О.С. Олексюк // – Київ: – 504 с.

 Заміховський Л. М. Основи теорії надійності і технічної діагностики систем: Навч. Посіб. / Л. М. Заміховський В. П. Калявін / – Івано-Франківськ, ІФНТУНГ, Факел, 2004. -360с.

Заміховський Л. М. Проектування систем діагностування навч. Посіб.
 /Л. М. Заміховський В. П. Калявін/. – Івано-Франківськ, ІФНТУНГ, Факел, 2004. 248с.

Майоров С.А. Принципы организации цифровых машин / С.А.
 Майоров, Г.И. Новиков// – Л.: Машиностроение, –1974. – 306 с.

Корнейчук В.И. Основы компьютерной арифметики / В.И. Корнейчук,
 В.П. Тарасенко // – К.: Вища школа. –2003. - С. 34-56.

Мельник А.О. Спеціалізовані комп'ютерні системи реального часу
 /А.О. Мельник// – Львів: Державний університет "Львівська політехніка", 1996. –
 54 с.

14. Самофалов К.Г. Цифровые ЭВМ / К.Г. Самофалов, В.И. Корнейчук,
 В.П. Тарасенко// – СПб.: Вища школа – К. – 2000. – 528с.

15. Стешенко В.Б. ПЛИС фирмы «Altera»/ В.Б.Стешенко//. – М.: «Додетка» –2002. – 575с.

Зотов В.Ю. Проектирование встраиваемых микропроцессорных систем на основе ПЛИС фирмы Xilinx / В.Ю. Зотов/ – М.:Телеком. –2006. – 522с.

17. Палагин А.В. Опыт разработки микропроцессорных распределенных систем риального времени./ А.В. Палагин, Я.М. Николайчук// – Киев: Знание, – 1988. – 19 с.

 Сергиенко А. Б./ Цифрова обробка сигналів: навч. Учебник для вузов. – Питер, 2002.-608с.:ил

19. Зотов В.Ю. Проектирование встраиваемых микропроцессорных систем на основе ПЛИС фирмы XILINX / В.Ю. Зотов / М:., Горячая Линия. – Телеком, – 2006. – 522с.

Стешенко В.Б ПЛИС фирмы «Altera» / В.Б. Стешенко // М., «Додека».
 –2002. –575с.

21. Тарасов И.Е. Разработка цифровых устройств на основе ПЛИС XILINX
 с применением языка VHDL. /И.Е. Тарасов// М.: Горячая линия. –Телеком, –2005.
 – 782с.

22. Stallings W. Computer Organization and Architecture / W. Stallings// 5<sup>th</sup> ed., New York, NY: Macmillan Publishing Company Stallings –2000.

23. Tanenbaum A., Structured Computer Organization / A. Tanenbaum// 4<sup>th</sup> ed. Upper Saddle River, NJ: Prentice Hall –1999.

24. Patterson D. Computer Architecture. A Quantitative Approach / D. Patterson, J. Hennessy // Morgan Kaufmann Publishers, Inc –1996.

25. Якименко І.З. Розмежована система числення залишкових класів та спецпроцесори на її основі // І.З. Якименко, О.І. Волинський / Поступ в науку.
Збірник наукових праць Бучацького інституту менеджменту і аудиту. - 2010. - №6, T1. – C.80-83.

26. Акушский И.Я. Машинная арифметика в остаточных класах / И.Я. Акушский, Д.И. Юдицкий – М: Сов.радио, 1968. – 440 с.

27. Брюхович Е.Н. О принципе построения компьютеров, специализированных на вычислении некоторого набора специальных функций в мультипроцессорной вычислительной системе / Е.Н. Брюховин // Автоматика и вычислительная техника, 1983, № 12. — С. 45-51.

Торгашев В.А. Система остаточных классов и надежность ЦВМ. –
 М.:Советское радио, 1970 – 118 с.

29. Николайчук Я.М. Теорія джерел інформації / Я.М. Николайчук – Тернопіль: ТзОВ "Терно-граф", 2010. – 536 с.

30. Червяков Н.И. Нейрокомпьютеры в остаточных класах / Н.И. Червяков,
 П.А. Сахнюк, А.В. Шапошников, А.Н. Макоха - М.: Радиотехника, 2003. - 272 с.

Синьков М.В. Непозиционные представления в многомерных числовых системах / М.В. Синьков, Н.М. Губарени - Киев: Наукова думка, 1979. - 137 с.

Мельник А.О. Архітектура комп'ютера: Наукове видання / А.О.
 Мельник – Луцьк: Волинська обласна друкарня – 2008. – 470с.

33. Петришин Л.Б. Теоретичні основи перетворення форми та цифрової обробки інформації в базисі Галуа / Л.Б. Петришин// Навч. посібник. - Київ.: ІЗіМН МОУ, - 1997. - 237 с.

34. Николайчук Я.М. Проектування спеціалізованих ком'ютерних систем / Я.М. Николайчук, Н.Я. Возна, І.Р. Пітух - навч. посібник для втузів. - Т.: Тенограф, 2010. - 392 с.

35. Николайчук Я.М. Коди поля Галуа: теорія та застосування / Я.М. Николайчук // Монографія - Тернопіль: ТзОВ «Тернограф» - 2012. – 576с.

36. Лабунец В.Г. Теоретико-числовые преобразования над полями алгебраических чисел. – В кн.: Применение ортогональных методов при обработке

сигналов и анализе систем. – Свердловск: УПИ, 1981, С.44-54.

37. Бекчанов Ш.Б. Синтез быстродействующих спецпроцессоров Хаара на основе матричной диаграммы / Ш.Б. Бекчанов, Х.Н. Зайнидинов – тезис докл. НТК «Молодьож в развитии науки и техники» - Ташкент, 2002 – 78с.

Волинський О. Систематизація характеристик теоретико-числових базисів та їх застосування для побудови високопродуктивних спецпроцесорів/
 О. Волинський, В. Пуюл // Вісник Тернопільського національного технічного університету. – 2011. – Том 16, №3. – С.183-189

39. Грибанов Ю.И. Автоматические цифровые корреляторы./
Ю.И. Грибанов, Г.П. Веселова, В.Н Андреев // – М.: Энергия, 1971. – 240с.

40. Албанський І.Б. Спецпроцесори кореляційної обробки сигналів /Албанський І.Б., Заведюк Т.О. // Праці міжнародного симпозіуму ПИТАННЯ ОПТИМІЗАЦІЇ ОБЧИСЛЕНЬ (ПОО-XXXV) Том 1. К.: - 2009.- С.8-13.

41. Ширмовська Н.Г. Оптимальна дискретизація заданих кореляційною функцією сигналів / Методи та прилади контролю якості.- Івано-Франківськ.-2009.- №22.- С.107-111.

42. А.С. №1282160. Многоканальное устройство для вычисления структурной функции / Я.М. Николайчук – Бюлетень №1.-1987.

43. А.С. №1317455. Многоканальное устроиство для вычисления функций эквивалентности / Я.М. Николайчук С.М. Ищеряков – Бюллетень №22.-1987.

44. Кожем'яко В.П. Ефективність функціонування оптико-електронних інтелектуальних структур в системах автоматизованого управління / В.П. Кожем'яко, А.А. Яровий // Вестник Херсонського государственного технического университета. – 2001. - №1(10). - С. 279-281.

45. Календер В. Компьютерная томография / В. Календер // Основы, техника, качество изображений и области клинического использования: фонография. – М.: Техносфера. - 2006. - 344с.

46. Орнатский П.П. Теоретические основы информационноизмерительной техники / 2-е изд., перераб., и доп / П.П. Орнатский – К.: Вища школа. – 1983. – 455с. 47. Explore Zilog's Products. - [Електронний ресурс]. - Режим доступу: https://www.instrumart.com/products/33416/amprobe-at-5005-underground-cablepipe-locator-system.

48. Padovani R. Reverse Link Performance of IS-95 Based Cellular Systems. IEEE Personal Communications / Third Quarter // Padovani R., 1994. - P. 28 - 34.

49. Advanced Micro Devices, AMD - Processor Homepage [Електронний pecypc]. - Режим доступу: https://www.advantest.com/.

50. RF Solutions and Wireless Communications Technology: RFMD [Електронний ресурс]. - Режим доступу: http://www.uni-trend.com/en/product/2014\_0725\_726.html.

51. Шевчук Б. М. Технологія багатофункціональної обробки і передачі інформації в моніторингових мережах. / Б.М. Шевчук, В.К. Задірака, Л.О. Гнатів, С.В. Фраєр // НАН України, Ін-т кібернетики ім. В. М. Глушкова. – К. : Наук. Думка, 2010. – 371 с.

52. Задірака В.К. Методи захисту фінансової інформації: Навчальний посібник / В.К. Задірака. Олексюк О С. - Тернопіль: "Збруч", 2000. - 460с.

53. Аналоговые компараторы. [Електронний ресурс]. - Режим доступу: http://www.gaw.ru/html.cgi/txt/doc/comparator/comp\_1.htm.

54. Пат. АС 13726221 СССР, МКИ Н03 М1/38. "Аналого-цифровой преобразователь"/Я.Н. Николайчук. – Опубл. 07.02.88, Бюл. №5.

55. Николайчук Я.М. Дослідження системних характеристик двомірних кодів з особливими кореляційними властивостями/ Я.М. Николайчук, О.М. Заставний //Вісник технологічного університету Поділля –Хмельницький, 2004. – №2. – ч.1, Т2.

56. Николайчук Я.М. Методы цифровой обработки шумоподобных сигналов на основе кодовых ключем / Я.М. Николайчук, Б.М. Шевчук – Киев, Сб. тр. ИКАН УССР, 1988.

57. Заставний О.М Теорія та принципи побудови спецпропесора на основі базисів Радемахера, Крестенсона, Галуа. / О.М. Заставний, Я.М. Николайчук,

Н.Д. Круцкевич, Р.І. Король // Тези доповідей сьомої міжнародної науково - технічної конференції – Вінниця: «УНШЕРСУМ - Вінниця», 2003 - 114с.

58. Пилипенко І.А. Дослідження методів стиснення інформації. / І.А. Пилипенко // Науковий вісник інституту менеджменту та економіки «Галицька академія» – 2006. – №2(10). – С. 78-82.

59. Яцків Н.Г. Методи стиснення в багатоканальних системах на основі кодів Галуа / Н.Г. Яцків, Я.М. Николайчук // Вісник національного університету «Львівська політехніка». Радіоелектроніка та телекомунікації. – 2002. - №443. – С. 135-138.

60. Куприянов М., Мартынов О., Панфилов Д. Коммуникационные контроллеры фирмы Motorola. - СПб.: БХВ.-Петербург, 2001.- 560 с.

61. Бекчанова Ш.Б., Зайнидинов Х.Н. Принципы построения высокопроизводительных вычислительных структур// Тезисы докладов НТК Мафкуравий жараёнлар ва Узбекистонда фанлар ривожининг долзарб муаммолари Андижон. - 2002. – С. 441.

62. Садыхов Р.Х., Чеголин П.М., Шмерко В.П. Методы и средства обработки сигналов в дискретных базисах. – Мн.: Наука и техника, 1987. - 296 с.

63. ADSP-21000 Family Application Handbook, Vol. 1, Analog Devices, Free Download at: http://www.analog.com.

64. DSP Designer's Reference (DSP Solutions) CDROM // Analog Devices, 1999.

65. General DSP Training and Workshops: http://www.analog.com/ industry/dsp/tech\_docs.html.

66. Яцків Н.Г., Спецпроцесори обробки даних на основі перетворення Крестенсона – Галуа. / Н.Г. Яцків, Р.І. Король, В.В. Яцків, Т.Г. Федчишин // Вісник Технологічного університету Поділля. – 2003. - TI, №3. – С. 105-108

67. Круцкевич Н.Д. Принципи побудови RCG процесора. / Н.Д. Круцкевич, Я.М. Николайчук // Тези міжнар. науково - технічної конф. "Контроль

і управління в складних системах" (КУСС - 2003) – Вінниця: «УНІВЕРСУМ – Вінниця». – 2003. – С. 73.

68. Ширмовська Н. Г. Застосування кореляційного та кластерного аналізу для ідентифікації перед аварійних та аварійних станів процесів буріння. /Н.Г. Ширмовська, І. Б. Албанський, І. Р. Пітух, О.Л. Кулинин // Науковий вісник. - Івано Франківськ. – 2011. - №3 (29).-С.112-116.

69. Волинський О.І. Оптимізація обчислень на основі алгоритмів міжбазисних перетворень Радемахера, Крестенсона та Галуа / О.І. Волинський, О.Д. Круцкевич, П.В. Гуменний // Праці міжнародної молодіжної математичної школи "Питання оптимізації обчислень (ПОО-XXXVII)" Київ: Інститут кібернетики імені В.М. Глушкова НАН України, 2011. С. 32-33.

70. Волинський О.І. Розмежована система числення залишкових класів та спецпроцеси на її основі. / О.І. Волинський, І.З. Якименко // Поступ в науку.
Збірник праць Бучацького інституту менеджменту і аудиту – Бучач. – 2010. - №6.
Т1. – С. 80-83.

71. L. L. Yang and L. Hanzo, A residue number system based parallel communication scheme using orthogonal signaling: Part II—Multipath fading channels // IEEE Trans. Veh. Technol. – 2002. - Vol. 51. – P. 1541-1553.

72. L.-L. Yang and L. Hanzo, Minimum-distance decoding of redundant residue number system codes // Proc. IEEE ICC '2001. – Helsinki (Finland) – 2001. - P. 2975-2979.

73. L.-L. Yang and L. Hanzo, Performance analysis of coded M-array orthogonal signaling using errors-and-erasures decoding over frequency-selective fading channels // IEEE J. Select. Areas Community. – 2001.- Vol. 19. - P. 211-221.

74. Lakhani G. Some Fast Residual Arithmetic Adders, // International Journal of Electronics, 1994. pp. 225-240.

75. Lenstra H. W., Divisors in residue classes // Math. Comput.- 1984. -Vol. 42.
- N 165. - P.331-340.

76. Montgomery P., Modular multiplication without trial division, Math. of Comput. – 1985. Vol. 44. - N 170. - P. 519-521.

77. Шауман А. М. Основы машинной арифметики. - Л.: Изд-во Ленинградского ун-та, 1979. -457с.

78. Широчин В.П., Мухин В.Е., Ху Чженбин. Машина состояний в задачах аутентификации пользователей в компьютерных сетях // Управляющие системы и машины. - 2003. -№ 5. - С. 59-65.

79. Заставний О.М. Аналіз системних характеристик спецпроцесорів формування вихідних даних аналого-цифрових кодерів // Вісник Технологічного університету Поділля, Хмельницький, 2005, №4, ч.1, Т2. С. 223-226.

80. Николайчук Я.М. Теоретичні основи побудови та структура спецпроцесорів в базисі Крестенсона / Я.М. Николайчук, О.І Волинський, С.В.Кулина // Вісник Хмельницького національного університету. – 2007. - №3. – Т1. – С. 85-90.

81. Николайчук Я.М., Кусик Я.Б. Коди поля Галуа та їх застосування в перетворювачах форм інформації// Тезисы докладов 7-го симпозиума Проблемы создания преобразователей формы информации - Киев: ИКАН Украины. - 1992.

82. Петришин Л.Б. Николайчук Я.Н., Ищеряков С.М., Цифровая обработка сигналов на основе преобразования кодов поля Галуа // Методы и микроэлектронные средства цифровой обработки и преобразования сигналов.-Рига: ИЭВТ АН Латвии. - 1989.- С.130 - 132.

Столлингс В. Передача данных / В. Столлингс – 4-е изд. – СПб.: Питер,
 2004. – 750 с.

84. Бернард С. Цифровая связь. Теоретические основы и практичиское приминение / С. Бернард – 2-е изд.: Пер. с англ. – М.: Издательский дом «Вильянс», 2003. – 1104с.

Таненбаум Э. Компьютерные сети / Э. Таненбаум – 4-е изд. – Питер,
 2003. – 992 с.

 Столлингс В. Современные компьютерные сети / В. Столлингс – СПб.: Питер, 2003. – 783 с. 87. Касянчук М.М. Теорія алгоритмів RSA та Ель-Гамаля в розмежованій системі числення Радемахера-Крестенсона / М.М. Касянчук, І.З.Якименко, О.І. Волинський, І.Р. Пітух // Вісник Хмельницького національного університету, Видавництво Хмельницького національного університету. – 2011. – № 3(177). – С.265-272.

88. Николайчук Я.М. Швидкодіючий алгоритм та процесор порівняння чисел у системі залишкових класів / Я.М. Николайчук, О.І Волинський, С.В.Кулина // Науково-теоретичний журнал "Искусственный интеллект". ІПШІ МОН і НАН України "Наука і освіта". – 2008. – №3. – С.348-352.

89. Волинський О.І. Методи порівняння та сумування в розмежованій системі числення // Поступ в науку. Збірник наукових праць Бучацького інституту менеджменту і аудиту. – Бучач. – 2009. - №5. Т1. – С.91-94.

90. Албанський І.Б. Дослідження системних характеристик цифрових пристроїв множення реалізованих в різних теоретико-числових базисах / І.Б. Албанський, О.І. Волинський // Вісник Хмельницького національного університету. – 2012. – №2. – С. 179-186.

91. Николайчук Я.М., Якименко І.З.,Воронич А.Р., Волинський О.І. Пристрій визначення залишку багаторозрядного числа // Патент на корисну модель № 68872. МПК G 06 F7/00. Опубл. 10.04.2012. Бюл. № 7

92. Николайчук Я.М., Волинський О.І. Спосіб визначення залишку двійкового числа // Патент на корисну модель № 74576. МПК G 06 F5/00. Опубл. 12.11.2012. Бюл. № 21

93. Наконечний А. Й. Цифрова обробка сигналів: навч. Посібник / А. Й. Наконечний, Р. А. Наконечний, В.А. Павлиш. – Львів: Видавництво Львівської політехніки, 2010.

94. Волинський О.І. Швидкодія міжбазисних перетворювачів Радемахера-Крестенсона./ О.І.Волинський // Збірник матеріалів проблемно-наукової міжгалузевої конференції "Юриспруденція та проблеми інформаційного суспільства"(ЮПІС - 2011))" Івано-Франківськ, 2011. С.71-75. 95. Николайчук Я.М., Волинський О.І. Спосіб визначення залишку двійкового числа. Патент на корисну модель № 74576. МПК G 06 F5/00. Опубл. 12.11.2012. Бюл. № 21

96. Волинський О.І. Теорія, алгоритми та спецпроцесори міжбазисних перетворень Радемахера-Крестенсона./ О.І.Волинський // Поступ в науку. Збірник наукових праць Бучацького інституту менеджменту і аудиту. – Бучач. - 2012. - №8. С. 50-54.

97. Montgomery P. L."Modular multiplication without trial division"/ P. L. Montgomery/ Math. Computation, vol. 44, 1985.-pp.519 – 521

98. Волинський О. І., «Методи міжбазисних перетворень на основі розмежованої системи числення залишкових класів», Вісник національного університету "Львівська політехніка", "Комп'ютерні системи та мережі"– Львів. – 2010. - № 688. - С.53-59.

99. Червяков Н.И. Преобразователь десятичного кода в код системы остаточных классов// А.С. СССР №374595 Бюллетень №15. – 1973

100. Червяков Н.И. Устройство для преобразования чисел из десятичной системы счисления в систему остаточных классов// А.С. СССР №377767 Бюллетень №18. – 1973

101. Болтков А.П., Червяков Н.И., Хлевнов С.Н. Устройство для преобразования чисел из позиционной системы счисления в систему остаточных классов// А.С. СССР №1008729. Бюллетень №12. – 1983

102. Хетагуров Я.А., Руднев Ю.П. Повышение надежности цифровых устройств методами избыточного кодирования. - М.: Энергия, 1974. – 272с.

103. Новиков Л.Г., Шурыгин И.Т. Счётчики импульсов с коэффициентами счёта, управляемыми с помощью двоичного кода. Журнал «Приборы и системы управления» № 6, 1972. –С.30-31

104. Авт. свідоцтво СРСР №206908, кл. G 06 F 15/34.

105. Піх В. Я. Спектральний аналіз інформаційних потоків різних теоретикочислових базисів/ Піх В. Я. // Збірник матеріалів проблемно-наукової міжгалузевої конференції "Юриспруденція та проблеми інформаційного суспільства" – Івано-Франківськ, 2011. – С.65-70.

106. Воронич А. Р. Ентропійні методи формування та цифрового опрацювання сигналів у системах ідентифікації станів квазістаціонарних об'єктів / А. Р. Воронич, І. О. Погонець, В. Я. Піх // Праці міжнародної молодіжної математичної школи «Питання оптимізації обчислень (ПОО-ХХХVІІ) – Крим, Велика Ялта, смт. Кацевелі. – 2011. – с. 34-35

107. Піх В. Я. Методи спектрального косинусного перетворення у нафтогазовій промисловості / В. Я. Піх, Я.М. Николайчук // Збірник тез доповідей Всеукраїнської науково-практичної конференції «Інформаційні технології в освіті, техніці та промисловості» Ів.-Фр., 2013. С.50-51.

108. Николайчук Я. М. Методи спектрального косинусного перетворення Фур'є для розпізнавання сигналів у Хеммінговому просторі на основі різних кореляційних функцій та теоретико-числових базисів/ Я. Николайчук, Я. Піх, Н. Возна, Т.Заведюк // Вісник національного університету «Львівська політехніка» «Комп'ютерні системи та мережі». — 2013. — №773. — С. 89-98

109. Піх В. Я. Методи спектрального діагностування технологічних станів квазістаціонарних об'єктів промисловості/ Николайчук Я.М., Круліковський Б.Б.// Науковий Вісник Івано-Франківського національного технічного університету нафти і газу / Розвідка та розробка нафтових і газових родовищ — 2014. — №2(51). – С.172-178

110. Піх В. Я. Методи побудови спецпроцесорів спектрального аналізу на основі косинусного перетворення Фур'є./ В. Я. Піх, Т. О. Корнійчук// Збірник матеріалів міжнародної координаційної наради ISCM-2014. – Тернопіль, 2014. – С.128-131

111. Піх В. Я. Метод формалізації дискретного косинусного перетворення фур'є у системі залишкових класів теоретико-числового базису крестенсона / В. Я.

Піх, В.Л. Кімак, Б.Б. Круліковський // Праці VII міжнародної школи-семінару «Теорія прийняття рішень». – Ужгород, УжНУ, 2014.-с.204-205.

112. Воронич А. Р. Ентропійні методи формування та цифрового опрацювання сигналів у системах ідентифікації станів квазістаціонарних об'єктів / А. Р. Воронич, І. О. Погонець, В. Я. Піх // Праці міжнародної молодіжної математичної школи «Питання оптимізації обчислень (ПОО-ХХХVІІ) – Крим, Велика Ялта, см. Кацевелі. – 2011. – С.34-35.

113. Піх В. Я. Методи спектрального косинусного перетворення у нафтогазовій промисловості/ Я.М. Николайчук// матеріали II Всеукраїнської науковопрактичної конференції молодих учених і студентів «Інформаційні технології в освіті, техніці та промисловості» Ів.-Франківськ, 2015. – С.16-18.

114. Піх В. Я. Пристрій для обчислення спектрального косинусного перетворення в залишкових класах / Я.М. Николайчук, В.Л. Кимак, Б. Б. Круліковський // Патент України Позитивне рішення по заяві №1865523456

115. Авт. свідоцтво СРСР №337784, кл. G 06 F 15/34. Бюлетень № 15. Опубліковано 05.05.1972.

116. Авт. свідоцтво СРСР №840924, кл. G 06 F 15/36. Бюлетень №23. Опубліковано 23.06.1981.

117. Малашевич Б. М. Неизвестные модулярные суперЭВМ// РС WEEK/RE,
М., 2005. № 9. С. 44-45. № 10. – С. 52-54.

118. Волинський О.І. Методи високопродуктивних перетворень великорозрядних чисел з базису Радемахера у базис Крестенсона / О.І. Волинський // Вісник національного університету "Львівська політехніка", "Комп'ютерні системи та мережі"– Львів. – 2012. - С.39-48.

119. Николайчук Я.М., Волинський О.І. Пристрій для перетворення чисел з позиційної системи в систему залишкових класів. Патент на корисну модель № 76623 МПК G06F5/02 Опублікований 10.01.2013 Бюл.№1.

120. Николайчук Я.М., Албанський І.Б., Волинський О.І. Цифровий авто корелятор. Патент на корисну модель № 76622. МПК G 06F 17/15 Опубл. 10.01.2013 Бюл.№1.

121. Николайчук Я.М. Теорія побудови та компоненти швидкодіючих процесорів на основі досконалої та розмежованої форм системи залишкових класів / Я.М. Николайчук, О.І Волинський, С.В.Кулина // Поступ в науку. Збірник праць Бучацького інституту менеджменту і аудиту.– Бучач.– 2008.– №4. - Т1.– С.31-36.

122. Албанський І.Б. Спецпроцесори кореляційної обробки інформації в різних теоретико-числових базисах / І.Б. Албанський // Вісник національного університету "Львівська політехніка", "Комп'ютерні системи та мережі "№ 688 Львів, видавництво львівська політехніка -2010 р., С.10-16.

123. UA №76622 МПК G06F 17/15 (2006.01). Опублікований 10.01.2013, Бюл. №1.

124. PIkh V. Theory and Special Processors of Spectral Cosine Fourier Transformation Based on Various Correlation Functions in Hamming Space/ I. Albanskiy, T.Zavedyuk, G.Korniychuk // Proceedings of the International Conference TCSET'2014. — Lviv, 2014. — PP. 549-551

125. PIkh V. Computer technologies in information security/ Alishov Nadir, Albanskyi Ivan, Bredelev Boris, Davletova Alina, Franko Yurii, Humenniy Petro, Ivasyev Stepan, Kasianchuk Mykhaylo, Kimak Volodymyr, Krulikovskyi Boris, Kudin Anton, Liura Oleg, Nykolaichuk Lubov, Pikh Volodymyr, Pitukh Ihor, Protsiuk Halyna, Segin Andriy, Shvidchenko Inna, Volynskyy Orest, Voronych Artur, Vozna Nataliia, Yakymenko Ihor, Yatskiv Vasyl, Zastavnyi Oleg, Zavediuk Tetiana / edited by Valeriy Zadiraka, Yaroslav Nykolaichuk. -Temopil: "Kart-blansh", 2015- c.287-299.

126. PIkh V. Synthesis of high-performance components of spectral analyzers and special processors for data encryption in Rademacher-Krestenson's theoretical-numerical basis / V. Kimak, B. Krulikovskyi // Матеріали XIII Міжнародної науково-технічної конференції "Досвід розробки та застосування приладо-технологічних САПР в

мікроелектроніці": CADSM 2015. – Львів: Видавництво Львівської політехніки, 2015. – 516 с.ISBN 978-617-607-716-9Д 74

127. Kinakh Y.I Reliability of Schoof algorithm and its computational complexity. Proceedings of the Xth International Conference "The Experience of Designing and Application of CAD Systems in Microelectronics". // Kinakh Y.I, Iakymenko I.Z./ – Lviv-Polyana. – 2009. – C. 107.

128. M.Kasyanchuk Matrix Algorithms of Processing of the Information Flow in Computer Systems Based on Theoretical and Numerical Krestenson's Basis. Proceedings of the X-th International Conference "Modern Problems of Radio Engineering, Telecommunications and Computer Science" (TCSET-2010). // M.Kasyanchuk, I.Yakymenko, Ya. Nykolaychuk/–L'viv–Slavske.– 2010. – P.241.

129. Yaroslav Nykolaychuk. Rademacher-Krestenson's method of between-bases transformations in designing processors / Yaroslav Nykolaychuk, Orest Volynskyy, Andrii Borovyi // Proceedings of the 6<sup>th</sup> International Conference "Intelligent Data Acquisition and Advanced Computing Systems: Technology and Applications". –Prague, Czech Republic. –2011. – pp.310-313.

130. Ivan Albanskiy. Structure and Simulation of Interactive Computer Systems Based on Multibasises Switching Processors / Ivan Albanskiy, Petro Humenniy, Orest Volinskiy, Tanya Zavedyuk // Proceedings of the XI-th International conference "Modern Problems of Radio Engineering, Telecommunications and Computer Science" (TCSET-2012). – Lviv-Slavsk. – 2012. – p.434.

131. Omondi and B. Premkumar,2007, "Residue Number System- theory and implementation," Imperial College Press.

132. M. Hosseinzadeh, S. J. Jassbi and k. Navi, 2007, "A Novel Multiple Valued Logic OHRNS Modulo rn Adder Circuit," International Journal of Electronics, Circuits and Systems, Vol. 1, No. 4, pp. 245-249.

133. M. Abdallah and A. Skavantzos, On MultiModuli residue number systems with moduli of forms ra, rb-1, rc+1 "IEEE TRANSACTIONS ON CIRCUITS AND SYSTEMS-I: REGULAR PAPERS, VOL. 52, NO. 7, 2005.

134. F.J. Taylor, "Large Moduli Multipliers for Signal Processing," IEEE Trans. Circuits Syst., vol. CAS-28, pp. 731-736, July 1981.

135. G.A. Jullien, "Implementation of Multiplication, Modulo a Prime Number, with Applications to Number Theoretic Transforms," IEEE Trans. Comput., vol. C-29, pp. 899-905, Oct. 1980.

136. N. Szabo and R. Tanaka, Residue arithmetic and its applications to computer technology, (New York, McGraw-Hill, 1967).

137. M. Hosseinzadeh, K. Navi and S. Timarchi, "Design Residue Number System Circuits in Current mode," 14th Iranian Conference of Electrical Engineering, 2006.

138. M. Hosseinzadeh, K. Navi and S. Timarchi, "New Design of 4-3 Compressor," 11th International CSI Computer Conference of Iran, 2006.

139. K.A. Gbolagade, A Memoryless MRC Technique for RNS-to-Binary Conversion Using The Moduli Set  $(2^n, 2^{n-1}, 2^{n-1}-1)$ , International Journal of Soft Computing, Vol. 4(3),2009, pp. 127-130.

140. H. Siewobr, K. A. Gbolagade (2011): "An Efficient RNS Overflow Detection Algorithm" (in press), Far EastJournal of Electronics and Communications.

141. K.A.Gbolagade, S. D. Cotofana, Residue Number System Operands to Decimal Conversion for 3-Moduli Sets, Proceedings of 51st IEEE Midwest Symposium on Circuits and Systems (MWSCAS 08), Knoxville, USA, 2008, pp. 791-794.

142. K.A.Gbolagade,S. D. Cotofana, MRC Technique for RNS to Decimal Conversion Using the Moduli Set  $\{2^{n} + 2, 2^{n} + 1, 2^{n}\}$ , Proceedings of the 16th Annual Workshop on Circuits, Systems and Signal Processing., Veldhoven, The Netherlands, 2008, pp. 318-321.

143. K. A.Gbolagade, S. D. Cotofana, Residue-to-Decimal Converters for Moduli Sets with Common Factors, Proceedings of 52nd IEEE International Midwest Symposium on Circuits and Systems, (MWSCAS 2009), Cancun, Mexico, 2009, pp. 624-627. 144. Leonel Sousa, Efficient Method for Magnitude Comparison in RNS Based on Two Pairs of Conjugate Moduli. Electrical and Computer Engineering Department, INESC-ID/IST, TU Lisbon.

145. Theodore L. Residue Addition Overflow Detection Processor Boeing Company, Seattle, Wash.Appl. No.: 414276, Sep. 29, 1989.

146. Theodore L. Houk, Seattle, Wash, Method And Apparatus For Pipelined Detection Of Overflow In ResidueArithmetic Multiplication, Boeing Company, Seattle, Wash. Appl. No.: 472,237, Jan. 30, 1990.

147. Mehrin Rouhifar, Mehdi Hosseinzadeh and Mohammad Teshnehlab, "A new approach to Overflowdetection in moduli set (2<sup>n</sup>-1, 2<sup>n</sup>, 2<sup>n</sup>+1), International Journal of Computational Intelligence and InformationSecurity, Vol.2, No. 3, March, 2011, pp. 35-43.

148. Tadeusz Tomczak. Hierarchical residue number systems with small moduli and simple converters. International Journal of Applied Mathematics and Computer Science. Volume 21, Issue 1, ,2011, pp. 173–192

149. Askari Yadollahpour , Mehdi Hosseinzadeh. New Squaring Schema for Residue Number System. International Journal of Computer Applications in Technology, Vol 2 (4), pp. 1127-1130.

150. Ittee Teli. Residue number systems in optical computing. International Journal of Electronics and Communication Enginnering,vol 2, No 1, 2012, pp. 27-29.

151. Shahram Moharrami and Davar Kheirandish Taleshmekaeil, 2012. The Application of the Residue Number System in Digital Image Processing: Propose a Scheme of Filtering in Spatial Domain. Research Journal of Applied Sciences, 7: 286-292.

152. M. Roshanzadeh, S. Saqaeeyan. Error Detection & Correction in Wireless Sensor Networks By Using Residue Number Systems. International Journal of Computer Network and Information Security, 2012, 2, 29-35.

153. Hamidreza Mahyar. Reliable and High-Speed KASUMI Block Cipher by Residue Number System Code. World Applied Sciences Journal 17 (9): 2012, pp. 1149-1158. 154. A. Omondi, B. Premkumar. Residue Number Systems: Theory and Implementation. World Scientific Publishing Co. Pte. Ltd. 2007.p.296.

155. N. Szabo and R. Tanaka, Residue arithmetic and its applications to computer technology, New York: McGraw Hill, (1967), p. 236.

156. H. Siewobr, K. A. Gbolagade, "Application of Residue Number System to Advance Encryption StandardAlgorithm", International Journal of Computational Intelligence and Information Security, Vol. 2, No. 7, July, 2011, pp.66-72.

157. режим доступу: <u>http://www.learnabout-electronics.org/Digital/dig43.php</u>

# ДОДАТОК А

### Лістинг програми розрахунку модулів та їх параметрів для спецпроцесорів

### різної розрядності

```
using System;
using System.Collections.Generic;
using System.Linq;
using System.Text;
using System.IO;
using System.Numerics;
namespace KrestensonFindPrimes
{
    public class PrimesFinder
    {
        private readonly Dictionary<string, uint> primesList;
        private string primesCvsPath;
        public bool ShowFullInfo
        {
            get;
            set;
        }
        public bool ShowOnlyCoprime
        {
            get;
            set;
        }
        public PrimesFinder(string primesCvsPath)
        {
            _primesCvsPath = primesCvsPath;
            ShowFullInfo = false;
            ShowOnlyCoprime = false;
            _primesList = _parsePrimesCvsFile(_primesCvsPath);
        }
        private Dictionary<string, uint> parsePrimesCvsFile(string primesCvsPath)
        {
            var strR = new StreamReader(primesCvsPath);
            var res = new Dictionary<string, uint>();
            do
            {
                var line = strR.ReadLine();
                if (line == null) break;
                var lineData = line.Split(new[] { ' ' });
                if (Utils.IsBinaryValue(lineData[1]))
{
                    res.Add(lineData[1], uint.Parse(lineData[0]));
                }
            }
            while (true);
            return res;
        }
        public string FindPrimes (int processorCapacity, int blockCapacity, int
additionalValues)
        {
            if (processorCapacity < blockCapacity)</pre>
            {
```

#### продовження додатку А

```
throw new ArgumentException ("processorCapacity повинен бути більшим чи рівним за
blockCapacity");
            }
            if (processorCapacity == 0 || blockCapacity == 0)
            {
                throw new ArgumentException ("processorCapacity i blockCapacity
повинні бути більші за 0");
            }
            var primesCount = (int)Math.Round((double)(processorCapacity /
blockCapacity), MidpointRounding.AwayFromZero) + additionalValues;
            if (primesCount % 2 == 1)
            {
                primesCount++;
                                           }
            var res = new StringBuilder();
            var ress = findPrimes( primesList, blockCapacity, primesCount);
            if (ShowOnlyCoprime)
            {
                ress = findCoprimes(ress);
            }
            foreach (var value in ress)
            {
                res.AppendLine(ShowFullInfo ? value.ToString() :
value.GetRealNumber().ToString());
            return res.ToString();
                                           }
        private List<ExtendedNumber> findCoprimes(IEnumerable<ExtendedNumber>
allItems)
        {
            var existMultipliers = new List<uint>();
            var result = new List<ExtendedNumber>();
            foreach (var number in allItems)
            {
                var multipliers = (from entry in number.GetMultipliers() where
entry > 1 select entry).ToArray();
                var multiplierExist = multipliers.Any(existMultipliers.Contains);
                                if (multiplierExist)
{
            var res2 = new List<ExtendedNumber>();
            var res = new List<uint>();
            var searchList = new Dictionary<string, uint>();
            var maxValue1 = (uint)Math.Pow(2, itemMaxCapacity);
            res.Add(maxValue1);
            res2.Add(new ExtendedNumberPowerer(2, (uint)itemMaxCapacity));
            var maxValue = (uint)Math.Pow(2, itemMaxCapacity)-1;
            res.Add(maxValue);
            res2.Add(new
ExtendedNumberMultiplicator(Utils.GetMultipliers(maxValue)));
            foreach (var pair in primesList)
            {
                if (pair.Key.Length < itemMaxCapacity)</pre>
 {
                    searchList.Add(pair.Key, pair.Value);
                }
                else if (pair.Key.Length == itemMaxCapacity)
                {
                    if (res.Contains(pair.Value))
                        continue;
                    res.Add(pair.Value);
                    res2.Add(new ExtendedNumberPrime(pair.Value));
                }
```

### продовження додатку А

```
else
                {
                    break;
                }
            }
            var needContinue = res.Count < returnPrimesCount;</pre>
            if (needContinue)
            {
                var tempRes = new List<uint>();
   foreach (var pairOuter in searchList)
                                     uint temp;
                {
                    foreach (var pairInner in searchList)
                                              if (pairOuter.Key.Length +
                     {
pairInner.Key.Length - 1 > itemMaxCapacity)
                             continue;
{
                         }
                        temp = pairInner.Value * pairOuter.Value;
                        if (temp >= maxValue || tempRes.Contains(temp) ||
res.Contains(temp))
                            continue;
                        tempRes.Add(temp);
                        res2.Add(new ExtendedNumberMultiplicator(new[] {
pairInner.Value, pairOuter.Value }));
                                                          }
                    if (!tempRes.Contains(pairOuter.Value))
                     {
                        tempRes.Add(pairOuter.Value);
                        res2.Add(new ExtendedNumberPrime(pairOuter.Value));
                    }
                    for (var i = 2; i <= itemMaxCapacity; i++)</pre>
                     {
                        temp = (uint)Math.Pow(pairOuter.Value, i);
                        if (temp > maxValue)
                         {
                            break;
                        if (tempRes.Contains(temp))
                            continue;
                        tempRes.Add(temp);
                        res2.Add(new ExtendedNumberPowerer(pairOuter.Value,
    public class ExtendedNumberPowerer : ExtendedNumberMultiplicator
    {
        private readonly uint powerKoefficient;
        public ExtendedNumberPowerer(uint multiplier, uint powerKoefficient)
            : base (Enumerable.Repeat (multiplier, (int)powerKoefficient).ToArray())
        {
            _powerKoefficient = powerKoefficient;
        }
        public override string ToString()
        {
            return RealNumber + " (Складене число: " + Multipliers[0] +
                " ^ " + powerKoefficient + ")";
                                                        } }
```

## Додаток Б

# Лістинг коду програмованого спектрального спецпроцесора /// Digital\_Correlator/// reg\_data\_out : out

library IEEE; use IEEE.STD\_LOGIC\_1164.ALL; use IEEE.STD\_LOGIC\_ARITH.ALL; use IEEE.STD\_LOGIC\_UNSIGNED.ALL; --\_\_\_\_\_ library IEEE; use IEEE.STD\_LOGIC\_1164.ALL; use IEEE.STD\_LOGIC\_ARITH.ALL; use IEEE.STD\_LOGIC\_UNSIGNED.ALL; \_\_\_\_\_ \_\_\_\_\_ entity Digital\_Correlator is Port ( clk : in STD\_LOGIC; rst : in STD\_LOGIC; serial\_in : in STD\_LOGIC; data\_out : out STD\_LOGIC\_VECTOR (15 downto 0)); end Digital\_Correlator; \_\_\_\_\_ architecture Behavioral of Digital Correlator is -- Signal Declaration signal unit\_2\_serial\_in : std\_logic; signal unit\_3\_serial\_in : std\_logic; signal reg\_1\_data\_out : std\_logic\_vector (3 downto 0); signal reg\_2\_data\_out : std\_logic\_vector (3 downto 0); signal reg\_3\_data\_out : std\_logic\_vector (3 downto 0); signal shift\_en : std\_logic; signal tmp : std\_logic\_vector (3 downto 0); signal control\_bus std logic vector (6 downto 0); signal data out int std\_logic\_vector (15 downto 0); -- ------- Component Declaration component Processing\_Unit is Port ( clk : in STD\_LOGIC; rst : in STD\_LOGIC; shift\_en : in STD\_LOGIC; serial\_in : in STD\_LOGIC; control\_bus : in STD LOGIC VECTOR (6 downto 0); reg\_data\_feedback : in STD\_LOGIC\_VECTOR (3 downto 0);serial out : out STD LOGIC;

STD\_LOGIC\_VECTOR (3 downto 0); function out : out STD\_LOGIC\_VECTOR (7 downto 0)); end component; \_\_\_\_ begin Unit\_1 : Processing\_Unit port map ( clk => clk, rst => rst, shift\_en => shift\_en, serial\_in => serial\_in, control\_bus => control\_bus, reg\_data\_feedback => reg\_2\_data\_out, serial out => unit\_2\_serial\_in, reg\_data\_out => reg 1 data out, function out => data out int(7 downto 0)); Unit\_2 : Processing\_Unit port map ( clk => clk, rst => rst, shift\_en => shift\_en, serial\_in => unit\_2\_serial\_in, control bus => control\_bus, reg\_data\_feedback => reg\_3\_data\_out, serial out => unit\_3\_serial\_in, reg data out => reg\_2\_data\_out, function\_out => data out int(15 downto 8)); Unit 3: Processing Unit port map ( clk => clk, rst => rst, shift\_en => shift\_en, serial\_in => unit\_3\_serial\_in, control\_bus => control\_bus, reg\_data\_feedback => "0000", serial\_out => open, reg\_data\_out => reg\_3\_data\_out, function\_out =>

open);

### продовження додатку Б

control_reg : process (clk)				
begin				
if	clk'event and $clk = '1'$ then			
	if $rst = '1'$ then			
control bus $\leq =$ "11	11000".			
	else			
	cise			
anntani hara da ann	tural have (5 documents ()) &			
$control_bus <= control_bus <= cont$	$liol_bus(3 downlo 0) \alpha$			
control_bus(6);	1.10			
	end if;			
ei	nd if;			
end process;				
$tmp(0) \le not(cont)$	rol bus(0) and			
control bus(3) and reg 1 da	ata_out(0)):			
$tmp(1) \le not(cont)$	rol bus(1) and			
control bus(4) and reg 1 ds	$tot_out(2)$ :			
$tmn(2) \leq not(cont)$	$r_{0}$ bus(2) and			
$\operatorname{timp}(2) \leq -\operatorname{not}(\operatorname{cont})$	$101_0us(2)$ and $101_0us(2)$			
$control_bus(5)$ and $reg_2_da$	$aa_out(0));$			
$tmp(3) \le not(cont)$	rol_bus(3) and			
control_bus(6) and reg_2_da	ata_out(3));			
shift_en <= not(tmp	p(0) and tmp(1) and tmp(2)			
and tmp(3));				
data out <= data o	ut int:			
-				
and Dahayiaral				
/// Processing_Unit///				
library IEEE;				
use IEEE.STD_LOGIC_I16	04.ALL;			
use IEEE.STD_LOGIC_ARITH.ALL;				
use IEEE.STD_LOGIC_UN	SIGNED.ALL;			
entity Processing Unit is				
Port ( clk	: in			
STD LOGIC	• • • •			
ret	· in			
STD LOCIC:	. 111			
shift_en	: 1 <b>n</b>			
STD_LOGIC;				
serial_in	: in STD_LOGIC;			
control_bus	: in			
STD_LOGIC_VECTOR (6	downto 0);			
reg data feedback :	in STD LOGIC VECTOR			
(3 downto 0).				
serial out	Out STD LOCICY			
sonal_out	. out SID_LOUIC,			
reg_uata_out	: out			
STD_LOGIC_VECTOR (3	downto 0);			
function_out : out S	STD_LOGIC_VECTOR (7			
downto 0));				
end Processing_Unit;				
-				

\_\_\_\_\_ \_\_\_\_\_ rchitecture Behavioral of Processing\_Unit is \_\_\_\_\_ \_\_\_\_\_ Signals declarartion signal reg\_data\_int : std\_logic\_vector (7 downto ); signal data\_int : std\_logic\_vector (7 downto ); signal data\_tmp : std\_logic\_vector (7 downto ); signal data\_out\_int : std\_logic\_vector (15 ownto 0); \_\_\_\_\_ \_\_\_\_\_ Components declarartion component Serial\_In\_Shift\_Reg is generic (width : natural); port (clk : in STD\_LOGIC; rst : in TD\_LOGIC; shift\_en : in TD\_LOGIC; serial\_in : in TD\_LOGIC; data out : out TD\_LOGIC\_VECTOR ((width-1) downto 0)); end component; component Logic\_Unit is port ( data\_in\_bus : in TD\_LOGIC\_VECTOR (7 downto 0); control\_bus : in TD\_LOGIC\_VECTOR (6 downto 0); data\_out\_bus : out STD\_LOGIC\_VECTOR (7 ownto 0)); end component; component Serial\_Adder is port (clk : in STD\_LOGIC; rst : in TD\_LOGIC; wr\_en : in TD\_LOGIC; add\_1 : in TD\_LOGIC\_VECTOR (7 downto 0); sum out: out TD\_LOGIC\_VECTOR (15 downto 0); over\_flow : out TD LOGIC); end component; \_\_\_\_\_ \_\_\_\_\_ egin

Shift_Reg : Serial_In_Shift_Reg generic map ( width => 8) port map ( clk =>	) clk,	data_out_bus : out ST 0)); end Logic Unit;	продовження додатку Б D_LOGIC_VECTOR (7 downto	
=> rst,	rst			
shift en => shift en		architecture Behaviora	l of Logic_Unit is	
shint_on => shint_on;		signal data_o	ut : std_logic_vector (7 downto 0);	
serial_in => serial_in,				
<pre>data_out =&gt; reg_data_int );</pre>		begin		
Logic_Circuit : Logic_Unit port map ( data_in_bus => data_tmp, control_bus =>		data_out <= data_in_bus(7) & (data_in_bus(6 downto 0) and control_bus); data_out_bus <= data_out;		
control_bus,	data out bus ->			
data_int);	data_out_ous =>	end Behavioral;		
Math_Circuit :Serial_Adder		/// Serial_In_Shift_R	eg///	
port map ( $clk => clk$ ,		library IEEE;		
	rst => rst, wr en $->$ shift en	use IEEE.STD_LOGI	C_1164.ALL;	
	wi_on => sinit_on,	use IEEE.STD_LOGI	C_ARITH.ALL;	
	add_1 => data_int,	use IEEE.SID_LOGI	C_UNSIGNED.ALL;	
data and int	sum_out =>			
data_out_int,	<pre>over_flow =&gt; open);</pre>	entity Serial_In_Shift_ Generic ( wi	Reg is _Reg is dth : natural):	
data tmp <- reg data fee	dback &			
reg_data_int(3 downto 0);		Port (clk : in STD_LOGIC; rst : in		
		STD_LOGIC;		
<pre>serial_out &lt;= reg_data_int(7);</pre>		STD LOGIC	shift_en : in	
reg_data_out <= reg_data_	_int(3 downto 0);	STD_LOUIC,	serial in : in	
function_out <= data_out_	int (7 downto 0);	STD_LOGIC;	—	
			data_out : out	
		SID_LOGIC_VECIOR ((width-1) downto 0)); end Serial In Shift Reg:		
end Behavioral;			-5,	
/// Logic_Unit///				
library IEEE		architecture Behaviora	l of Serial_In_Shift_Reg is	
use IEEE.STD_LOGIC_1164.ALL; use IEEE.STD_LOGIC_ARITH.ALL; use IEEE.STD_LOGIC_UNSIGNED.ALL;		<pre>signal data_tmp : std_logic_vector ((width-1) downto 0);</pre>		
Uncomment the following libra	ry declaration if			
instantiating	,	begin		
any Xilinx primitives in this code. library UNISIM; use UNISIM.VComponents.all;			process ( clk, shift_en )	
			begin if all found	
		and $clk = '1'$ then	11 CIK event	
entity Logic_Unit is Port ( data_in_bus : in STD_LOGIC_VECTOR (7 downto 0); control_bus : in STD_LOGIC_VECTOR (6			if	
		rst = '1' then		
			data_tmp <= (others => '0');	
downto 0);				

# продовження додатку Б

elsif shift_en = '1' th	ien	signal re
da serial_in;	ta_tmp(width-1) <=	0);
da <= data_tmp((width-1) down	ta_tmp((width-2) downto 0) nto 1);	0); downto (
if; en	end if; d process;	 begin
 data_tmp; -	data_out <=	Unsig ((conv_i
end Behavioral; /// <b>Serial_Adder</b> /// library IEEE; use IEEE.STD_LOGIC_1164 use IEEE.STD_LOGIC_ARI use IEEE.STD_LOGIC_UNS 	======================================	Paralle
library IEEE; use IEEE.STD_LOGIC_1164 use IEEE.STD_LOGIC_ARI use IEEE.STD_LOGIC_ARI	======================================	=> '0');
		sum_tmj
entity Serial_Adder is Port ( clk : in STD_LOGIC rst : in STD_LOGIC add_1 : in STD_LOGIC wr_en : in STD_LOC over_flow : out STD_LOC sum_out : out STD_L downto 0)):	GIC; C; GIC_vector (7 downto 0); GIC; LOGIC; LOGIC,VECTOR (15	sum_int;
end Serial_Adder;		process;
architecture Behavioral of Se	erial_Adder is	
Signals declarartion		end Beha

signal res	ult_tmp : std_lo	gic_vector (16 downto 0);
5	signal add_tmp	: std_logic_vector (15 downto
0);	signal sum tmn	· std logic vector (15 downto
0);	ignui sum_mp	
3 	signal sum_int	: std_logic_vector (15
downto U	); signal over flow	int : std logic;
hogin		
begin	add tmp <= "00	000000" & add 1:
Unsign	ed 16-bit Adder	with Carry-Out
1	result_tmp <= co	nv_std_logic_vector
((conv_in	teger (add_tmp)	+ conv_integer(sum_int)),17);
5	sum_tmp <= resi	$\lim_{t \to \infty} (15 \text{ downto } 0);$
Paralle	l Register	- result_thip(10),
1 urune	process ( clk, rst	)
1	begin	,
i	f clk'event and c	k = 1' then
	if rst = '	1' then
		sum int <= (others
=> '0');		
	elsif wr	_en = '1' then
		sum int <=
sum_tmp	;	Sum_int <=
	else	
		_
sum int.		sum_int <=
sum_m,		
	end if;	
e	end if;	end
process;	- <b>7</b>	
	over_flo	ow <= over_flow_int;
	sum_ou	t <= sum_int;
end Beha	 vioral:	

# ДОДАТОК В

# акти про впровадження дисертаційної роботи

# ТОВАРИСТВО З ОБМЕЖЕНОЮ ВІДПОВІДАЛЬНІСТЮ «ТЕРНОПІЛЬСЬКЕ КОНСТРУКТОРСЬКЕ БЮРО РАДІОЗВ'ЯЗКУ «СТРІЛА»

46020, м. Тернопіль, вул 15 Квітня, 6, тел/факс – 28-75-00, 28-72-00, <u>tkbr\_strila@ukr.net</u>, <u>tkbr\_strila@mail.ru</u> p/p 26009308101054 в ТВБВ 10019/08 Філія Тернопільського обласного управління АТ"Ощадбанк", MФО 338545, код 14042350 № <u>156</u> від <u>30.11. 2015</u> р.

### AKT'

про впровадження результатів дисертаційної роботи аспіранта кафедри Комп'ютерних систем та мереж Івано-Франківського національного технічного університету нафти і газу Піха Володимира Ярославовича ''Процесори спектрального косинусного перетворення Фур'є на основі різних кореляційних функцій та теоретико-числових базисів''

Даний акт складений про те, що результати дисертаційної роботи Піха В.Я, "Процесори спектрального косинусного перетворення Фур'є на основі різних кореляційних функцій та теоретико-числових базисів " передані для впровадження ТОВ ТКБР "Стріла" що включають:

1. Високопродуктивні алгоритми дискретного спектрального косинусного перетворення шляхом кодування даних та адаптованих до асимптотики автоковаріації ортогональних функцій у теоретико числовому базисі Хаара-Крестенсона.

2. Схемотехнічні рішення спецпроцесора у системі залишкових класів базису Крестенсона, який дозволяє підвищити на 1-2 порядки швидкодію спектрального аналізу сигналів у реальному часі

Ці результати використані у процесі впровадження програмноапаратних засобів моніторингу спектральних характеристик маніпульованих сигналів у спеціалізованих низових комп'ютерних мережах моніторингу автоматики рухомого залізничного складу.

Директор ТОВ "ТКБР "Стріла'

О.О.Рафалюк

#### «ЗАТВЕРДЖУЮ»

Проректор з наукової роботи Тернопільського національного економічного університету

my проф. 3,-М.В.Задорожний

anne 2016p.

АКТ

про впровадження результатів дисертаційної роботи молодщого наукового співробітника Науково-дослідного інституту інноваційного розвитку та державотворення Піха Володимира Ярославовича" Процесори спектрального косинусного перетворення Фур'є на основі різних кореляційних функцій та теоретико-числових базисів" у науководослідній роботі на тему:

"Розробка теоретичних засад та алгоритмів ідентифікації запусків потужних електроприводів у високовольтних ЛЕП на основі теорії розпізнавання образів"

(державний реєстраційний номер 0115U002340)

Ми, комісія у складі завідувача кафедри спеціалізованих комп'ютерних систем Тернопільського національного економічного університету, наукового керівника науково-дослідної роботи, д.т.н., професора Николайчука Я.М. та завідувача відділу організації науково-дослідних робіт та маркетингу Науково-дослідного інституту інноваційного розвитку та державотворення ТНЕУ Письменного В.І., створена для приймання роботи, виконаної в рамках науково-дослідної запусків потужних електроприводів у високовольтних ЛЕП на основі теорії розпізнавання образів' (державний реєстраційний номер 0115U002340), встановила:

- 1. Розроблено метод мультибазисного аналого-цифрового перетворення сигналів у ТЧБ Хаара-Крестенсона, який характеризується високою швидкодією і може бути використаний у пристроях розпізнавання накидів та замикань на землю у високовольтних ЛЕП.
- 2. Розроблено метод швидкодіючого виконання дискретного косинусного перетворення Фур'є на основі адаптації характеристик ортогональних базисних функцій до експериментальної реалізації коваріаційної функції автокореляції, який може бути використаний для аналізу якості та спектральних гармонічних складових електроенергії.

Завідувач кафедри спеціалізованих комп'ютерних систем ТНЕУ д.т.н., професор

Николайчук Я.М.

Ah

Николайчук Я.М.

Письменний В.І.

Науковий керівник науково-дослідної роботи, д.т.н., професор

Завідувач відділу організації науково-дослідних робіт та маркетингу НДІ ІРД

## ЗАТВЕРДЖУЮ:

Проректор з науково-педагогічної роботи Івано-Франківського національного технічного університету нафти і газу, д-р техн. илук. проф. О. М. Мандрик

# АКТ

# про впровадження у навчальний процес наукових результатів дисертаційної роботи асистента кафедри програмного забезпечення автоматизованих систем Піха В. Я. «Процесори спектрального косинусного перетворення Фур'є на основі різних кореляційних функцій та теоретикочислових базисів »

Ми. нижче підписалися, директор інституту що інформаційних технологій, канд. техн. наук, доцент Чигур І.І., завідувач кафедри програмного забезпечення автоматизованих систем д-р. техн. наук, професор Юрчишин В.М., асистент кафедри Піх В. Я., склали цей акт у тому, що матеріали дисертації «Процесори спектрального косинусного перетворення Фур'є на основі різних кореляційних функцій та теоретико-числових базисів» Піха В.Я. впроваджені у навчальний процес при вивченні дисципліни «Алгоритми та структура даних», змістовний модуль ЗМ2, навчальний елемент НЕ2.4 «Побудова алгоритмів на основі спектрального косинусного перетворення Фур'є, з використанням кореляційних функцій та теоретико числових базисів» для студентів спеціальності для студентів спеціальності 6.05010301 – Програмна інженерія.

Директор інституту інформаційних технологій, канд. техн. наук, доцент

Н.І. Чигур

Завідувач кафедри програмного забезпечення автоматизованих систем, д-р техн. наук, професор

В.М. Юрчишин

асистент кафедри програмного забезпечення автоматизованих систем

Alat ВЯ Піх