

Запропонований спосіб та пристрій його реалізації відносяться до засобів обчислювальної техніки, зокрема комп'ютерних локальних обчислювальних мереж на базі послідовних інтерфейсів, наприклад, стандарту RS-232C, і призначені для підвищення реальної пропускної здатності мережі за рахунок зменшення часу реакції на повідомлення комп'ютера-приймача.

Відомий метод забезпечення обміну інформацією між двома комп'ютерами (або контролерами на базі однокристальних мікро-ЕОМ) на базі послідовного інтерфейсу (ПІ) стандарту RS-232C [1] шляхом їх з'єднання з допомогою трипровідної лінії зв'язку (перший провідник з'єднує клеми заземлення комп'ютерів, другий - вихід ПІ першого комп'ютера з входом ПІ другого, а третій - вихід ПІ другого комп'ютера з входом ПІ першого). Така мережа, у зв'язку з використанням вже наявного в комп'ютерах (або контролерах) обладнання, найдешевша, але може об'єднати тільки два комп'ютери (або контролери).

Відомий метод забезпечення обміну інформацією між трьома і більше комп'ютерами (або контролерами на базі однокристальних мікро-ЕОМ) у мережі на базі ПІ стандарту RS-232C шляхом використання модулів-концентраторів [2], які мають у своєму складі 8 СОМ-портів (кожен модуль-концентратор передбачає можливість підключення до 8-ми комп'ютерів). Однак така мережа досить дорога - крім затрат на відповідну кількість модулів-концентраторів, необхідно кожен комп'ютер з'єднати з центральним комп'ютером-сервером за допомогою індивідуальної трипровідної лінії (топологічна структура "зірка"). Крім того, обмежена кількість слотів розширення в комп'ютері-сервері не дозволяє встановити більше 4 модулів-концентраторів, що обмежує кількість підключених до сервера комп'ютерів (або контролерів).

Відомий метод реалізації обміну інформацією між трьома і більше комп'ютерами (контролерами) на базі ПІ RS-232C, з'єднаними по топологічній структурі "кільце" [3]. При цьому всі комп'ютери мають спільне заземлення і вихід передавача ПІ кожного під'єднаний на вхід приймача ПІ наступного. У такій структурі немає принципових обмежень на кількість комп'ютерів у мережі, а довжина лінії зв'язку регламентується допустимою віддаллю між сусідніми комп'ютерами. Така мережа дешева, однак при передачі повідомлення проходить усі проміжні комп'ютери між передавачем і адресатом і потребує обробки і переадресації на них. Це вимагає наявності складних резидентних програм (сіткових операційних систем) у пам'яті кожного комп'ютера і задіює значну частину обчислювальних ресурсів малопотужних комп'ютерів (контролерів). Також у випадку обриву лінії зв'язку практично стає недієздатною вся мережа. У зв'язку з переліченими недоліками дана топологія не набула широкого розповсюдження.

Відомий спосіб забезпечення достовірності обміну інформацією шляхом ретрансляції прийнятої інформації приймачем назад до передавача, який порівнює її з переданою інформацією. При виявленні помилки процес передачі переривається і повідомлення передається повторно [4]. Такий спосіб реалізується звичайно в трипровідних дуплексних мережах зв'язку, тому що при його використанні в

двопровідних мережах з напівдуплексним режимом роботи час передачі навіть безпомилкового повідомлення зростає вдвічі.

Відомий спосіб виявлення помилок у прийнятій інформації шляхом передачі в кінці повідомлення контрольної суми кадру, яку комп'ютер-приймач порівнює з обчисленою контрольною сумою прийнятого повідомлення. При неспівпаданні контрольних сум комп'ютер-приймач передає комп'ютеру-передавачу повідомлення про неправильно прийнятий кадр [5, 6]. Недоліком такого способу є те, що помилка в будь-якому прийнятому байті повідомлення виявляється тільки після прийняття цілого кадру.

Прототипом запропонованого способу є використання в дуплексних трипровідних мережах способу квіткування передачі кадру (комп'ютер-приймач повідомляє про свою готовність до прийому, про помилку у прийнятому байті кадру, яку виявляє за рахунок додаткового біта паритету), причому комп'ютер-приймач передає повідомлення комп'ютерові-передавачеві по окремій лінії зв'язку [6, 7]. Недоліком прототипу способу є ідентифікація процесором комп'ютера-передавача квіткуючого повідомлення тільки після прийому повідомлення (мінімум байта) в цілому, що зумовлене особливістю ПІ RS-232C. У двопровідних напівдуплексних лініях зв'язку такий спосіб практично не використовується [7, 8], оскільки приймач не може передати повідомлення до завершення прийому кадру.

Прототипом запропонованого пристрою є двопровідна локальна обчислювальна мережа з топологічною структурою "спільна шина" на базі ПІ, наприклад стандарту RS-232C, яка складається з одного ведучого персонального комп'ютера або контролера і ряду ведених комп'ютерів або контролерів, об'єднаних двопровідною лінією зв'язку, причому один провід під'єднаний до контактів їх заземлення, а другий - до входів приймачів комп'ютерів, яка відрізняється тим, що до другого провідника виходи передавачів комп'ютерів під'єднуються через повторювач сигналу з струмовим виходом у вихідному стані, виходи передавачів контролерів - через інвертор з відкритим колекторним виходом, а приймачі контролерів - через інвертор, який перетворює рівень сигналу, причому вхід регістру даних передавача та вихід регістру даних приймача з'єднані з входами схеми порівняння кодів, вхід синхронізації якої під'єднаний до виходу "кінець передачі" передавача [9].

Метою винаходу є підвищення пропускної здатності каналу зв'язку на базі ПІ, наприклад, стандарту RS-232C (з використанням наявних у комп'ютерах або контролерах ПІ стандарту RS-232C), за рахунок повітового керування обміном інформацією як у трипровідних дуплексних, так і у двопровідних (топологічна структура "спільна шина") локальних обчислювальних мережах, з можливістю неруйнівного пріоритетного арбітражу [10] в двопровідній мережі.

Поставлена мета досягається тим, що для підвищення пропускної здатності каналу зв'язку на базі ПІ, наприклад, стандарту RS-232C, за рахунок аналізу під час передачі кадру комп'ютером-передавачем наявності (відсутності) у лінії прийому кантуючого байта від комп'ютера-приймача і примусового припинення передачі решти кадру при виявленні комп'ютером-приймачем помилки або

відсутності прийому, запропоновано аналізувати комп'ютеру-передавачеві кадр, в залежності від поточної ситуації, наявність (під час передачі інформації) стартового біта повідомлення про виявлення помилки комп'ютером-приймачем або відсутність стартового біта (після початку передачі), що свідчить про відсутність прийому (наприклад, комп'ютер-приймач вимкнений), для чого на вхід готовності приймача ПІ комп'ютера-передавача, зміна стану лінії якого викликає переривання процесора, подається інформація з входу приймача ПІ, процесор комп'ютера-передавача кадр підраховує час знаходження лінії в стані, що відповідає наявності стартового біта на протязі часу можливого надходження стартового біта, і, після закінчення цього часу, приймає рішення про наявність (відсутність) стартового біта. Надалі, в залежності від прийнятого протоколу обміну інформацією, процесор, при наявності повідомлення про помилку, повторює помилково прийнятий кадр або байт, а при відсутності прийому - припиняє обмін з даним абонентом мережі.

У двопровідній локальній обчислювальній мережі, що складається з об'єднаних двопровідною лінією зв'язку персональних комп'ютерів, ПІ яких оснащені повторювачами сигналу з струмовим виходом у вихідному стані, причому один провідник під'єднаний до контактів їх заземлення, а другий - до виходів повторювачів і входів приймачів ПІ, запропонований спосіб реалізується шляхом повітового керування обміном інформацією з можливістю неруйнівного пріоритетного арбітражу, для чого в схему кожного комп'ютера введено додаткові діод та компаратор, входи якого під'єднуються до другого провідника мережі та виходу передавача ПІ, а вихід - до входу ПІ, зміна стану якого викликає переривання процесора, катод додаткового діода під'єднано до одного з керуючих виходів ПІ, а його анод - до середньої точки резистора повторювача, ввімкненого між базою його першого транзистора та виходом передавача.

Аналіз комп'ютером-передавачем наявності (відсутності) тільки стартового біта повідомлення комп'ютера-приймача дозволяє (при обмеженні номенклатури повідомлень від комп'ютера-приймача при передачі масивів інформації) зменшити час реакції комп'ютера-передавача на повідомлення практично в 10 разів по відношенню до часу аналізу цілого байта [9]. Для реалізації такого аналізу з допомогою наявного в комп'ютері-передавачі обладнання, на вхід готовності приймача ПІ комп'ютера-передавача, зміна стану лінії якого викликає переривання процесора, подається (після приведення рівня сигналів логічного "0" і "1" RS-232C у відповідність рівню сигналів ПІ комп'ютера) інформація з входу приймача інтерфейсу. Сам аналіз здійснює процесор комп'ютера-передавача кадр, підраховуючи час знаходження лінії в стані, що відповідає наявності стартового біта на протязі часу можливого надходження стартового біта. Процесор, після закінчення згаданого часу, на основі статистики часу перебування лінії за інтервал аналізу, приймає рішення про наявність (відсутність) стартового біта, що дає можливість процесору відразу відреагувати на зміну ситуації. Статистичний аналіз дозволяє відфільтрувати можливі збої за рахунок дії завад у мережі.

Запропонований спосіб може бути безпосередньо використаний тільки у трипровідних мережах, де в лінії прийому комп'ютера-передавача, при нормальній передачі, немає ніяких повідомлень. Для його використання у двопровідній локальній обчислювальній мережі необхідне додаткове обладнання кожного комп'ютера, що може передавати інформацію, компаратором та діодом. Компаратор дозволяє виділити тільки ті зміни стану лінії, що зумовлені невідповідністю переданої комп'ютером-передавачем інформації та інформації в лінії. Така невідповідність може виникнути у випадках:

1. Дії завад у лінії.
2. Комп'ютер-приймач передає повідомлення про помилку.

3. Два комп'ютери вийшли на зв'язок одночасно.

Кожен із перелічених випадків вимагає реакції процесора комп'ютера-передавача, яка, згідно запропонованого способу, настає приблизно в 10 разів швидше, ніж при аналізі байта [9]. Процесор, за допомогою введеного в схему діода, подавши на керуючий вихід ПІ логічний "0", може припинити передачу помилкового повідомлення на протязі передачі одного (аналізованого) біта, а не після закінчення передачі байта, як того вимагає ПІ стандарту RS-232C. Це не тільки підвищує реальну пропускну здатність мережі в умовах дії завад, а й дозволяє реалізувати (у випадку 3) неруйнівний пріоритетний арбітраж [10]. При такому арбітражі комп'ютеру-передавачеві інформації з вищим пріоритетом присвоюється менший номер. Якщо два комп'ютери вийшли на зв'язок одночасно, то, при передачі свого номера, комп'ютер-передавач із вищим пріоритетом логічними нулями свого номера "перебиває" одну з логічних одиниць комп'ютера-передавача з нижнім пріоритетом. Тоді останній сприймає це як дію завад або повідомлення про помилку, припиняє передачу під час утримування "0" іншим комп'ютером-передавачем із вищим пріоритетом, і не перешкоджає останньому продовжувати передачу. Це додатково підвищує реальну пропускну здатність мережі.

Суть винаходу пояснює структурно-принципова схема запропонованого пристрою, що реалізує запропонований спосіб підвищення пропускну здатності двопровідної локальної обчислювальної мережі на базі ПІ стандарту RS-232C (див. фіг.1) та принципова схема компаратора (див. фіг.2). На схемі фіг.1 до мережі, яка складається з провідників заземлення 1 і сигнального 2, як абоненти під'єднані комп'ютери 3(1) ... 3(n). Кожен комп'ютер у своєму складі містить процесор 4, який керує зовнішніми пристроями, зокрема асинхронним адаптером ПІ 5 з допомогою шин даних 6, адреси 7 і управління 8. Виходи передавачів адаптерів ПІ 5 до провідника 2 під'єднані з допомогою повторювачів 9(1) ... 9(n) [9]. У схему введені діод 10 та компаратор 11. Анод діода 10 з'єднаний з середньою точкою резисторів 12 та 13 повторювача 9, а катод - з одним із керуючих виходів ПІ 5 (наприклад, DTR). Входи компаратора 11 під'єднані до виходу передавача ПІ 5 та провідника 2, а вихід - до входу ПІ 5, зміна стану якого викликає переривання процесора 4 (наприклад, DSR).

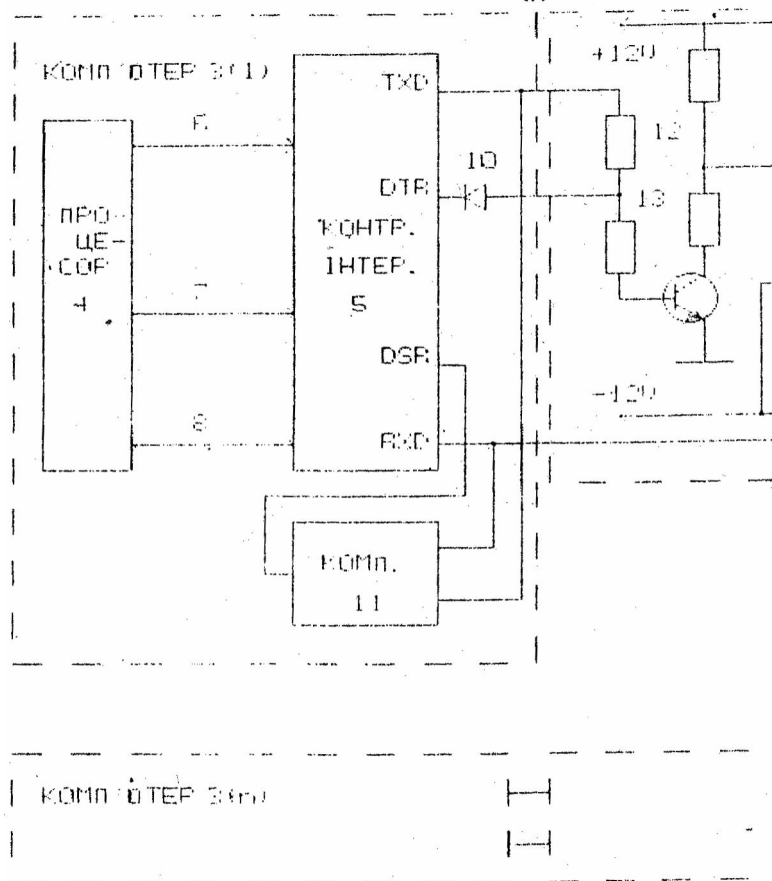
Пристрій функціонує таким чином.

При безпомилковій передачі сигнал на виході повторювача 9, тобто в провіднику 2, повністю співпадає з сигналом на виході ПІ 5, напруга між входами компаратора 11 близька до нуля і на

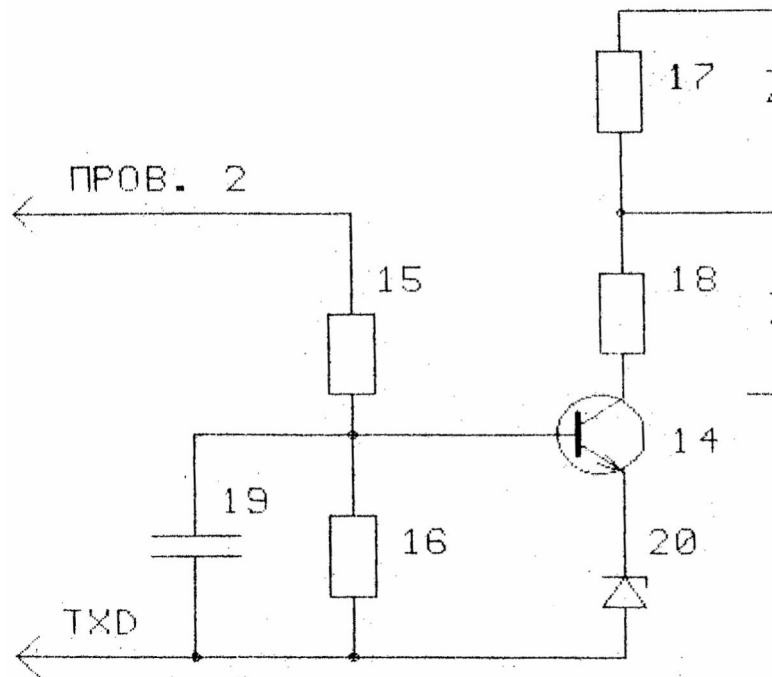
виході компаратора зберігається один логічний стан (наприклад, "0"). Якщо сигнали на виході ПІ 5 і в провіднику 2 не співпадають, спрацює (змінює стан виходу) компаратор 11, що, при допомозі ПІ 5, видає відповідну команду ПІ 5, встановлює на виході, до якого під'єднаний діод 10, логічний "0". Це примусово закриває транзистори повторювача 9 і передача сигналу в провідник 2 даним ПІ припиняється навіть тоді, коли на виході передавача ПІ 5 сигнал присутній.

У зв'язку з досить високим рівнем сигналів, які передаються ПІ стандарту RS-232C, компаратор 11 може бути досить простим і малочутливим. Пропонується виконання його на одному транзисторі 14 (див. фіг.2), до бази та колектора якого підключені резисторні подільники 15, 16 та 17, 18. У схему введені теж конденсатор 19, стабілітрон 20 та діодний обмежувач 21, 22. Стабілітрон 20 разом з подільником 15, 16 узгоджує вхід компаратора з напругами на виході ПІ 5 та провіднику 2 і задає зону нечутливості компаратора. Подільник 17, 18 та обмежувач 21, 22 узгоджують вихід компаратора з входом ПІ 5. Конденсатор 19 запобігає спрацюванню компаратора від короточасних імпульсних різниць напруги між виходами ПІ 5 та повторювача 9, викликаних обмеженою швидкістю останнього. При відповідності сигналів на виходах ПІ 5 та повторювача 9 транзистор 14 запертий і на виході компаратора діє сигнал логічної "1". Якщо ПІ 5 передає логічну "1" (тобто напруга на його виході -12В), а на провіднику 2, за рахунок однієї з трьох перелічених причин, діє логічний "0" (+12В), то транзистор 14 відкривається і на вхід ПІ 5 поступить логічний "0". Зворотній стан, тобто ПІ передає логічний "0" (+12В), а в провіднику 2 логічна "1" - неможливий, бо насичений вихідний транзистор повторювача 9 перехоплює струми стабілізаторів на польових транзисторах на виході повторювачів 9, тобто свій логічний "0" "перебиває" логічну "1" в лінії.

Використання запропонованого технічного рішення дозволяє підвищити пропускну здатність каналу зв'язку на базі ПІ, наприклад, стандарту RS-232C і створювати вимірально-керуючі та інформаційні термінальні мережі з використанням, як ліній зв'язку, двопровідного телефонного та радіокабелю, при нескладній модифікації наявних у комп'ютерах та побудованих на базі) однокристальних мікро-ЕОМ контролерах адаптерів ПІ стандарту RS-232C. Максимальне використання вже наявних у складі абонентів мережі апаратних засобів та недорога лінія зв'язку зумовлює дешевизну таких локальних обчислювальних мереж.



Фіг. 1



Фіг. 2